RCJ09B0054-0100

Everywhere you imagine. RENESAS 瑞萨

16

R8C/2G 群

硬件手册

瑞萨单片机
M16C 族 / R8C/Tiny 系列

Hardware Manual

本资料所记载的内容，均为本资料发行时的信息，瑞萨科技对于本资料所记载的产品或者规格可能会作改动，恕不另行通知。
请通过瑞萨科技的主页确认发布的最新信息。

Rev.1.00
发行: 2008年7月30日

株式会社瑞萨科技
www.renesas.com

注意

本文只是参考译文，前页所载英文版“Cautions”具有正式效力。

关于利用本资料时的注意事项

1. 本资料是为了让用户根据用途选择合适的本公司产品的参考资料，对于本资料中所记载的技术信息，并非意味着对本公司或者第三者的知识产权及其他权利做出保证或对实施权力进行的承诺。
2. 对于因使用本资料所记载的产品数据、图、表、程序、算法及其他应用电路例而引起的损害或者对第三者的知识产权及其他权利造成侵犯，本公司不承担任何责任。
3. 不能将本资料所记载的产品和技术用于大规模破坏性武器的开发等目的、军事目的或其他的军需用途方面。另外，在出口时必须遵守日本的《外汇及外国贸易法》及其他出口的相关法令并履行这些法令中规定的必要手续。
4. 本资料所记载的产品数据、图、表、程序、算法以及其他应用电路例等所有信息均为本资料发行时的内容，本公司有可能在未做事先通知的情况下，对本资料所记载的产品或者产品规格进行更改。所以在购买和使用本公司的半导体产品之前，请事先向本公司的营业窗口确认最新的信息并经常留意本公司通过公司主页(http://www.renesas.com)等公开的最新信息。
5. 对于本资料中所记载的信息，制作时我们尽力保证出版时的精确性，但不承担因本资料的叙述不当而致使顾客遭受损失等的任何相关责任。
6. 在使用本资料所记载的产品数据、图、表等所示的技术内容、程序、算法及其他应用电路例时，不仅要对所使用的技术信息进行单独评价，还要对整个系统进行充分的评价。请顾客自行负责，进行是否适用的判断。本公司对于是否适用不负任何责任。
7. 本资料中所记载的产品并非针对万一出现故障或是错误运行就会威胁到人的生命或给人体带来危害的机器、系统(如各种安全装置或者运输交通用的、医疗、燃烧控制、航天器械、核能、海底中继用的机器和系统等)而设计和制造的，特别是对于品质和可靠性要求极高的机器和系统等（将本公司指定用于汽车方面的产品用于汽车时除外）。如果要用于上述的目的，请务必事先向本公司的营业窗口咨询。另外，对于用于上述目的而造成的损失等，本公司概不负责。
8. 除上述第7项内容外，不能将本资料中记载的产品用于以下用途。如果用于以下用途而造成的损失，本公司概不负责。
   1）生命维持装置。
   2）植埋于人体使用的装置。
   3）用于治疗（切除患部、给药等）的装置。
   4）其他直接影响到人的生命的装置。
9. 在使用本资料所记载的产品时，对于最大额定值、工作电源电压的范围、放热特性、安装条件及其他条件请在本公司规定的保证范围内使用。如果超出了本公司规定的保证范围使用时，对于由此而造成的故障和出现的事故，本公司将不承担任何责任。
10. 本公司一直致力于提高产品的质量和可靠性，但一般来说，半导体产品总会以一定的概率发生故障、或者由于使用条件不同而出现错误运行等。为了避免因本公司的产品发生故障或者错误运行而导致人身事故和火灾或造成社会性的损失，希望客户能自行负责进行冗余设计、采取延烧对策及进行防止错误运行等的安全设计（包括硬件和软件两方面的设计）以及老化处理等，这是作为机器和系统的出厂保证。特别是单片机的软件，由于单独进行验证很困难，所以要求在顾客制造的最终的机器及系统上进行安全检验工作。
11. 如果把本资料所记载的产品从其载体设备上卸下，有可能造成婴儿误吞的危险。顾客在将本公司产品安装到顾客的设备上时，请顾客自行负责将本公司产品设置为不容易剥落的安全设计。如果从顾客的设备上剥落而造成事故时，本公司将不承担任何责任。
12. 在未得到本公司的事先书面认可时，不可将本资料的一部分或者全部转载或者复制。
13. 如果需要了解关于本资料的详细内容，或者有其他关心的问题，请向本公司的营业窗口咨询。

产品使用时的注意事项

此处，对适用于所有单片机产品的“使用注意事项”进行了说明。使用个别使用时的注意事项，请参考本文。另外，有和本手册正文不同的记载时，正文优先。

1. 未使用的引脚的处理
   【注意】请按照本文所记载的“未使用引脚的处理”，来处理未使用的引脚。
   通常，CMOS产品输入引脚的阻抗为高阻抗。如果在开路状态下，运行未使用的引脚，会出现因感应外加LSI外围噪声、LSI内部产生灌电流或误认为输入信号，而产生误动作。请按照正文“未使用引脚的处理”中所作的指示来处理未使用的引脚。

2. 通电时的处理
   【注意】通电时，产品状态不定。
   通电时，LSI内部电路状态不确定，寄存器的设定、各引脚的状态亦均不定。如果为通过外部复位引脚进行复位的产品，从通电时起到复位有效为止的这段时间内，不能保证引脚的状态。
   同样，如果为使用内部上电复位功能进行复位的产品，从通电时起到达到复位所需要的一定电压为止的这段时间内，不能保证引脚状态。

3. 禁止存取未定义的地址
   【注意】禁止存取保留地址。
   地址区域中备有将来功能扩展的保留地址。存取这些地址时，运行不能保证，因此，请勿存取。

4. 时钟
   【注意】复位时，请在时钟稳定后，解除复位。
   程序执行过程中切换时钟时，请在切换目标时钟稳定后，再进行切换。
   复位时，在通过使用外部振荡器（或者外部振荡电路）的时钟开始运行的系统中，请在时钟充分稳定后，再解除复位。另外，程序执行过程中，要切换至使用外部振荡器（或外部振荡电路）的时钟时，请等到切换目标时钟稳定后，再进行切换。

5. 产品间的不同点
   【注意】变更为不同型号的产品时，请事先确认一下是否存在问题。
   即使为同一群的单片机，如果型号不同，因为内部存储器、版图模式存在差异，所以特性亦有所区别。变更为不同型号的产品时，请将产品型号逐个进行系统评估测试。

本手册的使用方法

1　目的与对象

本手册是为了使用户能更好地理解本单片机的硬件功能与电特性而编写的产品手册。以设计使用本单片机的应用系统的用户为对象。使用本手册时，必需具备电路、逻辑电路、单片机的相关基本知识。

本手册由产品概要、 CPU、系统控制功能、外围功能、电特性及使用注意事项等构成。

> 请充分确认注意事项后，再使用本单片机。注意事项记述于各章节的正文、末尾及注意事项章节。

> 修订记录为对旧版记述内容的修正或追加的主要条款。并未记述所有修改内容。详细内容请在本手册的正文予以确认。

R8C/2G 群中准备了以下文档。请使用最新版的文档。最新版刊登在瑞萨科技网页上。

<table>
<tr><th>文献的种类</th><th>记载内容</th><th>资料名称</th><th>资料号</th></tr>
<tr><td>数据表</td><td>硬件概要及电特性</td><td>R8C/2G Group Datasheet</td><td>REJ03B0223</td></tr>
<tr><td>硬件手册</td><td>硬件规格 （引脚配置、存储器映射、外围功能规格、电特性、时序）及运行说明。
※外围功能的使用方法请参考应用说明。</td><td>R8C/2G 群硬件手册</td><td>本硬件手册</td></tr>
<tr><td>软件手册</td><td>CPU 指令系统的说明</td><td>R8C/Tiny 系列软件手册</td><td>RCJ09B0006</td></tr>
<tr><td>应用说明</td><td>外围功能的使用方法、应用例、参考程序、汇编语言、 C 语言的编成方法</td><td colspan="2" rowspan="2">刊登在瑞萨科技网页上。</td></tr>
<tr><td>RENESAS TECHNICAL UPDATE</td><td>产品规格、文档等相关简报。</td></tr>
</table>

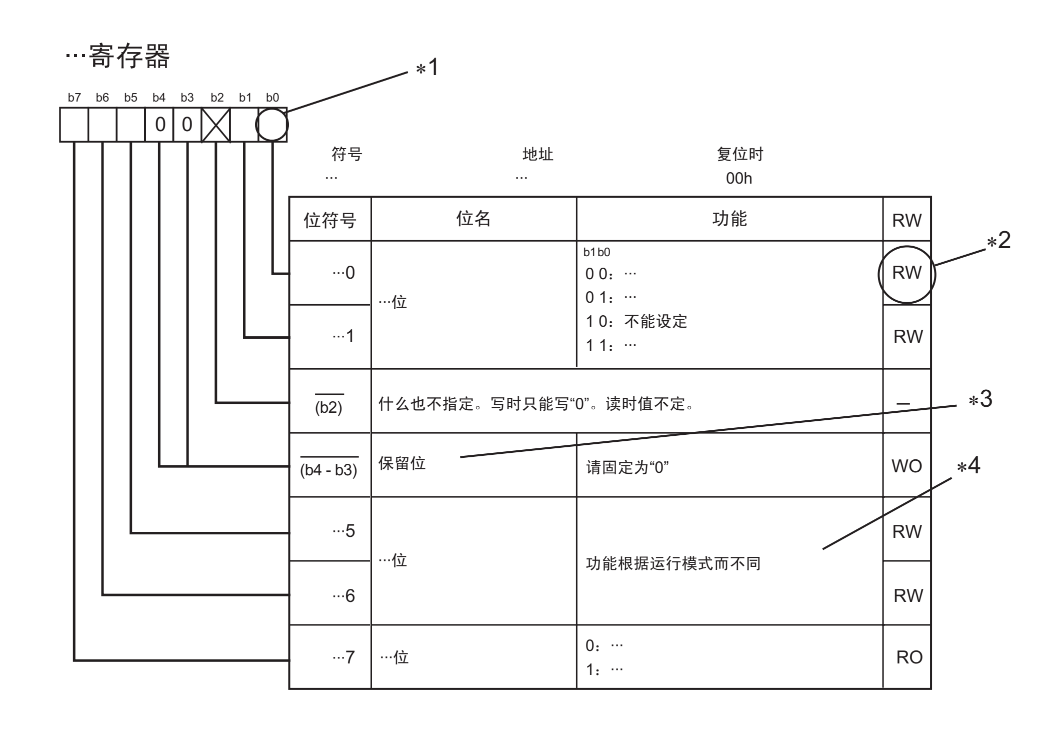
2　数字与符号的表示

本手册中使用的寄存器名称、位名、数字、符号表示范例说明如下：

1. 寄存器名称、位名、引脚名称
   本文中，用符号表示。在符号后添加寄存器、位、引脚加以区别。
   （例） PM0 寄存器的 PM03 位
   P3_5 引脚、 VCC 引脚
2. 数字的表示
   2 进制数在数字后添加 “b”。但为 1 位的值时，不添加任何内容。 16 进制数在数字后添加 “h”。 10 进制数时，数字后不添加任何内容。
   （例） 2 进制数：11b
   16 进制数：EFA0h
   10 进制数：1234

3　寄存器图表的阅读方法

寄存器图中所使用的符号、用语说明如下：



*1
空白 ：按用途，设定为 "0" 或 "1"。
0　　：设定为 "0"。
1　　：设定为 "1"。
×　　：什么也不指定。

*2
RW ：读取时，可读取位的状态，写入时为有效数据。
RO ：读取时，可读取位的状态，写入值无效。
WO ：写入时为有效数据，不可读取为的状态。
－　：什么也不指定的位。

*3
- 保留位
  保留位，必须写指定值。

*4
- 什么也不指定
  对该位，什么也不指定。根据将来外围功能的发展，可能出现新的功能。写入时清 "0"。
- 不能设定
  不能保证设定后的运行。
- 功能根据运行模式而不同
  位功能根据外围功能的模式产生变化，请参照各模式的寄存器图表。

4 缩略语及简称的说明

缩略 / 简称	全称	参考
ACIA	Asynchronous Communication Interface Adapter	异步通信适配器
bps	bits per second	表示传送速度的单位
CRC	Cyclic Redundancy Check	循环冗余检查
DMA	Direct Memory Access	
DMAC	Direct Memory Access Controller	
GSM	Global System for Mobile Communications	
Hi-Z	High Impedance	
IEBus	Inter Equipment bus	NEC 电气株式会社倡导的通信方式
I/O	Input/Output	输入 / 输出
IrDA	Infrared Data Association	红外线数据协会
LSB	Least Significant Bit	最低有效位
MSB	Most Significant Bit	最高有效位
NC	Non-Connection	未连接引脚
PLL	Phase Locked Loop	锁相环
PWM	Pulse Width Modulation	脉冲宽度调制
SFR	Special Function Registers	外围电路控制寄存器组
SIM	Subscriber Identity Module	ISO-7816 规定的 IC 卡
UART	Universal Asynchronous Receiver/Transmitter	异步串行接口
VCO	Voltage Controlled Oscillator	电压控制振荡器

目 录

地址 - 页速查表

地址	寄存器	符号	记载页
0000h			
0001h			
0002h			
0003h			
0004h	处理器模式寄存器 0	PM0	96
0005h	处理器模式寄存器 1	PM1	96
0006h	系统时钟控制寄存器 0	CM0	100
0007h	系统时钟控制寄存器 1	CM1	101
0008h			
0009h			
000Ah	保护寄存器	PRCR	117
000Bh			
000Ch	系统时钟选择寄存器	OCD	101
000Dh	看门狗定时器复位寄存器	WDTR	149
000Eh	看门狗定时器起始寄存器	WDTS	149
000Fh	看门狗定时器控制寄存器	WDC	149
0010h	地址匹配中断寄存器 0	RMAD0	139
0011h			
0012h			
0013h	地址匹配中断允许寄存器	AIER	139
0014h	地址匹配中断寄存器 1	RMAD1	139
0015h			
0016h			
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	计数源保护模式寄存器	CSPR	150
001Dh			
001Eh			
001Fh			
0020h	高速内部振荡器控制寄存器 0	HRA0	102
0021h	高速内部振荡器控制寄存器 1	HRA1	102
0022h	高速内部振荡器控制寄存器 2	HRA2	102
0023h			
0024h			
0025h			
0026h			
0027h			
0028h	时钟用预分频器复位标志	CPSRF	103
0029h	高速内部振荡器控制寄存器 4	FRA4	103
002Ah			
002Bh	高速内部振荡器控制寄存器 6	FRA6	103
002Ch			
002Dh			
002Eh	BGR 调整预备寄存器 A	BGRTRMA	62
002Fh	BGR 调整预备寄存器 B	BGRTRMB	62
0030h			
0031h	电压检测寄存器 1	VCA1	49、62
0032h	电压检测寄存器 2	VCA2	49、62、104
0033h			
0034h			
0035h			
0036h	电压监视 1 电路控制寄存器	VW1C	51、63
0037h	电压监视 2 电路控制寄存器	VW2C	52、64
0038h	电压监视 0 电路控制寄存器	VW0C	50
0039h			
003Ah			
003Bh	电压检测电路外部输入控制寄存器	VCAB	65
003Ch	比较器模式寄存器	ALCMR	65
003Dh	电压监视电路边沿选择寄存器	VCAC	53、66
003Eh	BGR 控制寄存器	BGRCR	66
003Fh	BGR 调整寄存器	BGRTRM	66

注 1.　空栏为保留区域，请勿存取。

地址	寄存器	符号	记载页
0040h			
0041h	比较器 1 中断控制寄存器	VCMP1IC	123
0042h	比较器 2 中断控制寄存器	VCMP2IC	123
0043h			
0044h			
0045h			
0046h			
0047h			
0048h			
0049h			
004Ah	定时器 RE 中断控制寄存器	TREIC	123
004Bh	UART2 发送中断控制寄存器	S2TIC	123
004Ch	UART2 接收中断控制寄存器	S2RIC	123
004Dh	键输入中断控制寄存器	KUPIC	123
004Eh			
004Fh			
0050h	比较 1 中断控制寄存器	CMP1IC	123
0051h	UART0 发送中断控制寄存器	S0TIC	123
0052h	UART0 接收中断控制寄存器	S0RIC	123
0053h			
0054h			
0055h	INT2 中断控制寄存器	INT2IC	124
0056h	定时器 RA 中断控制寄存器	TRAIC	123
0057h			
0058h	定时器 RB 中断控制寄存器	TRBIC	123
0059h	INT1 中断控制寄存器	INT1IC	124
005Ah			
005Bh	定时器 RF 中断控制寄存器	TRFIC	123
005Ch	比较 0 中断控制寄存器	CMP0IC	123
005Dh	INT0 中断控制寄存器	INT0IC	124
005Eh	INT4 中断控制寄存器	INT4IC	124
005Fh	捕捉中断控制寄存器	CAPIC	123
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h			
006Ah			
006Bh			
006Ch			
006Dh			
006Eh			
006Fh			
0070h			
0071h			
0072h			
0073h			
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh			
007Ch			
007Dh			
007Eh			
007Fh			

地址	寄存器	符号	记载页
0080h			
0081h			
0082h			
0083h			
0084h			
0085h			
0086h			
0087h			
0088h			
0089h			
008Ah			
008Bh			
008Ch			
008Dh			
008Eh			
008Fh			
0090h			
0091h			
0092h			
0093h			
0094h			
0095h			
0096h			
0097h			
0098h			
0099h			
009Ah			
009Bh			
009Ch			
009Dh			
009Eh			
009Fh			
00A0h	UART0 接收 / 发送模式寄存器	U0MR	214
00A1h	UART0 位速率寄存器	U0BRG	214
00A2h	UART0 发送缓冲寄存器	U0TB	215
00A3h			
00A4h	UART0 接收 / 发送控制寄存器 0	U0C0	215
00A5h	UART0 接收 / 发送控制寄存器 1	U0C1	216
00A6h	UART0 接收缓冲寄存器	U0RB	216
00A7h			
00A8h			
00A9h			
00AAh			
00ABh			
00ACh			
00ADh			
00AEh			
00AFh			
00B0h			
00B1h			
00B2h			
00B3h			
00B4h			
00B5h			
00B6h			
00B7h			
00B8h			
00B9h			
00BAh			
00BBh			
00BCh			
00BDh			
00BEh			
00BFh			

地址	寄存器	符号	记载页
00C0h			
00C1h			
00C2h			
00C3h			
00C4h			
00C5h			
00C6h			
00C7h			
00C8h			
00C9h			
00CAh			
00CBh			
00CCh			
00CDh			
00CEh			
00CFh			
00D0h			
00D1h			
00D2h			
00D3h			
00D4h			
00D5h			
00D6h			
00D7h			
00D8h			
00D9h			
00DAh			
00DBh			
00DCh			
00DDh			
00DEh			
00DFh			
00E0h	端口 P0 寄存器	P0	81
00E1h	端口 P1 寄存器	P1	81
00E2h	端口 P0 方向寄存器	PD0	80
00E3h	端口 P1 方向寄存器	PD1	80
00E4h			
00E5h	端口 P3 寄存器	P3	81
00E6h			
00E7h	端口 P3 方向寄存器	PD3	80
00E8h	端口 P4 寄存器	P4	81
00E9h			
00EAh	端口 P4 方向寄存器	PD4	80
00EBh			
00ECh	端口 P6 寄存器	P6	81
00EDh			
00EEh	端口 P6 方向寄存器	PD6	80
00EFh			
00F0h			
00F1h			
00F2h			
00F3h			
00F4h			
00F5h			
00F6h	引脚选择寄存器 2	PINSR2	82
00F7h	引脚选择寄存器 3	PINSR3	82
00F8h	端口模式寄存器	PMR	83
00F9h	外部输入允许寄存器	INTEN	132
00FAh	INT 输入滤波器选择寄存器	INTF	133
00FBh	键输入允许寄存器	KIEN	137
00FCh	上拉控制寄存器 0	PUR0	83
00FDh	上拉控制寄存器 1	PUR1	83
00FEh			
00FFh			

注 1. 空栏为保留区域，请勿存取。

地址	寄存器	符号	记载页
0100h	定时器 RA 控制寄存器	TRACR	155
0101h	定时器 RA I/O 控制寄存器	TRAIOC	155、157、160、162、164、167
0102h	定时器 RA 模式寄存器	TRAMR	156
0103h	定时器 RA 预分频器寄存器	TRAPRE	156
0104h	定时器 RA 寄存器	TRA	156
0105h			
0106h	LIN 控制寄存器	LINCR	231
0107h	LIN 状态寄存器	LINST	232
0108h	定时器 RB 控制寄存器	TRBCR	171
0109h	定时器 RB 单触发控制寄存器	TRBOCR	171
010Ah	定时器 RB I/O 控制寄存器	TRBIOC	172、174、177、179、182
010Bh	定时器 RB 模式寄存器	TRBMR	172
010Ch	定时器 RB 预分频器寄存器	TRBPRE	173
010Dh	定时器 RB 从寄存器	TRBSC	173
010Eh	定时器 RB 主寄存器	TRBPR	173
010Fh			
0110h			
0111h			
0112h			
0113h			
0114h			
0115h			
0116h			
0117h			
0118h	定时器 RE 秒数据寄存器 / 计数器数据寄存器	TRESEC	187、194
0119h	定时器 RE 分数据寄存器 / 比较数据寄存器	TREMIN	188、195
011Ah	定时器 RE 时数据寄存器	TREHR	188
011Bh	定时器 RE 周数据寄存器	TREWK	189
011Ch	定时器 RE 控制寄存器 1	TRECR1	189、195
011Dh	定时器 RE 控制寄存器 2	TRECR2	190、196
011Eh	定时器 RE 时钟源选择寄存器	TRECSR	191、196
011Fh	定时器 RE 实时时钟精确度调整寄存器	TREOPR	191
0120h			
0121h			
0122h			
0123h			
0124h			
0125h			
0126h			
0127h			
0128h			
0129h			
012Ah			
012Bh			
012Ch			
012Dh			
012Eh			
012Fh			

注 1.　空栏为保留区域，请勿存取。

地址	寄存器	符号	记载页
0130h			
0131h			
0132h			
0133h			
0134h			
0135h			
0136h			
0137h			
0138h			
0139h			
013Ah			
013Bh			
013Ch			
013Dh			
013Eh			
013Fh			
0140h			
0141h			
0142h			
0143h			
0144h			
0145h			
0146h			
0147h			
0148h			
0149h			
014Ah			
014Bh			
014Ch			
014Dh			
014Eh			
014Fh			
0150h			
0151h			
0152h			
0153h			
0154h			
0155h			
0156h			
0157h			
0158h			
0159h			
015Ah			
015Bh			
015Ch			
015Dh			
015Eh			
015Fh			

地址	寄存器	符号	记载页
0160h	UART2 接收 / 发送模式寄存器	U2MR	214
0161h	UART2 位速率寄存器	U2BRG	214
0162h	UART2 发送缓冲寄存器	U2TB	215
0163h			
0164h	UART2 接收 / 发送控制寄存器 0	U2C0	215
0165h	UART2 接收 / 发送控制寄存器 1	U2C1	216
0166h	UART2 接收缓冲寄存器	U2RB	216
0167h			
0168h			
0169h			
016Ah			
016Bh			
016Ch			
016Dh			
016Eh			
016Fh			
0170h			
0171h			
0172h			
0173h			
0174h			
0175h			
0176h			
0177h			
0178h			
0179h			
017Ah			
017Bh			
017Ch			
017Dh			
017Eh			
017Fh			
0180h			
0181h			
0182h			
0183h			
0184h			
0185h			
0186h			
0187h			
0188h			
0189h			
018Ah			
018Bh			
018Ch			
018Dh			
018Eh			
018Fh			
0190h			
0191h			
0192h			
0193h			
0194h			
0195h			
0196h			
0197h			
0198h			
0199h			
019Ah			
019Bh			
019Ch			
019Dh			
019Eh			
019Fh			

地址	寄存器	符号	记载页
01A0h			
01A1h			
01A2h			
01A3h			
01A4h			
01A5h			
01A6h			
01A7h			
01A8h			
01A9h			
01AAh			
01ABh			
01ACh			
01ADh			
01AEh			
01AFh			
01B0h			
01B1h			
01B2h			
01B3h	闪存控制寄存器 4	FMR4	249
01B4h			
01B5h	闪存控制寄存器 1	FMR1	248
01B6h			
01B7h	闪存控制寄存器 0	FMR0	246
01B8h			
01B9h			
01BAh			
01BBh			
01BCh			
01BDh			
01BEh			
01BFh			
01C0h			
01C1h			
01C2h			
01C3h			
01C4h			
01C5h			
01C6h			
01C7h			
01C8h			
01C9h			
01CAh			
01CBh			
01CCh			
01CDh			
01CEh			
01CFh			
01D0h			
01D1h			
01D2h			
01D3h			
01D4h			
01D5h			
01D6h			
01D7h			
01D8h			
01D9h			
01DAh			
01DBh			
01DCh			
01DDh			
01DEh			
01DFh			

注 1.　空栏为保留区域，请勿存取。

地址	寄存器	符号	记载页
01E0h			
01E1h			
01E2h			
01E3h			
01E4h			
01E5h			
01E6h			
01E7h			
01E8h			
01E9h			
01EAh			
01EBh			
01ECh			
01EDh			
01EEh			
01EFh			
01F0h			
01F1h			
01F2h			
01F3h			
01F4h			
01F5h			
01F6h			
01F7h			
01F8h			
01F9h			
01FAh			
01FBh			
01FCh			
01FDh			
01FEh			
01FFh			
0200h			
0201h			
0202h			
0203h			
0204h			
0205h			
0206h			
0207h			
0208h			
0209h			
020Ah			
020Bh			
020Ch			
020Dh			
020Eh			
020Fh			
0210h			
0211h			
0212h			
0213h			
0214h			
0215h			
0216h			
0217h			
0218h			
0219h			
021Ah			
021Bh			
021Ch			
021Dh			
021Eh			
021Fh			

地址	寄存器	符号	记载页
0220h			
0221h			
0222h			
0223h			
0224h			
0225h			
0226h			
0227h			
0228h			
0229h			
022Ah			
022Bh			
022Ch			
022Dh			
022Eh			
022Fh			
0230h			
0231h			
0232h			
0233h			
0234h			
0235h			
0236h			
0237h			
0238h			
0239h			
023Ah			
023Bh			
023Ch			
023Dh			
023Eh			
023Fh			
0240h			
0241h			
0242h			
0243h			
0244h			
0245h			
0246h			
0247h			
0248h			
0249h			
024Ah			
024Bh			
024Ch			
024Dh			
024Eh			
024Fh			
0250h			
0251h			
0252h			
0253h			
0254h			
0255h			
0256h			
0257h			
0258h			
0259h			
025Ah			
025Bh			
025Ch			
025Dh			
025Eh			
025Fh			

注 1.　空栏为保留区域，请勿存取。

地址	寄存器	符号	记载页
0260h			
0261h			
0262h			
0263h			
0264h			
0265h			
0266h			
0267h			
0268h			
0269h			
026Ah			
026Bh			
026Ch			
026Dh			
026Eh			
026Fh			
0270h			
0271h			
0272h			
0273h			
0274h			
0275h			
0276h			
0277h			
0278h			
0279h			
027Ah			
027Bh			
027Ch			
027Dh			
027Eh			
027Fh			
0280h			
0281h			
0282h			
0283h			
0284h			
0285h			
0286h			
0287h			
0288h			
0289h			
028Ah			
028Bh			
028Ch			
028Dh			
028Eh			
028Fh			
0290h	定时器 RF 寄存器	TRF	203
0291h			
0292h			
0293h			
0294h			
0295h			
0296h			
0297h			
0298h			
0299h	定时器 RF 控制寄存器 2	TRFCR2	204
029Ah	定时器 RF 控制寄存器 0	TRFCR0	204
029Bh	定时器 RF 控制寄存器 1	TRFCR1	205
029Ch	捕捉、比较 0 寄存器	TRFM0	203
029Dh			
029Eh	比较 1 寄存器	TRFM1	203
029Fh			
02A0h			
02A1h			
02A2h			
02A3h			
02A4h			
02A5h			
02A6h			
02A7h			
02A8h			
02A9h			
02AAh			
02ABh			
02ACh			
02ADh			
02AEh			
02AFh			
02B0h			
02B1h			
02B2h			
02B3h			
02B4h			
02B5h			
02B6h			
02B7h			
02B8h			
02B9h			
02BAh			
02BBh			
02BCh			
02BDh			
02BEh			
02BFh			
02C0h			
02C1h			
02C2h			
02C3h			
02C4h			
02C5h			
02C6h			
02C7h			
02C8h			
02C9h			
02CAh			
02CBh			
02CCh			
02CDh			
02CEh			
02CFh			
02D0h			
02D1h			
02D2h			
02D3h			
02D4h			
02D5h			
02D6h			
02D7h			
02D8h			
02D9h			
02DAh			
02DBh			
02DCh			
02DDh			
02DEh			
02DFh			

注 1.　空栏为保留区域，请勿存取。

地址	寄存器	符号	记载页
02E0h			
02E1h			
02E2h			
02E3h			
02E4h			
02E5h			
02E6h			
02E7h			
02E8h			
02E9h			
02EAh			
02EBh			
02ECh			
02EDh			
02EEh			
02EFh			
02F0h			
02F1h			
02F2h			
02F3h			
02F4h			
02F5h			
02F6h			
02F7h			
02F8h			
02F9h			
02FAh			
02FBh	引脚选择寄存器 4	PINSR4	53、 67、 82
02FCh			
02FDh	外部输入允许寄存器 2	INTEN2	133
02FEh	INT 输入滤波器选择寄存器 2	INTF2	134
02FFh	定时器 RF 输出控制寄存器	TRFOUT	205
FFFFh	选项功能寄存器	OFS	39、 146、 150、 244

注 1.　空栏为保留区域，请勿存取。



R8C/2G 群

瑞萨单片机

1. 概要

1.1 特点

R8C/2G 群为内置了 R8C/Tiny 系列 CPU 内核的单片机。 R8C/Tiny 系列 CPU 核在具有高功能指令的同时，还具有很高的指令效率，具备 1M 字节的地址空间与高速执行指令的能力，而且，因其备有乘法器，所以可进行高速运算处理。

另外，功耗降低后，可通过运行模式进行功率控制，采取防噪声措施，设计达到减小无用辐射噪声，增强抗噪声能力。

内置多功能定时器、串行接口等丰富的外围功能，可减少系统部件的数量。

1.1.1 用途

电表、家用电器、办公设备、音响、民用设备、其他。



1.1.2 规格概要

R8C/2G 群的规格概要如表 1.1 所示。

表 1.1　R8C/2G 群规格概要 （1）

项目	功能	说明
CPU	中央处理器	R8C/Tiny 系列内核 • 基本指令数：89 指令 • 最短指令执行时间： 125ns(f(XIN)=8MHz、 VCC=2.7 ～ 5.5V) 250ns(f(XIN)=4MHz、 VCC=2.2 ～ 5.5V) • 乘法器：16 位 ×16 位 →32 位 • 乘法累加运算指令：16 位 ×16 位 +32 位 →32 位 • 运行模式：单芯片模式 （地址空间：1M 字节）
存储器	ROM、 RAM	请参考 “表 1.2 R8C/2G 群产品一览表 ”。
电压检测	电压检测电路	• 上电复位 • 电压检测点：3 个
比较器		• 2 个电路 （与电压监视 1、电压监视 2 兼用） • 可输入外部基准电压
I/O 端口		• 输出专用：1 • CMOS 输入 / 输出：27、可选择上拉电阻
时钟	时钟发生电路	• 2 个电路：内部振荡器 （高速、低速） （高速内部振荡器带频率整功能） XCIN 时钟振荡电路 （32kHz） • 分频电路：选择 1、 2、 4、 8、 16 分频 • 低功耗装置：标准运行模式 （低速时钟、高速内部振荡器、低速内部振荡器）、等待模式、停止模式
		有实时时钟 （定时器 RE）
中断		• 外部：5 个中断源；内部：17 个中断源、软件：4 个中断源 • 中断优先级：7 级
看门狗定时器		15 位 ×1 （带预分频器）、可选择复位启动功能
定时器	定时器 RA	8 位 ×1 （带 8 位预分频器） 定时器模式 （周期定时器）、脉冲输出模式 （每个周期的电平反转输出）、事件计数器模式、脉宽测量模式、脉冲周期测量模式
	定时器 RB	8 位 ×1 （带 8 位预分频器） 定时器模式 （周期定时器）、可编程波形发生模式 （PWM 输出）、可编程单触发发生模式、可编程等待单触发发生模式
	定时器 RE	8 位 ×1 实时时钟模式 （秒、分、时、周计数）、输出比较模式
	定时器 RF	16 位 ×1 （带 1 个捕捉 / 比较寄存器、 1 个比较寄存器） 输入捕捉模式、输出比较模式
串行接口	UART0、 UART2	时钟同步串行 I/O ／异步串行 I/O 兼用 ×2
LIN 模块		硬件 LIN：1 （使用定时器 RA、 UART0）

表 1.1 R8C/2G 群规格概要 （2）

项目	说明
闪存	• 编程、擦除电压：VCC=2.7 ～ 5.5V • 编程、擦除次数：100 次 • 编程安全性：ROM 码保护、 ID 码检查 • 调试功能：内部调试、 on-board 闪存改写功能
工作频率 / 电源电压	系统时钟 =8MHz （VCC=2.7 ～ 5.5V） 系统时钟 =4MHz （VCC=2.2 ～ 5.5V）
消耗电流	5mA （VCC=5V、系统时钟 =8MHz） 23μA （VCC=3V、等待模式 （低速内部振荡器振荡）） 0.7μA （VCC=3V、停止模式、 BGR 调整电路无效）
工作环境温度	−20°C ～ 85°C （N 版本） −40°C ～ 85°C （D 版本）（注 1）
封装	32 引脚 LQFP 封装代码：PLQP0032GB-A （旧代码：32P6U-A）

注 1. 使用 D 版本功能时，请指定其目的。

1.2 产品一览

R8C/2G 群的产品一览表如表 1.2 所示。 R8C/2G 群的型号及存储器容量、封装如图 1.1 所示。

表 1.2 R8C/2G 群产品一览表

2008 年 4 月

型号	ROM 容量	RAM 容量	封装	备注
R5F212G4SNFP	16K 字节	512 字节	PLQP0032GB-A	N 版本
R5F212G5SNFP	24K 字节	1K 字节	PLQP0032GB-A	
R5F212G6SNFP	32K 字节	1K 字节	PLQP0032GB-A	
R5F212G4SDFP	16K 字节	512 字节	PLQP0032GB-A	D 版本
R5F212G5SDFP	24K 字节	1K 字节	PLQP0032GB-A	
R5F212G6SDFP	32K 字节	1K 字节	PLQP0032GB-A	

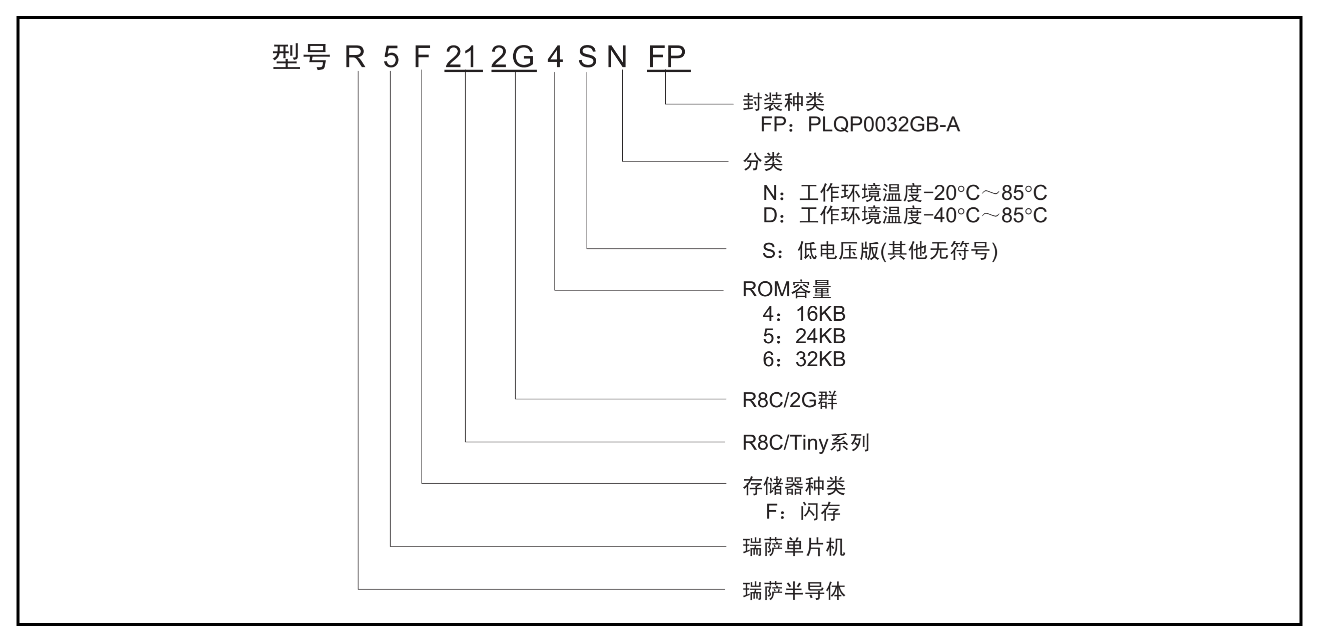


图 1.1 R8C/2G 群的产品型号及存储器容量和封装

1.3 框图

框图如图 1.2 所示。

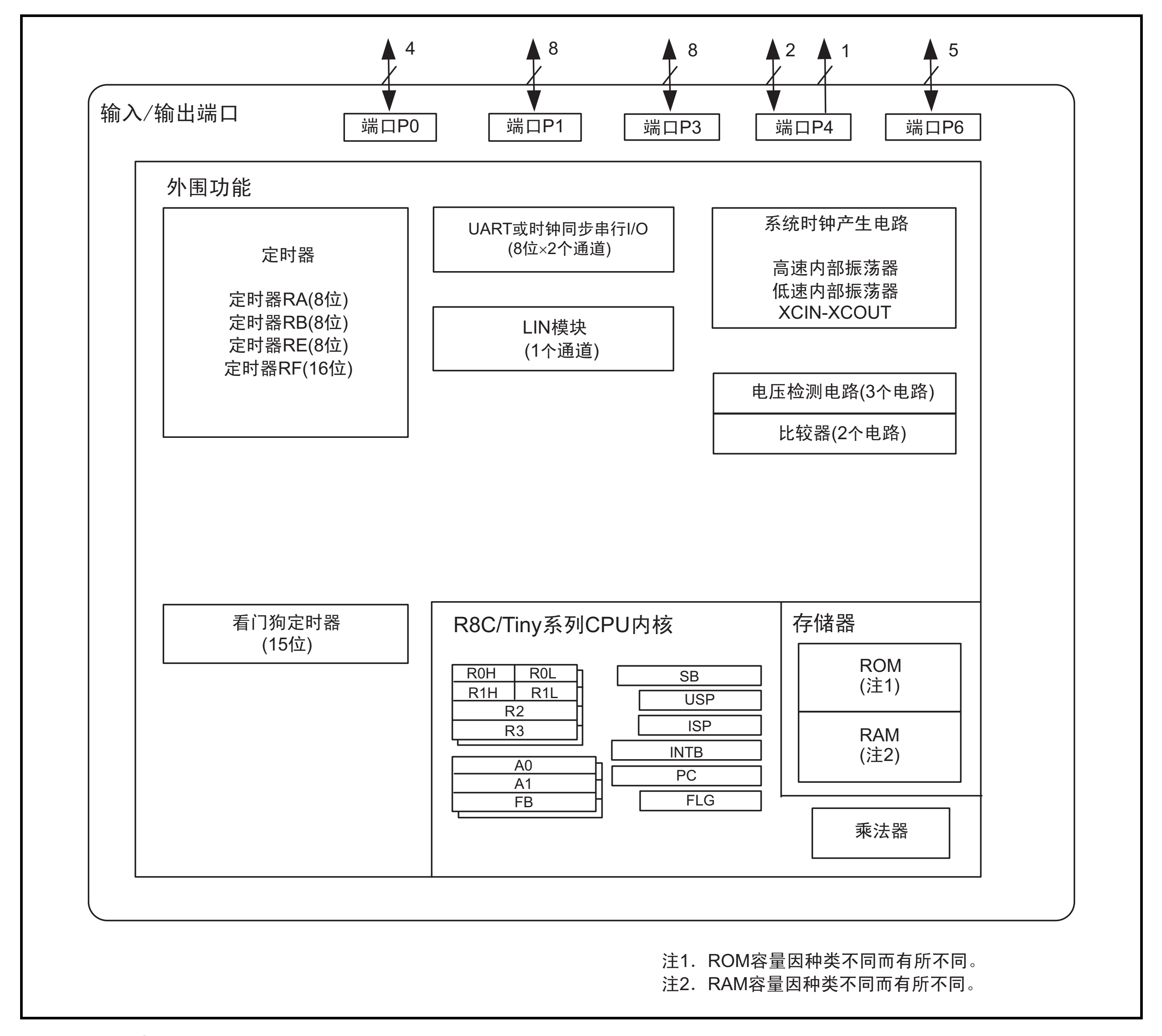


图 1.2 框图

1.4 引脚配置图

引脚配置图 （俯视图）如**图 1.3** 所示。引脚编号及引脚名称一览表如**表 1.3** 所示。

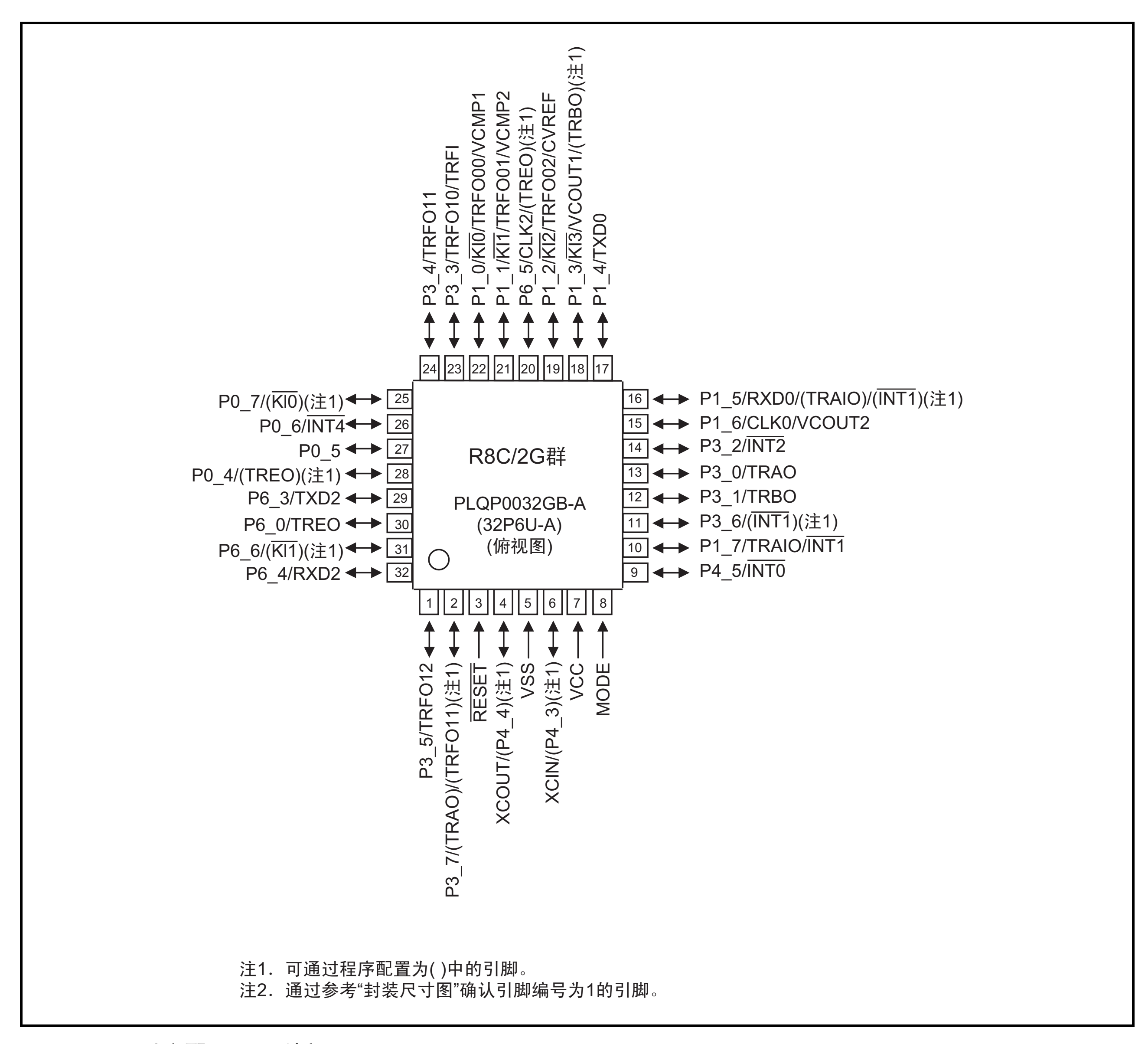


图 1.3 引脚配置图 （俯视图）

表 1.3　引脚编号及引脚名称一览表

引脚编号	控制引脚	端口	外围功能的输入 / 输出引脚			
			中断	定时器	串行接口	比较器
1		P3_5		TRFO12		
2		P3_7		(TRAO)/(TRFO11)/(注 1)		
3	$\overline{\text{RESET}}$					
4	XCOUT	(P4_4)				
5	VSS					
6	XCIN	(P4_3)				
7	VCC					
8	MODE					
9		P4_5	$\overline{\text{INT0}}$			
10		P1_7	$\overline{\text{INT1}}$	TRAIO		
11		P3_6	($\overline{\text{INT1}}$)(注 1)			
12		P3_1		TRBO		
13		P3_0		TRAO		
14		P3_2	$\overline{\text{INT2}}$			
15		P1_6			CLK0	VCOUT2
16		P1_5	($\overline{\text{INT1}}$)(注 1)	(TRAIO)(注 1)	RXD0	
17		P1_4			TXD0	
18		P1_3	$\overline{\text{KI3}}$	(TRBO)(注 1)		VCOUT1
19		P1_2	$\overline{\text{KI2}}$	TRFO02		CVREF
20		P6_5		(TREO)(注 1)	CLK2	
21		P1_1	$\overline{\text{KI1}}$	TRFO01		VCMP2
22		P1_0	$\overline{\text{KI0}}$	TRFO00		VCMP1
23		P3_3		TRFO10/TRFI		
24		P3_4		TRFO11		
25		P0_7	($\overline{\text{KI0}}$)(注 1)			
26		P0_6	$\overline{\text{INT4}}$			
27		P0_5				
28		P0_4		(TREO)(注 1)		
29		P6_3			TXD2	
30		P6_0		TREO		
31		P6_6	($\overline{\text{KI1}}$)(注 1)			
32		P6_4			RXD2	

注 1.　可通过程序配置为（）中的引脚。

1.5 引脚功能说明

引脚功能说明如表 1.4 所示。

表 1.4 引脚功能说明

分类	引脚名称	输入 / 输出	功能
电源输入	VCC VSS	—	请给 VCC 输入 2.2V ～ 5.5V。 给 VSS 输入 0V。
复位输入	$\overline{\text{RESET}}$	输入	给此引脚输入 “ L” 时，单片机进入复位状态。
MODE	MODE	输入	请通过电阻连接至 VCC。
XCIN 时钟输入	XCIN	输入	XCIN 时钟振荡电路的输入 / 输出。请在 XCIN 与 XCOUT 之间，连接晶体振荡器 （注 1）。 输入外部生成时钟时，请从 XCIN 输入时钟，并将 XCOUT 置于开路状态。
XCIN 时钟输出	XCOUT	输出	
$\overline{\text{INT}}$ 中断输入	$\overline{\text{INT0}}$ ～ $\overline{\text{INT2}}$、 $\overline{\text{INT4}}$	输入	$\overline{\text{INT}}$ 中断的输入。
键输入中断输入	$\overline{\text{KI0}}$ ～ $\overline{\text{KI3}}$	输入	键输入中断的输入。
定时器 RA	TRAIO	输入 / 输出	定时器 RA 的输入 / 输出。
	TRAO	输出	定时器 RA 的输出。
定时器 RB	TRBO	输出	定时器 RB 的输出。
定时器 RE	TREO	输出	分频时钟输出。
定时器 RF	TRFI	输入	定时器 RF 的输入。
	TRFO00 ～ TRFO02 TRFO10 ～ TRFO12	输出	定时器 RF 的输出。
串行接口	CLK0、 CLK2	输入 / 输出	时钟输入 / 输出。
	RXD0、 RXD2	输入	串行数据输入。
	TXD0、 TXD2	输出	串行数据输出。
比较器	VCMP1、 VCMP2	输入	比较器的模拟输入。
	CVREF	输入	比较器的基准电压输入。
	VCOUT1、 VCOUT2	输出	比较器的输出。
输入 / 输出端口	P0_4 ～ P0_7、 P1_0 ～ P1_7、 P3_0 ～ P3_7、 P4_3、 P4_5、 P6_0、 P6_3 ～ P6_6	输入 / 输出	CMOS 的输入 / 输出端口。具有用于选择输入 / 输出的方向寄存器，每个引脚均可设为输入端口或输出端口。 输入端口可通过程序选择有无上拉电阻。
输出端口	P4_4	输出	输出专用端口。

注 1. 振荡特性请咨询振荡器厂商。

RENESAS

2. 中央处理器 （CPU）

CPU 寄存器如图 2.1 所示。CPU 有 13 个寄存器。其中，R0、R1、R2、R3、A0、A1、FB 构成寄存器组。寄存器组有 2 组。

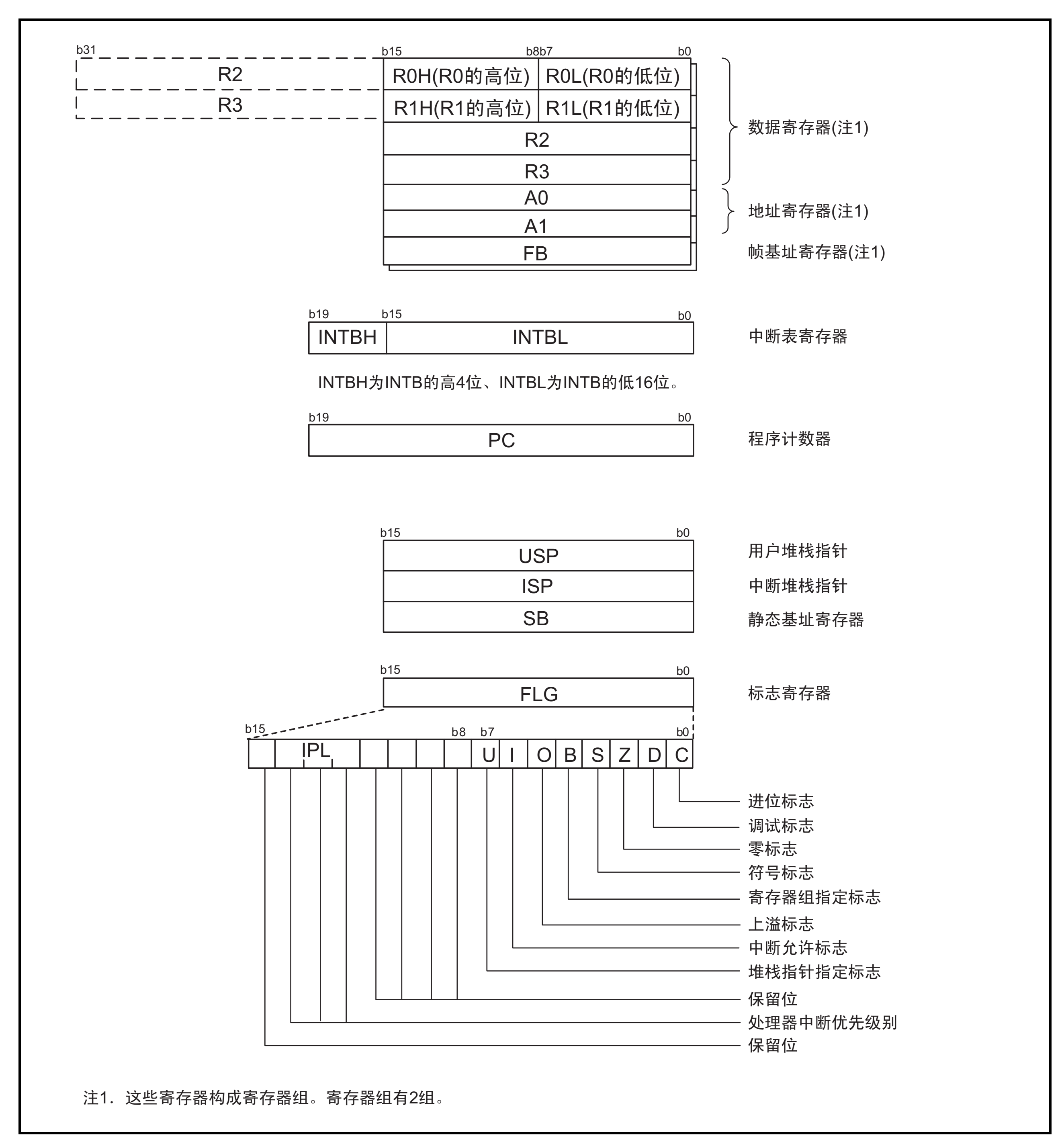


图 2.1 CPU 的寄存器

2.1 数据寄存器 （R0、 R1、 R2、 R3）

R0 由 16 位构成，主要用于传送、算术及逻辑运算。 R1 ～ R3 与 R0 相同。 R0 可将高位 （R0H）与低位 （R0L）分别作为 8 位数据寄存器使用。 R1H、 R1L 与 R0H、 R0L 相同。将 R2 与 R0 组合后可作为 32 位数据寄存器 （R2R0）使用。 R3R1 与 R2R0 相同。

2.2 地址寄存器 （A0、 A1）

A0 由 16 位构成，用于地址寄存器间接寻址、地址寄存器相对寻址。另外，用于传送、算术及逻辑运算。 A1 与 A0 相同。将 A1 与 A0 组合后可作为 32 位地址寄存器 （A1A0）使用。

2.3 帧基址寄存器 （FB）

FB 由 16 位构成，用于 FB 相对寻址。

2.4 中断表寄存器 （INTB）

INTB 由 20 位构成，表示可变中断向量表的起始地址。

2.5 程序计数器 （PC）

PC 由 20 位构成 ，表示下一个将执行的指令地址。

2.6 用户堆栈指针 （USP）、中断堆栈指针 （ISP）

堆栈指针 （SP）有 USP 与 ISP 两种。均由 16 位构成。可通过 FLG 的 U 标志切换 USP 与 ISP。

2.7 静态基址寄存器 （SB）

SB 由 16 位构成，用于 SB 相对寻址。

2.8 标志寄存器 （FLG）

FLG 由 11 位构成，表示 CPU 的状态。

2.8.1 进位标志 （C 标志）

保持算术逻辑单元中产生的进位、借位、移出位等。

2.8.2 调试标志 （D 标志）

D 标志为调试专用标志。请置 “0”。

2.8.3 零标志 （Z 标志）

运算结果为 0 时，此标志为 “1”。除此之外为 “0”。

2.8.4 符号标志 （S 标志）

运算结果为负时，此标志为 “1”。除此之外为 “0”。

2.8.5 寄存器组指定标志 （B 标志）

B 标志为 “0”时，指定寄存器组 0 ；为 “1”时，指定寄存器组 1。

2.8.6 上溢标志 （O 标志）

运算结果上溢时，此标志为 “1”。除此之外为 “0”。



2.8.7 中断允许标志 （I 标志）

该标志为允许可屏蔽中断的标志。 I 标志为 “0” 时，禁止可屏蔽中断；为 “1” 时，允许可屏蔽中断。接受中断请求时， I 标志为 “0”。

2.8.8 堆栈指针指定标志 （U 标志）

U 标志为 “0” 时，指定 ISP。为 “1” 时，指定 USP。
接受硬件中断请求或执行软件中断编号为 0 ～ 31 的 INT 指令时， U 标志为 “0”。

2.8.9 处理器中断优先级 （IPL）

IPL 由 3 位构成，指定 0 ～ 7 这 8 个级别的处理器中断优先级。
发生请求的中断优先级比 IPL 高时，允许此中断请求。

2.8.10 保留位

写入时，请写入 “0”。读取时，值不定。

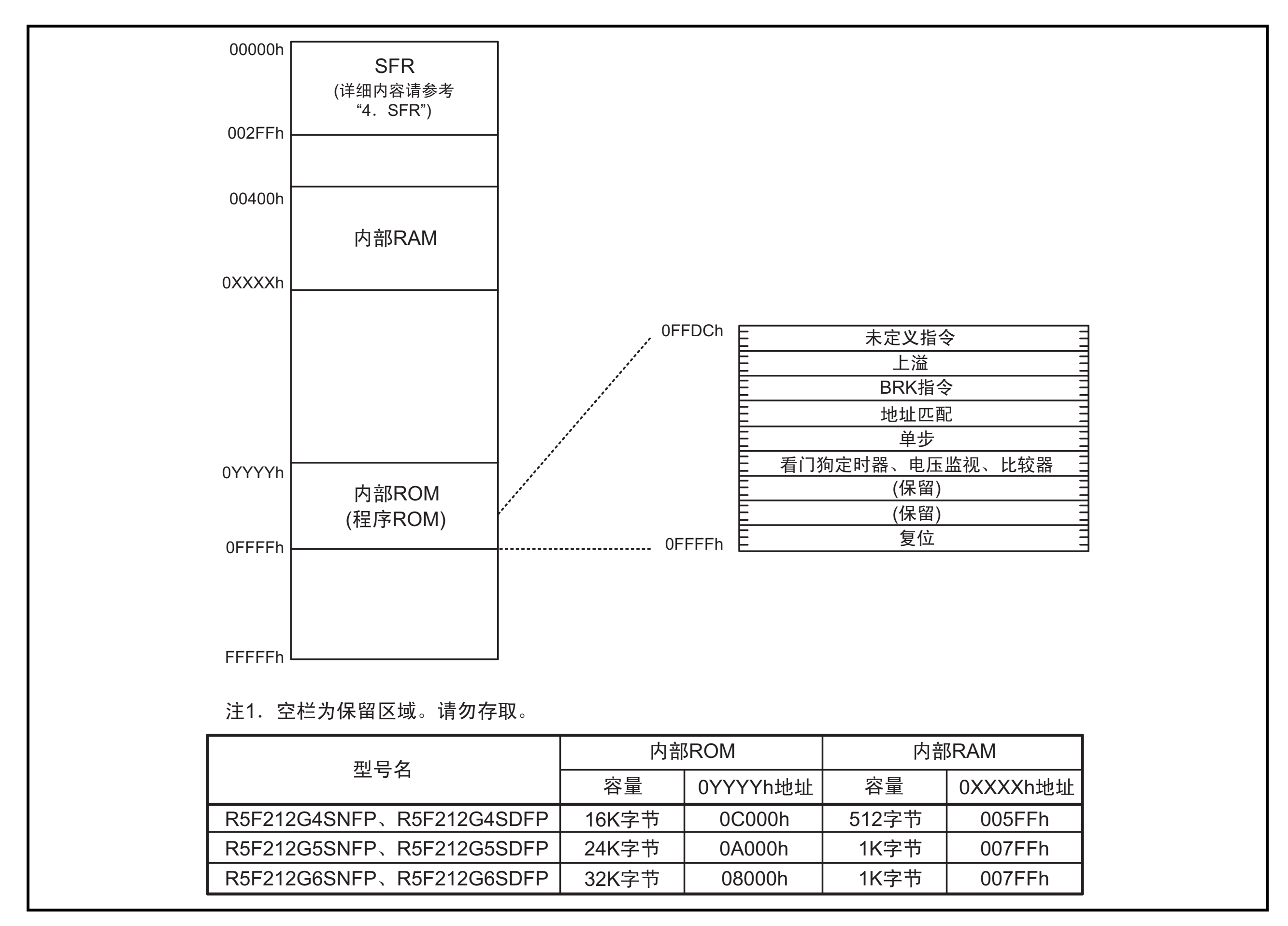
3. 存储器

R8C/2G 群的存储器配置图如图 3.1 所示。该群的存储器具有从 00000h 地址到 FFFFFh 地址 1 M 字节的地址空间。内部 ROM 从 0FFFFh 地址起向低位方向分配。例如：16K 字节的内部 ROM 分配有从 0C000h 到 0FFFFh 的地址。

固定中断向量表分配为从 0FFDCh 到 0FFFFh 的地址。此处保存了中断程序的起始地址。

内部 RAM 从 00400h 地址起向高位方向分配。例如：1K 字节的内部 RAM 分配有从 00400h 到 007FFh 的地址。内部 RAM 除保存数据外，还可作为子程序调用、中断时的堆栈使用。

SFR 分配有从 00000h 到 002FFh 的地址。此处有外围功能控制寄存器。 SFR 中未作任何分配的区域为保留区域，用户不可使用。



型号名	内部ROM		内部RAM	
	容量	0YYYYh地址	容量	0XXXXh地址
R5F212G4SNFP、R5F212G4SDFP	16K字节	0C000h	512字节	005FFh
R5F212G5SNFP、R5F212G5SDFP	24K字节	0A000h	1K字节	007FFh
R5F212G6SNFP、R5F212G6SDFP	32K字节	08000h	1K字节	007FFh

图 3.1 R8C/2G 群存储器配置图

4. SFR

SFR(Special Function Register) 为外围功能控制寄存器。 SFR 一览表如表 4.1 ～表 4.24 所示。

表 4.1 SFR 一览表 （1）（注 1）

地址	寄存器	符号	复位后的值
0000h			
0001h			
0002h			
0003h			
0004h	处理模式寄存器 0	PM0	00h
0005h	处理模式寄存器 1	PM1	00h
0006h	系统时钟控制寄存器 0	CM0	01011000b
0007h	系统时钟控制寄存器 1	CM1	00h
0008h			
0009h			
000Ah	保护寄存器	PRCR	00h
000Bh			
000Ch	系统时钟选择寄存器	OCD	00000100b
000Dh	看门狗定时器复位寄存器	WDTR	XXh
000Eh	看门狗定时器启动寄存器	WDTS	XXh
000Fh	看门狗定时器控制寄存器	WDC	00X11111b
0010h	地址匹配中断寄存器 0	RMAD0	00h
0011h			00h
0012h			00h
0013h	地址匹配中断允许寄存器	AIER	00h
0014h	地址匹配中断寄存器 1	RMAD1	00h
0015h			00h
0016h			00h
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	计数源保护模式寄存器	CSPR	00h 10000000b （注 2）
001Dh			
001Eh			
001Fh			

注 1. 空栏为保留区域。请勿存取。

注 2. OFS 寄存器的 CSPROINI 位为 “0” 时。

X： 不定。

表 4.2 SFR 一览表 （2）（注 1）

地址	寄存器	符号	复位后的值
0020h	高速内部振荡器控制寄存器 0	HRA0	00h
0021h	高速内部振荡器控制寄存器 1	HRA1	出厂值
0022h	高速内部振荡器控制寄存器 2	HRA2	00h
0023h			
0024h			
0025h			
0026h			
0027h			
0028h	时钟用预分频器复位标志	CPSRF	00h
0029h	高速内部振荡器控制寄存器 4	FRA4	出厂值
002Ah			
002Bh	高速内部振荡器控制寄存器 6	FRA6	出厂值
002Ch			
002Dh			
002Eh	BGR 调整预备寄存器 A	BGRTRMA	出厂值
002Fh	BGR 调整预备寄存器 B	BGRTRMB	出厂值
0030h			
0031h	电压检测寄存器 1 （注 2）	VCA1	00001000b
0032h	电压检测寄存器 2 （注 2）	VCA2	00h （注 3） 00100000b （注 4）
0033h			
0034h			
0035h			
0036h	电压监视 1 电路控制寄存器 （注 5）	VW1C	00001010b
0037h	电压监视 2 电路控制寄存器 （注 5）	VW2C	00000010b
0038h	电压监视 0 电路控制寄存器 （注 2）	VW0C	1000X010b （注 3） 1100X011b （注 4）
0039h			
003Ah			
003Bh	电压检测电路外部输入控制寄存器	VCAB	00h
003Ch	比较器模式寄存器	ALCMR	00h
003Dh	电压监视电路边沿选择寄存器	VCAC	00h
003Eh	BGR 控制寄存器	BGRCR	00h
003Fh	BGR 调整寄存器	BGRTRM	出厂值

注 1. 空栏为保留区域。请勿存取。
注 2. 软件复位、看门狗定时器复位、电压监视 1 复位及电压监视 2 复位时，无变化。
注 3. OFS 寄存器的 LVD0ON 位为 “1” 且硬件复位时。
注 4. 上电复位、电压监视 0 复位或 OFS 寄存器的 LVD0ON 位为 “0” 且为硬件复位时。
注 5. 软件复位、看门狗定时器复位、电压监视 1 复位及电压监视 2 复位时， b2、 b3 无变化。

X： 不定。

表 4.3 SFR 一览表 （3）（注 1）

地址	寄存器	符号	复位后的值
0040h			
0041h	比较器 1 中断控制寄存器	VCMP1IC	XXXXX000b
0042h	比较器 2 中断控制寄存器	VCMP2IC	XXXXX000b
0043h			
0044h			
0045h			
0046h			
0047h			
0048h			
0049h			
004Ah	定时器 RE 中断控制寄存器	TREIC	XXXXX000b
004Bh	UART2 发送中断控制寄存器	S2TIC	XXXXX000b
004Ch	UART2 接收中断控制寄存器	S2RIC	XXXXX000b
004Dh	键输入中断控制寄存器	KUPIC	XXXXX000b
004Eh			
004Fh			
0050h	比较 1 中断控制寄存器	CMP1IC	XXXXX000b
0051h	UART0 发送中断控制寄存器	S0TIC	XXXXX000b
0052h	UART0 接收中断控制寄存器	S0RIC	XXXXX000b
0053h			
0054h			
0055h	INT2 中断控制寄存器	INT2IC	XX00X000b
0056h	定时器 RA 中断控制寄存器	TRAIC	XXXXX000b
0057h			
0058h	定时器 RB 中断控制寄存器	TRBIC	XXXXX000b
0059h	INT1 中断控制寄存器	INT1IC	XX00X000b
005Ah			
005Bh	定时器 RF 中断控制寄存器	TRFIC	XXXXX000b
005Ch	比较 0 中断控制寄存器	CMP0IC	XXXXX000b
005Dh	INT0 中断控制寄存器	INT0IC	XX00X000b
005Eh	INT4 中断控制寄存器	INT4IC	XX00X000b
005Fh	捕捉中断控制寄存器	CAPIC	XXXXX000b

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.4 SFR 一览表（4）（注 1）

地址	寄存器	符号	复位后的值
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h			
006Ah			
006Bh			
006Ch			
006Dh			
006Eh			
006Fh			
0070h			
0071h			
0072h			
0073h			
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh			
007Ch			
007Dh			
007Eh			
007Fh			

注 1. 空栏为保留区域。请勿存取。

表 4.5 SFR 一览表 （5）（注 1）

地址	寄存器	符号	复位后的值
0080h			
0081h			
0082h			
0083h			
0084h			
0085h			
0086h			
0087h			
0088h			
0089h			
008Ah			
008Bh			
008Ch			
008Dh			
008Eh			
008Fh			
0090h			
0091h			
0092h			
0093h			
0094h			
0095h			
0096h			
0097h			
0098h			
0099h			
009Ah			
009Bh			
009Ch			
009Dh			
009Eh			
009Fh			

注 1. 空栏为保留区域。请勿存取。

表 4.6 SFR 一览表 （6）（注 1）

地址	寄存器	符号	复位后的值
00A0h	UART0 接收 / 发送模式寄存器	U0MR	00h
00A1h	UART0 位速率寄存器	U0BRG	XXh
00A2h	UART0 发送缓冲寄存器	U0TB	XXh
00A3h			XXh
00A4h	UART0 接收 / 发送控制寄存器 0	U0C0	00001000b
00A5h	UART0 接收 / 发送控制寄存器 1	U0C1	00000010b
00A6h	UART0 接收缓冲寄存器	U0RB	XXh
00A7h			XXh
00A8h			
00A9h			
00AAh			
00ABh			
00ACh			
00ADh			
00AEh			
00AFh			
00B0h			
00B1h			
00B2h			
00B3h			
00B4h			
00B5h			
00B6h			
00B7h			
00B8h			
00B9h			
00BAh			
00BBh			
00BCh			
00BDh			
00BEh			
00BFh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.7 SFR 一览表（7）（注 1）

地址	寄存器	符号	复位后的值
00C0h			
00C1h			
00C2h			
00C3h			
00C4h			
00C5h			
00C6h			
00C7h			
00C8h			
00C9h			
00CAh			
00CBh			
00CCh			
00CDh			
00CEh			
00CFh			
00D0h			
00D1h			
00D2h			
00D3h			
00D4h			
00D5h			
00D6h			
00D7h			
00D8h			
00D9h			
00DAh			
00DBh			
00DCh			
00DDh			
00DEh			
00DFh			

注 1. 空栏为保留区域。请勿存取。

表 4.8 SFR 一览表 （8）（注 1）

地址	寄存器	符号	复位后的值
00E0h	端口 P0 寄存器	P0	00h
00E1h	端口 P1 寄存器	P1	00h
00E2h	端口 P0 方向寄存器	PD0	00h
00E3h	端口 P1 方向寄存器	PD1	00h
00E4h			
00E5h	端口 P3 寄存器	P3	00h
00E6h			
00E7h	端口 P3 方向寄存器	PD3	00h
00E8h	端口 P4 寄存器	P4	00h
00E9h			
00EAh	端口 P4 方向寄存器	PD4	00h
00EBh			
00ECh	端口 P6 寄存器	P6	00h
00EDh			
00EEh	端口 P6 方向寄存器	PD6	00h
00EFh			
00F0h			
00F1h			
00F2h			
00F3h			
00F4h			
00F5h			
00F6h	引脚选择寄存器 2	PINSR2	00h
00F7h	引脚选择寄存器 3	PINSR3	00h
00F8h	端口模式寄存器	PMR	00h
00F9h	外部输入允许寄存器	INTEN	00h
00FAh	INT 输入滤波器选择寄存器	INTF	00h
00FBh	键输入允许寄存器	KIEN	00h
00FCh	上拉控制寄存器 0	PUR0	00h
00FDh	上拉控制寄存器 1	PUR1	00h
00FEh			
00FFh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

RENESAS

表 4.9 SFR 一览表 （9）（注 1）

地址	寄存器	符号	复位后的值
0100h	定时器 RA 控制寄存器	TRACR	00h
0101h	定时器 RA I/O 控制寄存器	TRAIOC	00h
0102h	定时器 RA 模式寄存器	TRAMR	00h
0103h	定时器 RA 预分频器寄存器	TRAPRE	FFh
0104h	定时器 RA 寄存器	TRA	FFh
0105h			
0106h	LIN 控制寄存器	LINCR	00h
0107h	LIN 状态寄存器	LINST	00h
0108h	定时器 RB 控制寄存器	TRBCR	00h
0109h	定时器 RB 单触发控制寄存器	TRBOCR	00h
010Ah	定时器 RB I/O 控制寄存器	TRBIOC	00h
010Bh	定时器 RB 模式寄存器	TRBMR	00h
010Ch	定时器 RB 预分频器寄存器	TRBPRE	FFh
010Dh	定时器 RB 从寄存器	TRBSC	FFh
010Eh	定时器 RB 主寄存器	TRBPR	FFh
010Fh			
0110h			
0111h			
0112h			
0113h			
0114h			
0115h			
0116h			
0117h			
0118h	定时器 RE 秒数据寄存器 / 计数器数据寄存器	TRESEC	XXh
0119h	定时器 RE 分数据寄存器 / 比较数据寄存器	TREMIN	XXh
011Ah	定时器 RE 时数据寄存器	TREHR	X0XXXXXXb
011Bh	定时器 RE 周数据寄存器	TREWK	X0000XXXb
011Ch	定时器 RE 控制寄存器 1	TRECR1	XXX0X0X0b
011Dh	定时器 RE 控制寄存器 2	TRECR2	00XXXXXXb
011Eh	定时器 RE 时钟源选择寄存器	TRECSR	00001000b
011Fh	定时器 RE 实时时钟精确度调整寄存器	TREOPR	00h

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.10 SFR 一览表（10）（注 1）

地址	寄存器	符号	复位后的值
0120h			
0121h			
0122h			
0123h			
0124h			
0125h			
0126h			
0127h			
0128h			
0129h			
012Ah			
012Bh			
012Ch			
012Dh			
012Eh			
012Fh			
0130h			
0131h			
0132h			
0133h			
0134h			
0135h			
0136h			
0137h			
0138h			
0139h			
013Ah			
013Bh			
013Ch			
013Dh			
013Eh			
013Fh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.11 SFR 一览表（11）（注 1）

地址	寄存器	符号	复位后的值
0140h			
0141h			
0142h			
0143h			
0144h			
0145h			
0146h			
0147h			
0148h			
0149h			
014Ah			
014Bh			
014Ch			
014Dh			
014Eh			
014Fh			
0150h			
0151h			
0152h			
0153h			
0154h			
0155h			
0156h			
0157h			
0158h			
0159h			
015Ah			
015Bh			
015Ch			
015Dh			
015Eh			
015Fh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.12 SFR 一览表（12）（注 1）

地址	寄存器	符号	复位后的值
0160h	UART2 接收 / 发送模式寄存器	U2MR	00h
0161h	UART2 位速率寄存器	U2BRG	XXh
0162h	UART2 发送缓冲寄存器	U2TB	XXh
0163h			XXh
0164h	UART2 接收 / 发送控制寄存器 0	U2C0	00001000b
0165h	UART2 接收 / 发送控制寄存器 1	U2C1	00000010b
0166h	UART2 接收缓冲寄存器	U2RB	XXh
0167h			XXh
0168h			
0169h			
016Ah			
016Bh			
016Ch			
016Dh			
016Eh			
016Fh			
0170h			
0171h			
0172h			
0173h			
0174h			
0175h			
0176h			
0177h			
0178h			
0179h			
017Ah			
017Bh			
017Ch			
017Dh			
017Eh			
017Fh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.13 SFR 一览表 （13）（注 1）

地址	寄存器	符号	复位后的值
0180h			
0181h			
0182h			
0183h			
0184h			
0185h			
0186h			
0187h			
0188h			
0189h			
018Ah			
018Bh			
018Ch			
018Dh			
018Eh			
018Fh			
0190h			
0191h			
0192h			
0193h			
0194h			
0195h			
0196h			
0197h			
0198h			
0199h			
019Ah			
019Bh			
019Ch			
019Dh			
019Eh			
019Fh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.14 SFR 一览表 （14）（注 1）

地址	寄存器	符号	复位后的值
01A0h			
01A1h			
01A2h			
01A3h			
01A4h			
01A5h			
01A6h			
01A7h			
01A8h			
01A9h			
01AAh			
01ABh			
01ACh			
01ADh			
01AEh			
01AFh			
01B0h			
01B1h			
01B2h			
01B3h	闪存控制寄存器 4	FMR4	01000000b
01B4h			
01B5h	闪存控制寄存器 1	FMR1	1000000Xb
01B6h			
01B7h	闪存控制寄存器 0	FMR0	00000001b
01B8h			
01B9h			
01BAh			
01BBh			
01BCh			
01BDh			
01BEh			
01BFh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.15 SFR 一览表（15）（注 1）

地址	寄存器	符号	复位后的值
01C0h			
01C1h			
01C2h			
01C3h			
01C4h			
01C5h			
01C6h			
01C7h			
01C8h			
01C9h			
01CAh			
01CBh			
01CCh			
01CDh			
01CEh			
01CFh			
01D0h			
01D1h			
01D2h			
01D3h			
01D4h			
01D5h			
01D6h			
01D7h			
01D8h			
01D9h			
01DAh			
01DBh			
01DCh			
01DDh			
01DEh			
01DFh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.16 SFR 一览表 （16）（注 1）

地址	寄存器	符号	复位后的值
01E0h			
01E1h			
01E2h			
01E3h			
01E4h			
01E5h			
01E6h			
01E7h			
01E8h			
01E9h			
01EAh			
01EBh			
01ECh			
01EDh			
01EEh			
01EFh			
01F0h			
01F1h			
01F2h			
01F3h			
01F4h			
01F5h			
01F6h			
01F7h			
01F8h			
01F9h			
01FAh			
01FBh			
01FCh			
01FDh			
01FEh			
01FFh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.17 SFR 一览表 (17) (注 1)

地址	寄存器	符号	复位后的值
0200h			
0201h			
0202h			
0203h			
0204h			
0205h			
0206h			
0207h			
0208h			
0209h			
020Ah			
020Bh			
020Ch			
020Dh			
020Eh			
020Fh			
0210h			
0211h			
0212h			
0213h			
0214h			
0215h			
0216h			
0217h			
0218h			
0219h			
021Ah			
021Bh			
021Ch			
021Dh			
021Eh			
021Fh			

注 1. 空栏为保留区域。请勿存取。

X: 不定。

表 4.18 SFR 一览表 （18）（注 1）

地址	寄存器	符号	复位后的值
0220h			
0221h			
0222h			
0223h			
0224h			
0225h			
0226h			
0227h			
0228h			
0229h			
022Ah			
022Bh			
022Ch			
022Dh			
022Eh			
022Fh			
0230h			
0231h			
0232h			
0233h			
0234h			
0235h			
0236h			
0237h			
0238h			
0239h			
023Ah			
023Bh			
023Ch			
023Dh			
023Eh			
023Fh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.19 SFR 一览表 （19）（注 1）

地址	寄存器	符号	复位后的值
0240h			
0241h			
0242h			
0243h			
0244h			
0245h			
0246h			
0247h			
0248h			
0249h			
024Ah			
024Bh			
024Ch			
024Dh			
024Eh			
024Fh			
0250h			
0251h			
0252h			
0253h			
0254h			
0255h			
0256h			
0257h			
0258h			
0259h			
025Ah			
025Bh			
025Ch			
025Dh			
025Eh			
025Fh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.20 SFR 一览表（20）（注 1）

地址	寄存器	符号	复位后的值
0260h			
0261h			
0262h			
0263h			
0264h			
0265h			
0266h			
0267h			
0268h			
0269h			
026Ah			
026Bh			
026Ch			
026Dh			
026Eh			
026Fh			
0270h			
0271h			
0272h			
0273h			
0274h			
0275h			
0276h			
0277h			
0278h			
0279h			
027Ah			
027Bh			
027Ch			
027Dh			
027Eh			
027Fh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.21 SFR 一览表 （21）（注 1）

地址	寄存器	符号	复位后的值
0280h			
0281h			
0282h			
0283h			
0284h			
0285h			
0286h			
0287h			
0288h			
0289h			
028Ah			
028Bh			
028Ch			
028Dh			
028Eh			
028Fh			
0290h	定时器 RF 寄存器	TRF	00h
0291h			00h
0292h			
0293h			
0294h			
0295h			
0296h			
0297h			
0298h			
0299h	定时器 RF 控制寄存器 2	TRFCR2	00h
029Ah	定时器 RF 控制寄存器 0	TRFCR0	00h
029Bh	定时器 RF 控制寄存器 1	TRFCR1	00h
029Ch	捕捉、比较 0 寄存器	TRFM0	0000h （注 2）
029Dh			FFFFh （注 3）
029Eh	比较 1 寄存器	TRFM1	FFh
029Fh			FFh

注 1. 空栏为保留区域。请勿存取。
注 2. 输入捕捉模式时。
注 3. 输出比较模式时。

X： 不定。

RENESAS

表 4.22 SFR 一览表 （22）（注 1）

地址	寄存器	符号	复位后的值
02A0h			
02A1h			
02A2h			
02A3h			
02A4h			
02A5h			
02A6h			
02A7h			
02A8h			
02A9h			
02AAh			
02ABh			
02ACh			
02ADh			
02AEh			
02AFh			
02B0h			
02B1h			
02B2h			
02B3h			
02B4h			
02B5h			
02B6h			
02B7h			
02B8h			
02B9h			
02BAh			
02BBh			
02BCh			
02BDh			
02BEh			
02BFh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.23 SFR 一览表 （23）（注 1）

地址	寄存器	符号	复位后的值
02C0h			
02C1h			
02C2h			
02C3h			
02C4h			
02C5h			
02C6h			
02C7h			
02C8h			
02C9h			
02CAh			
02CBh			
02CCh			
02CDh			
02CEh			
02CFh			
02D0h			
02D1h			
02D2h			
02D3h			
02D4h			
02D5h			
02D6h			
02D7h			
02D8h			
02D9h			
02DAh			
02DBh			
02DCh			
02DDh			
02DEh			
02DFh			

注 1. 空栏为保留区域。请勿存取。

X： 不定。

表 4.24 SFR 一览表 （24）（注 1）

地址	寄存器	符号	复位后的值
02E0h			
02EFh			
02F0h			
02F1h			
02F2h			
02F3h			
02F4h			
02F5h			
02F6h			
02F7h			
02F8h			
02F9h			
02FAh			
02FBh	引脚选择寄存器 4	PINSR4	00h
02FCh			
02FDh	外部输入允许寄存器 2	INTEN2	00h
02FEh	INT 输入滤波器选择寄存器 2	INTF2	00h
02FFh	定时器 RF 输出控制寄存器	TRFOUT	00h

地址	寄存器	符号	复位后的值
FFFFh	选项功能寄存器	OFS	（注 2）

注 1. 空栏为保留区域。请勿存取。

注 2. 不可通过程序变更 OFS 寄存器。请通过闪存编程器写入。

X： 不定。

5. 复位

复位有硬件复位、上电复位、电压监视 0 复位、电压监视 1 复位、电压监视 2 复位、看门狗定时器复位及软件复位几种。

复位名称与复位源如表 5.1 所示。

表 5.1 复位名称与复位源

复位名称	复位源
硬件复位	RESET 引脚的输入电压为 “L”
上电复位	VCC 上升
电压监视 0 复位	VCC 下降 （监视电压：Vdet0）
电压监视 1 复位	VCC 下降 （监视电压：Vdet1）
电压监视 2 复位	VCC 下降 （监视电压：Vdet2）
看门狗定时器复位	看门狗定时器的下溢
软件复位	PM0 寄存器的 PM03 位写入 “1”

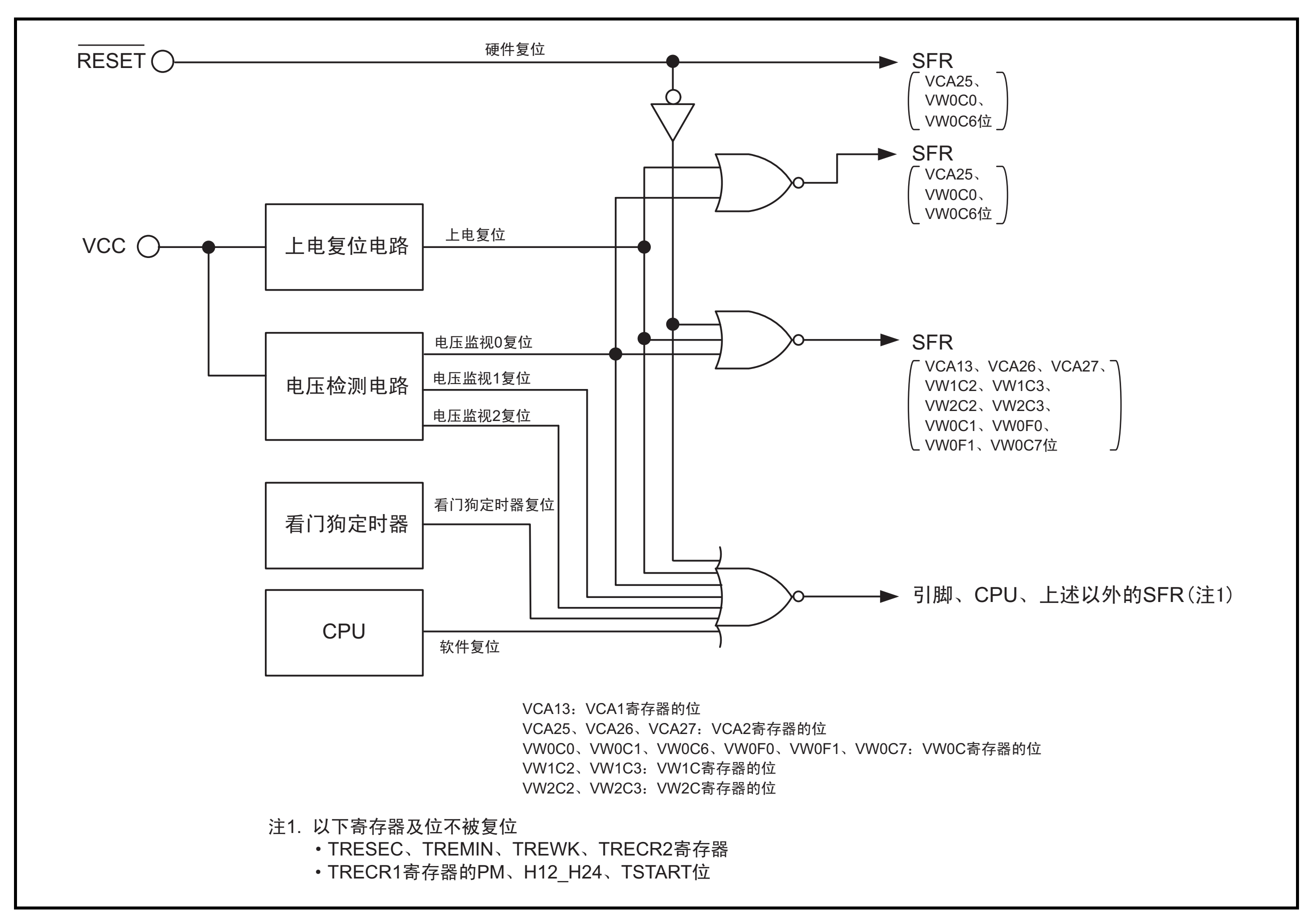


图 5.1 复位电路的框图

RESET 引脚电平为 “L” 期间的引脚状态如表 5.2 所示；复位后的 CPU 寄存器状态如图 5.2 所示；复位顺序如图 5.3 所示； OFS 寄存器如图 5.4 所示。

表 5.2　　RESET 引脚电平为 “L” 期间的引脚状态

引脚名称	引脚状态
P0_4 ～ P0_7	输入端口
P1、 P3	输入端口
P4_3、 P4_5	输入端口
P4_4	输出端口
P6_0、 P6_3 ～ P6_6	输入端口

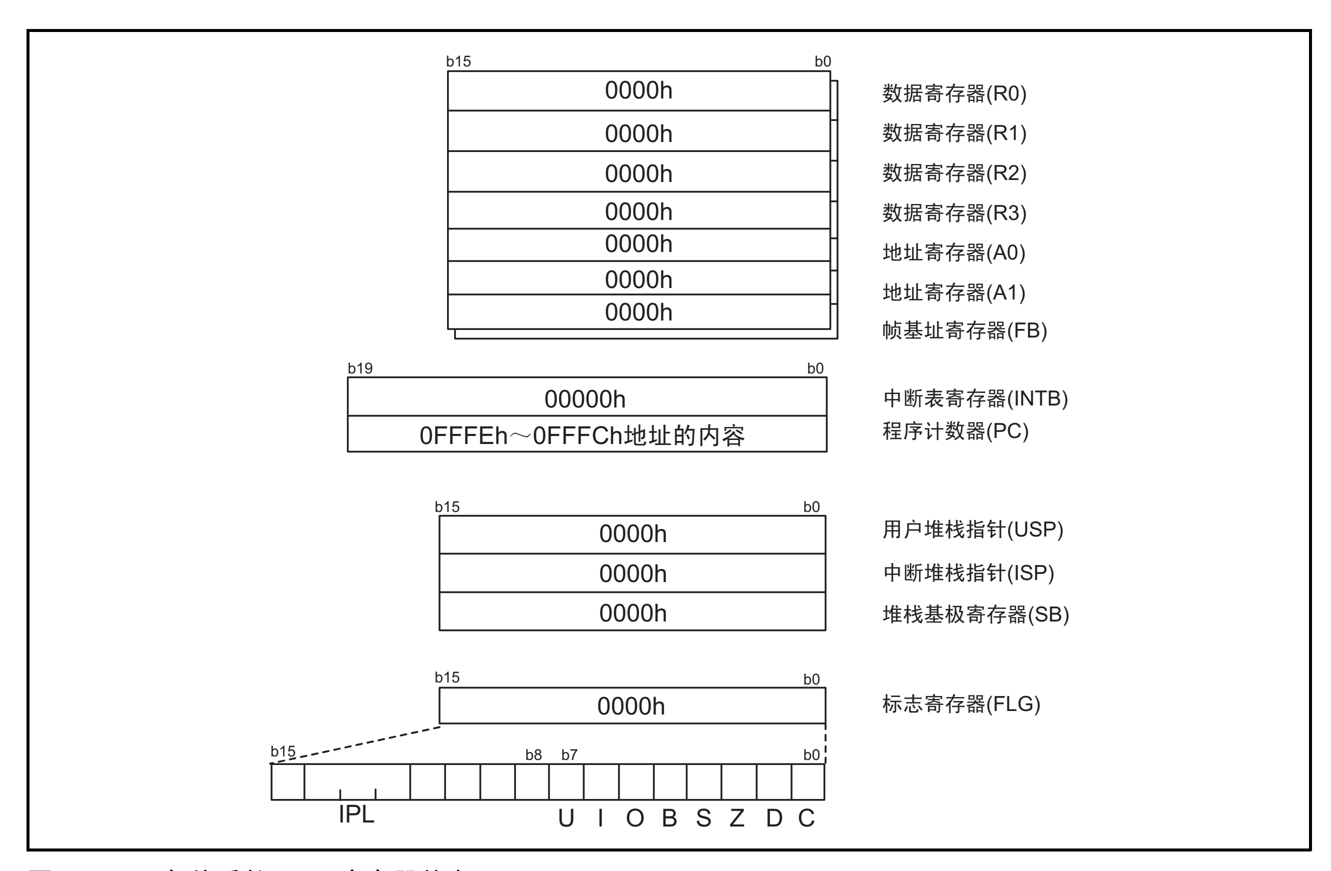


图 5.2　　复位后的 CPU 寄存器状态

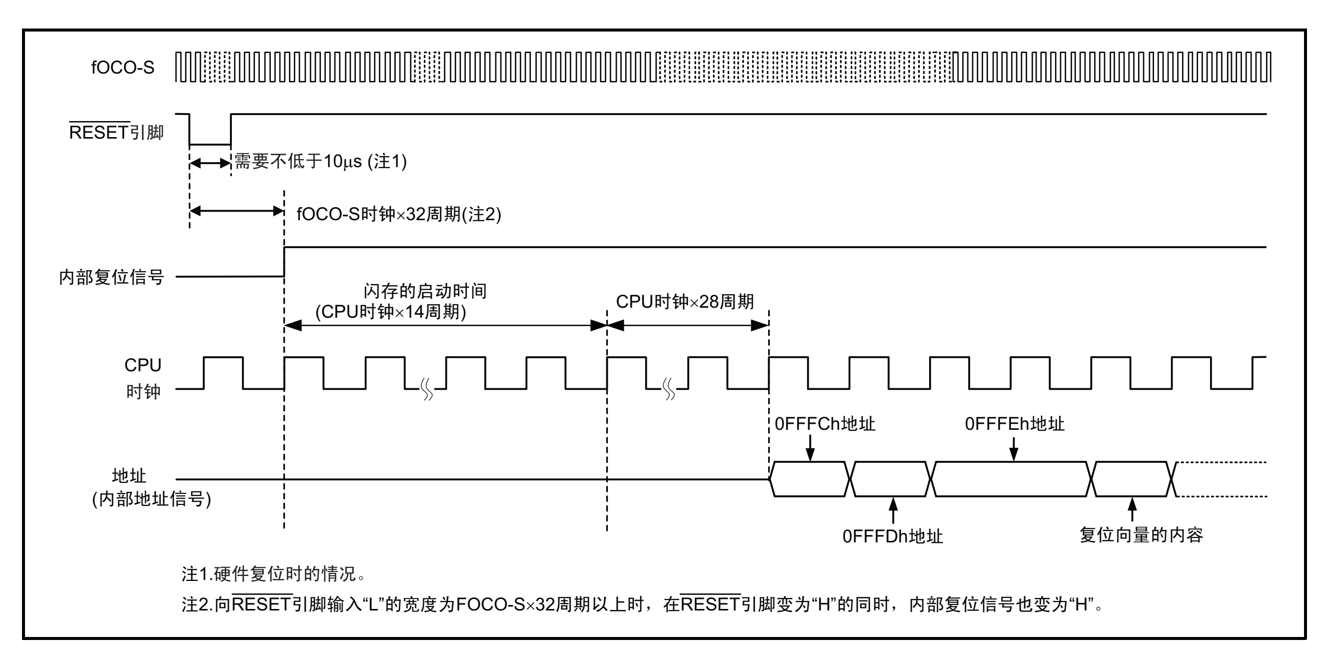
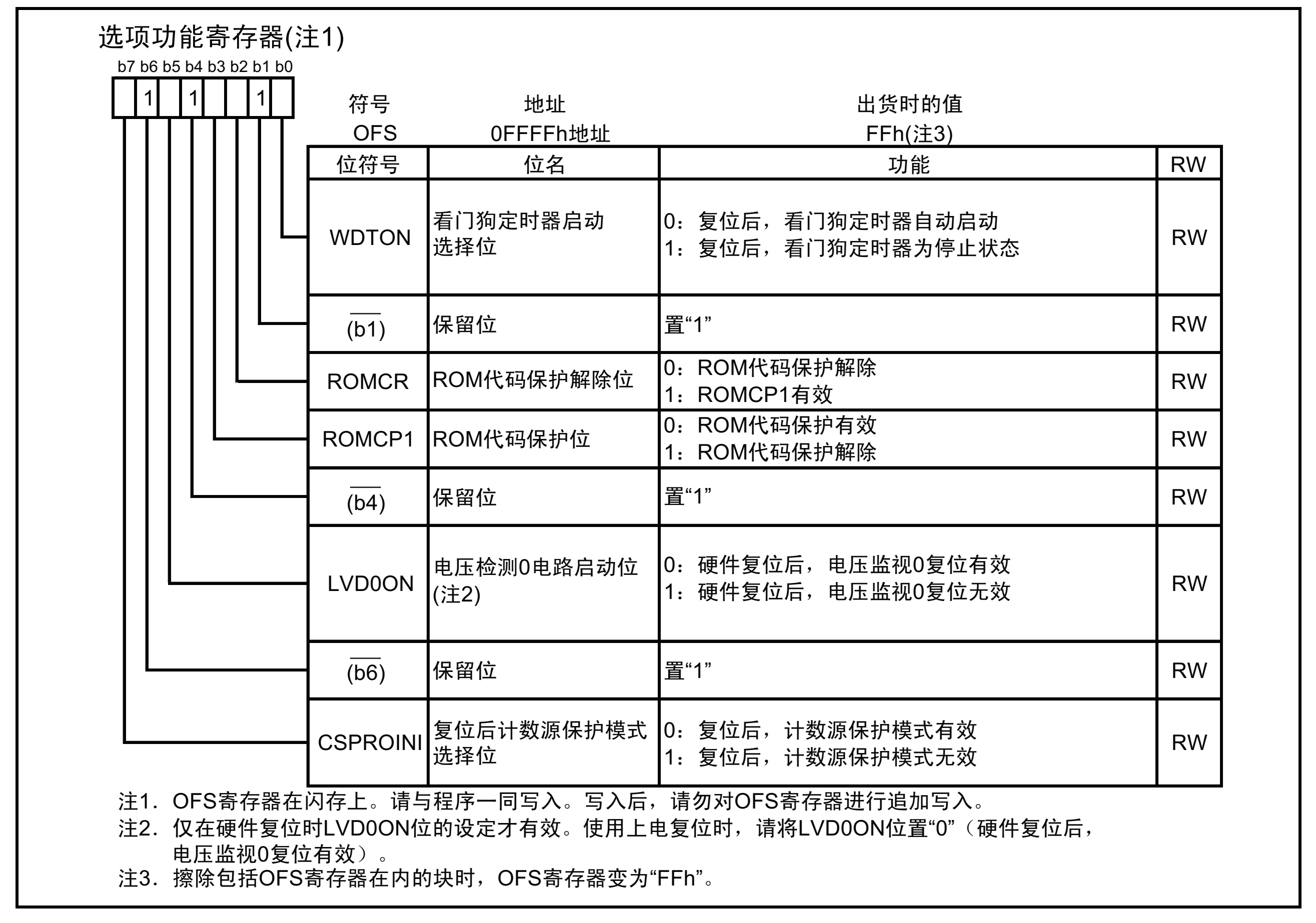


图 5.3 复位顺序


选项功能寄存器(注1)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	出货时的值
OFS	0FFFFh地址	FFh(注3)

位符号	位名	功能	RW
WDTON	看门狗定时器启动选择位	0：复位后，看门狗定时器自动启动 1：复位后，看门狗定时器为停止状态	RW
(b1)	保留位	置“1”	RW
ROMCR	ROM代码保护解除位	0：ROM代码保护解除 1：ROMCP1有效	RW
ROMCP1	ROM代码保护位	0：ROM代码保护有效 1：ROM代码保护解除	RW
(b4)	保留位	置“1”	RW
LVD0ON	电压检测0电路启动位(注2)	0：硬件复位后，电压监视0复位有效 1：硬件复位后，电压监视0复位无效	RW
(b6)	保留位	置“1”	RW
CSPROINI	复位后计数源保护模式选择位	0：复位后，计数源保护模式有效 1：复位后，计数源保护模式无效	RW

注1．OFS寄存器在闪存上。请与程序一同写入。写入后，请勿对OFS寄存器进行追加写入。
注2．仅在硬件复位时LVD0ON位的设定才有效。使用上电复位时，请将LVD0ON位置“0”（硬件复位后，电压监视0复位有效）。
注3．擦除包括OFS寄存器在内的块时，OFS寄存器变为“FFh”。

图 5.4 OFS 寄存器

5.1 硬件复位

硬件复位为通过 RESET 引脚进行的复位。电源电压满足推荐运行条件时，如果 RESET 引脚输入 “L” 电平，则 CPU 及 SFR 进行初始化 （参考 “表 5.2 RESET 引脚电平为 “L” 期间的引脚状态”）。

RESET 引脚的输入电平由 “L” 变为 “H” 时，从复位向量指示的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

复位后的 SFR 状态，请参考 “4. SFR”。

内部 RAM 不进行初始化。另外，对内部 RAM 进行写入时，如果 RESET 引脚变为 “L”，则内部 RAM 不定。

硬件复位电路例与运行如图 5.5 所示；硬件复位电路例 （外接电源电压检测电路的使用例）与运行如图 5.6 所示。

5.1.1 电源稳定时

1. 将RESET引脚连接 “L”（电平）。
2. 等待10µs。
3. 将RESET引脚连接 “H”（电平）。

5.1.2 上电时

1. 将RESET引脚连接 “L”（电平）。
2. 使电源电压上升至满足推荐运行条件所需的电平。
3. 等待td(P-R)至内部电源稳定 （参考 “22. 电特性”）。
4. 等待10µs。
5. 将RESET引脚连接 “H”（电平）。

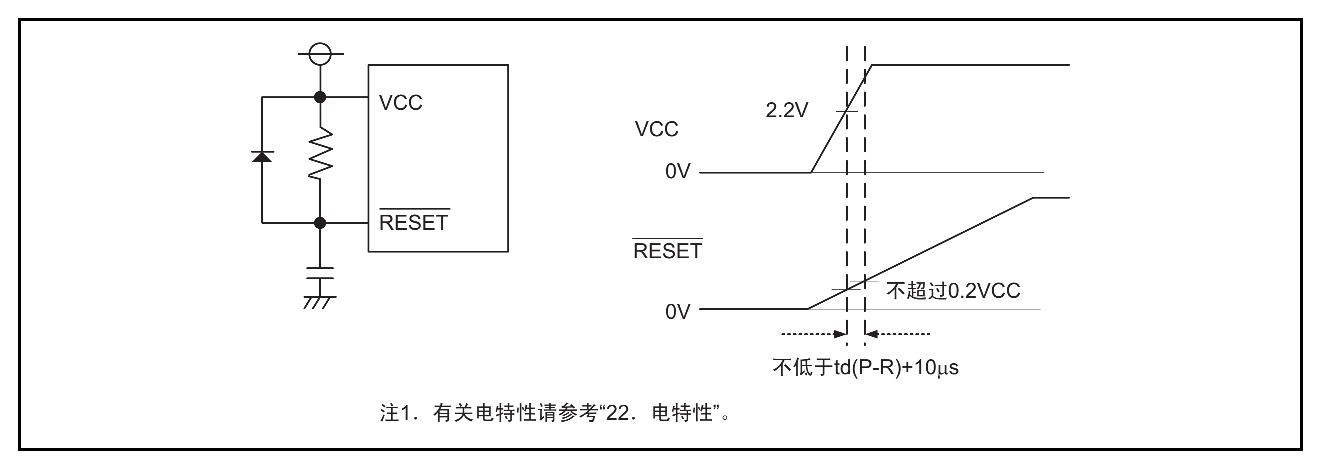


图 5.5 硬件复位电路例与运行

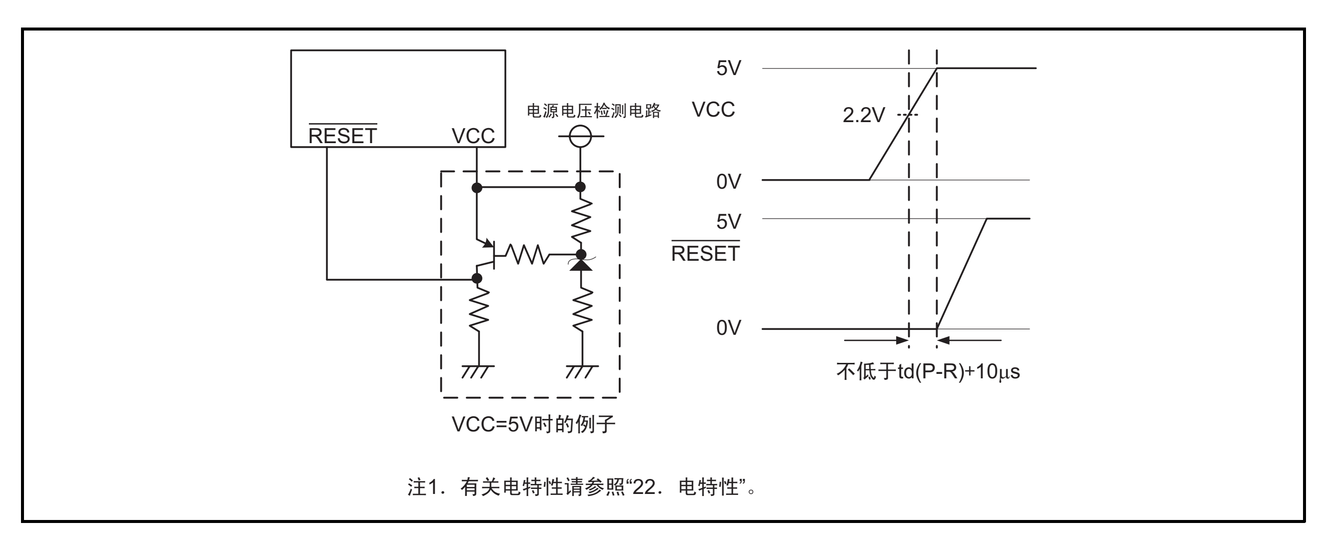


图 5.6　　硬件复位电路例 （外接电源电压检测电路的使用例）与运行

5.2 上电复位功能

通过电阻将 $\overline{RESET}$ 引脚连接至 VCC， VCC 上升斜率在 trth 以上时，上电复位功能有效，引脚、 CPU 及 SFR 进行初始化。请注意，即使在给 $\overline{RESET}$ 引脚连接电容的情况下， $\overline{RESET}$ 引脚的电压通常也应保持为不低于 0.8VCC。

输入 VCC 引脚的电压不低于 Vdet0 时，开始进行低速内部振荡器时钟的计数。将低速内部振荡器时钟计数 32 次时，内部复位信号为 “H”，并转移至复位顺序 （参考图 5.3）。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

上电复位后的 SFR 状态请参考 “4. SFR”。

上电复位后，电压监视 0 复位有效。

上电复位电路例与运行如图 5.7 所示。

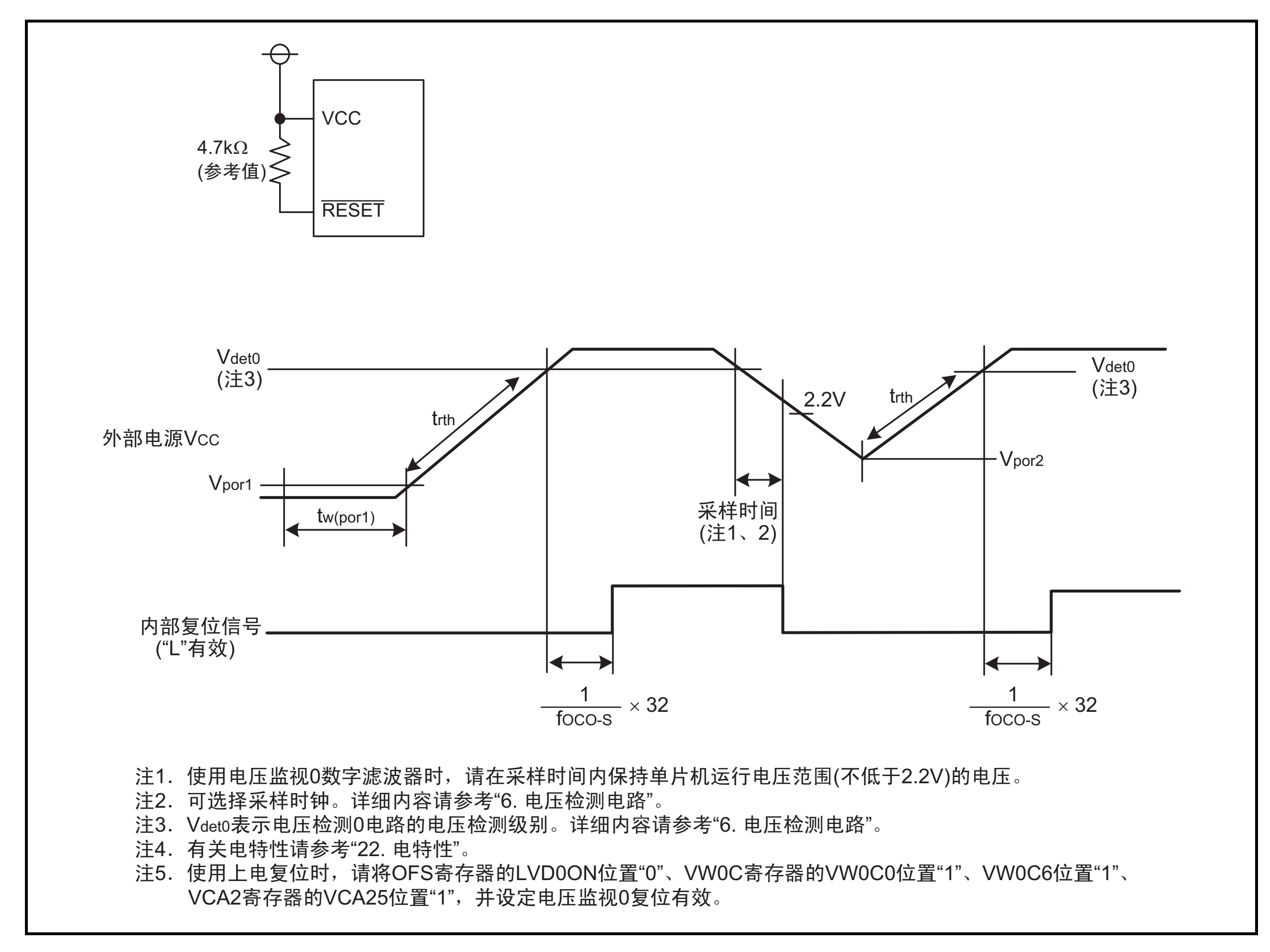


图 5.7 上电复位电路例与运行

5.3 电压监视 0 复位

电压监视 0 复位是通过内置于单片机的电压检测 0 电路进行的复位。电压检测 0 电路监视输入 VCC 引脚的电压。监视电压为 Vdet0。

VCC 引脚的输入电压不超过 Vdet0 时，引脚、 CPU 及 SFR 进行初始化。

VCC 引脚的输入电压不低于 Vdet0 时，开始进行低速内部振荡器时钟的计数。将低速内部振荡器时钟计数 32 次时，内部复位信号为 “H”，并转移至复位顺序 （参考**图 5.3**）。复位后 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

通过 OFS 寄存器的 LVD0ON 位，硬件复位后，可选择电压监视 0 复位有效 / 无效。 LVD0ON 位的设定，仅限通过硬件复位才有效。

使用上电复位时，请将 OFS 寄存器的 LVD0ON 位置 “0”、 VW0C 寄存器的 VW0C0 位置 “1”、 VW0C6 位置 “1”、 VCA2 寄存器的 VCA25 位置 “1”，电压监视 0 复位有效。

不可通过程序变更 LVD0ON 位。设定 LVD0ON 位时，请通过闪存编程器向 0FFFF 地址的 b5 写入 “0”（硬件复位后，电压监视 0 复位有效）或 “1”（硬件复位后，电压监视 0 复位无效）。 OFS 寄存器的详细内容，请参考 “**图 5.4 OFS 寄存器**”。

电压监视 0 复位后的 SFR 状态请参考 “**4. SFR**”。

内部 RAM 不进行初始化。另外，对内部 RAM 进行写入时，如果 VCC 引脚输入电压不超过 Vdet0，则内部 RAM 不定。

电压监视 0 复位的详细内容，请参考 “**6. 电压检测电路**”。

5.4 电压监视 1 复位

电压监视 1 复位是通过内置于单片机的电压检测 1 电路进行的复位。电压检测 1 电路监视输入 VCC 引脚的电压。监视电压为 Vdet1。

VCC 引脚的输入电压下降至 Vdet1 以下时，引脚、 CPU 及 SFR 进行初始化。从复位向量显示的地址开始执行程序。复位后 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

电压监视 1 复位中，一部分 SFR 不进行初始化。详细内容，请参考 “**4. SFR**”。

内部 RAM 不进行初始化。另外，对内部 RAM 进行写入时，如果 VCC 引脚输入电压不超过 Vdet1，则内部 RAM 不定。

电压监视 1 复位的详细内容，请参考 “**6. 电压检测电路**”。

5.5 电压监视 2 复位

电压监视 2 复位是通过内置于单片机的电压检测 2 电路进行的复位。电压检测 2 电路监视输入 VCC 引脚的电压。监视电压为 Vdet2。

VCC 引脚的输入电压下降至 Vdet2 以下时，引脚、 CPU 及 SFR 进行初始化。从复位向量指示的地址开始执行程序。复位后 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

电压监视 2 复位中，一部分 SFR 不进行初始化。详细内容，请参考 “**4. SFR**”。

内部 RAM 不进行初始化。另外，对内部 RAM 进行写入时，如果 VCC 引脚输入电压不超过 Vdet2，则内部 RAM 不定。

电压监视 2 复位的详细内容，请参考 “**6. 电压检测电路**”。

5.6 看门狗定时器复位

PM1 寄存器的 PM12 位为 “1”（看门狗定时器下溢时复位）时，如果看门狗定时器发生下溢，单片机的引脚、 CPU 及 SFR 进行初始化。此后，从复位向量指示的地址开始执行程序。复位后 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

看门狗定时器复位时，一部分 SFR 不进行初始化。详细内容，请参考 “4. SFR”。

内部 RAM 不进行初始化。另外，对内部 RAM 进行写入时，如果看门狗定时器发生下溢，则内部 RAM 不定。

看门狗定时器的详细内容，请参考 “16. 看门狗定时器”。

5.7 软件复位

将 PM0 寄存器的 PM03 位置 “1”（单片机复位）时，单片机的引脚、 CPU 及 SFR 进行初始化。此后，从复位向量指示的地址开始执行程序。复位后 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

软件复位时，一部分 SFR 不进行初始化。详细内容，请参考 “4. SFR”。

内部 RAM 不进行初始化。

6.　　电压检测电路

电压检测电路为监视 VCC 引脚输入电压的电路。可通过程序监视 VCC 输入电压。另外，可使用电压监视 0 复位、电压监视 1 中断、电压监视 1 复位、电压监视 2 中断及电压监视 2 复位。

但电压监视 1、电压监视 2 与比较器 1、比较器 2 兼用电压检测电路。可选择使用电压监视 1、电压监视 2 或比较器 1、比较器 2。

电压检测电路规格如表 6.1 所示；框图如图 6.1 ～图 6.4 所示；相关寄存器如图 6.5 ～图 6.10 所示。

表 6.1　　电压检测电路规格

项目		电压检测 0	电压检测 1	电压检测 2
VCC 监视	监视电压	Vdet0	Vdet1	Vdet2
	检测对象	下降是否通过 Vdet0	上升或下降是否穿过 Vdet1	上升或下降是否穿过 Vdet2
	监视	无	VW1C 寄存器的 VW1C3 位	VCA1 寄存器的 VCA13 位
			比 Vdet1 高还是低	比 Vdet2 高还是低
电压检测时的处理	复位	电压监视 0 复位	电压监视 1 复位	电压监视 2 复位
		Vdet0 ＞ VCC 时，复位；VCC ＞ Vdet0 时，CPU 重新开始运行	Vdet1 ＞ VCC 时，复位；一定时间后， CPU 重新开始运行	Vdet2 ＞ VCC 时，复位；一定时间后， CPU 重新开始运行
	中断	无	电压监视 1 中断	电压监视 2 中断
			Vdet1 ＞ VCC 或 VCC ＞ Vdet1 时产生中断请求	Vdet2 ＞ VCC 或 VCC ＞ Vdet2 时产生中断请求
数字滤波器	有效 / 无效切换	有	有	有
	采样时间	（fOCO-S 的 n 分频）×4 n：1、2、4、8	（fOCO-S 的 n 分频）×2 n：1、2、4、8	（fOCO-S 的 n 分频）×2 n：1、2、4、8

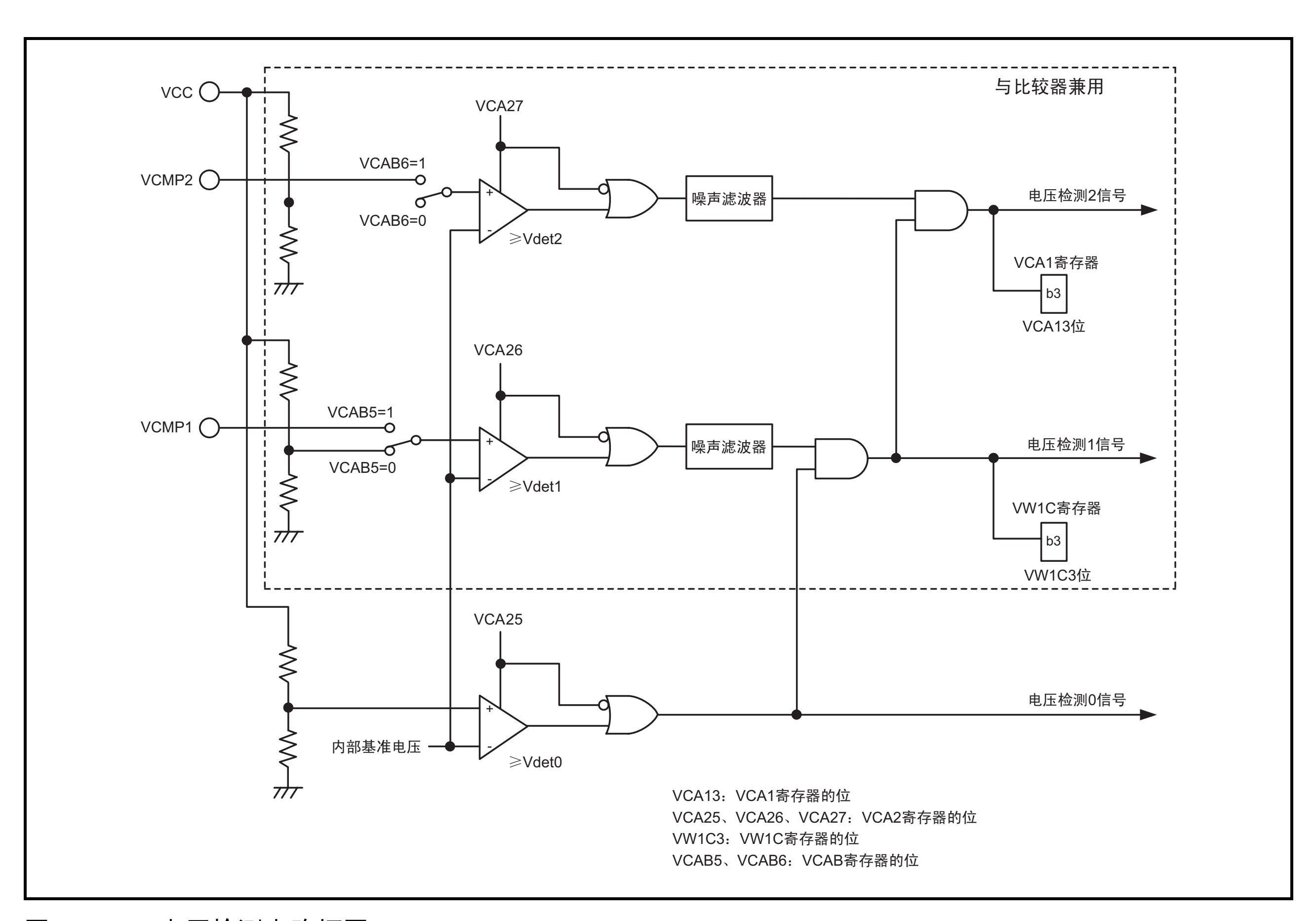


图 6.1　　电压检测电路框图

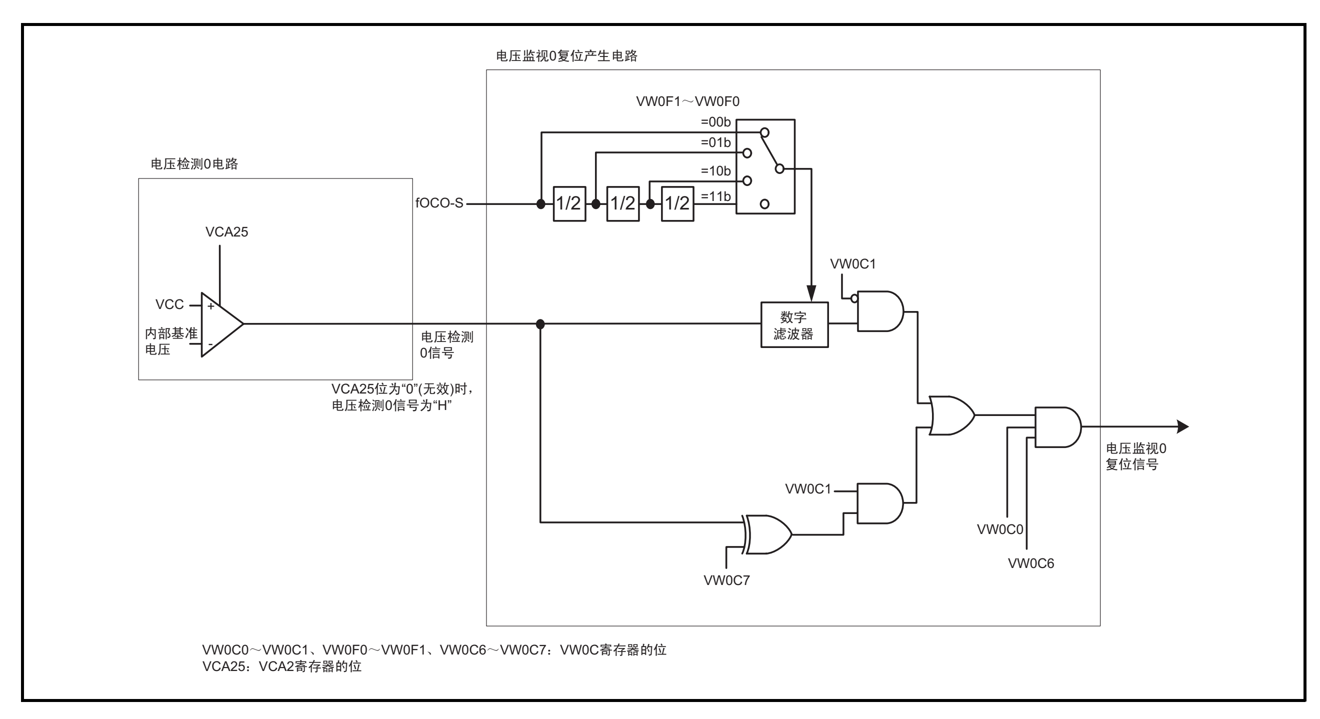


图 6.2　　电压监视 0 复位产生电路框图

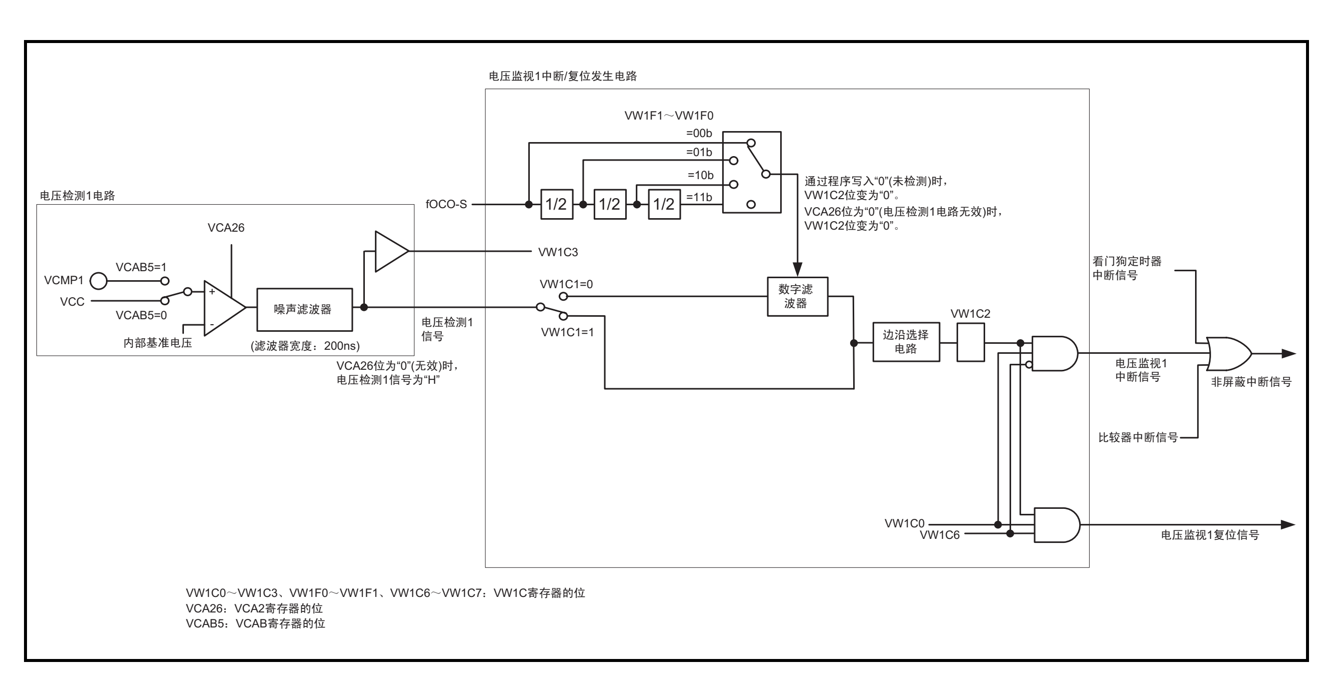


图 6.3　　电压监视 1 中断 / 复位产生电路框图

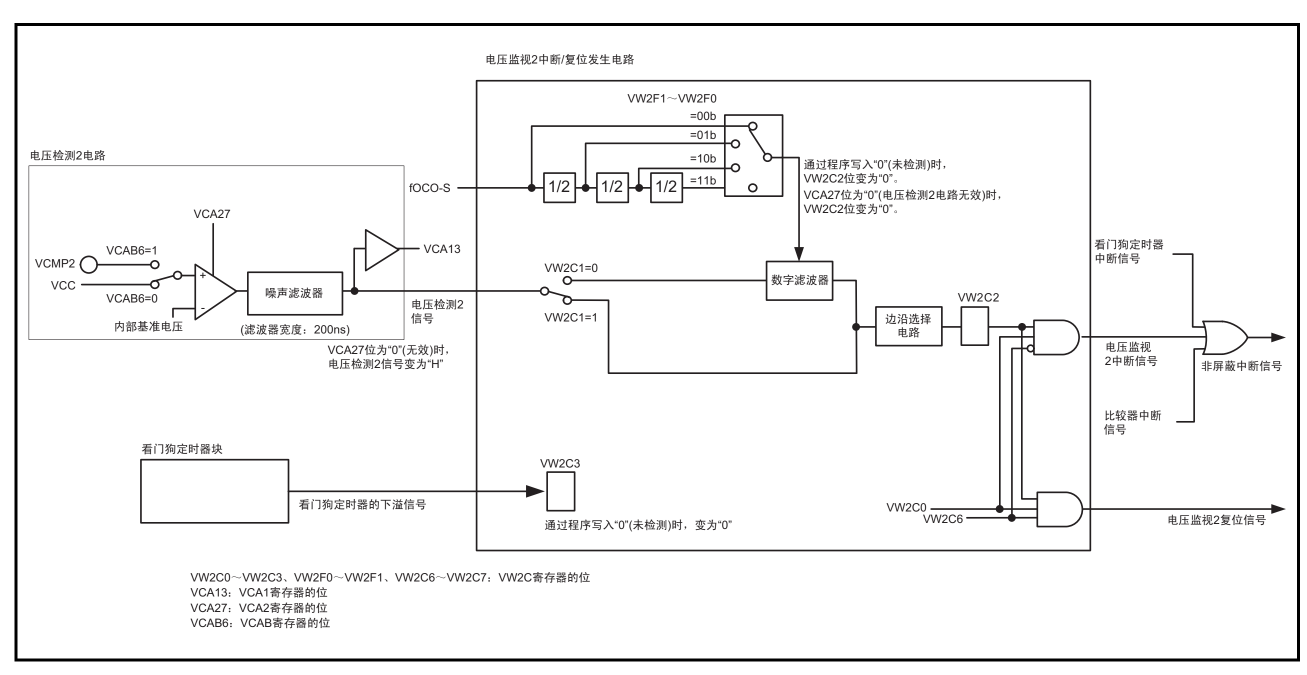
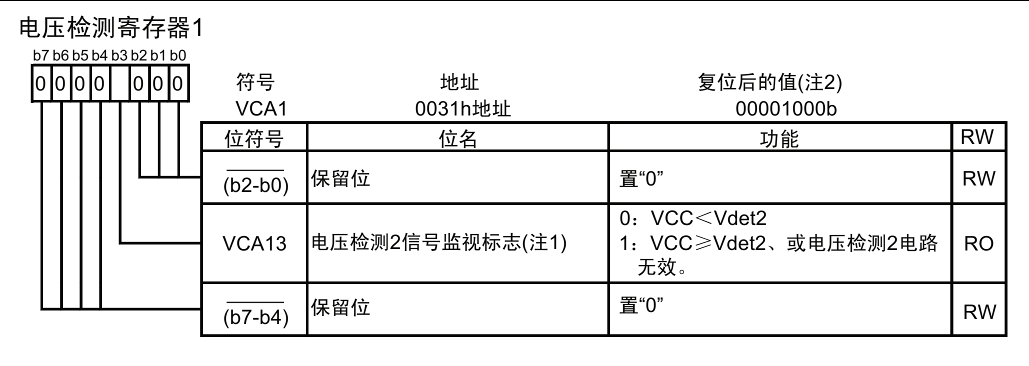


图 6.4 电压监视 2 中断 / 复位产生电路框图

电压检测寄存器1



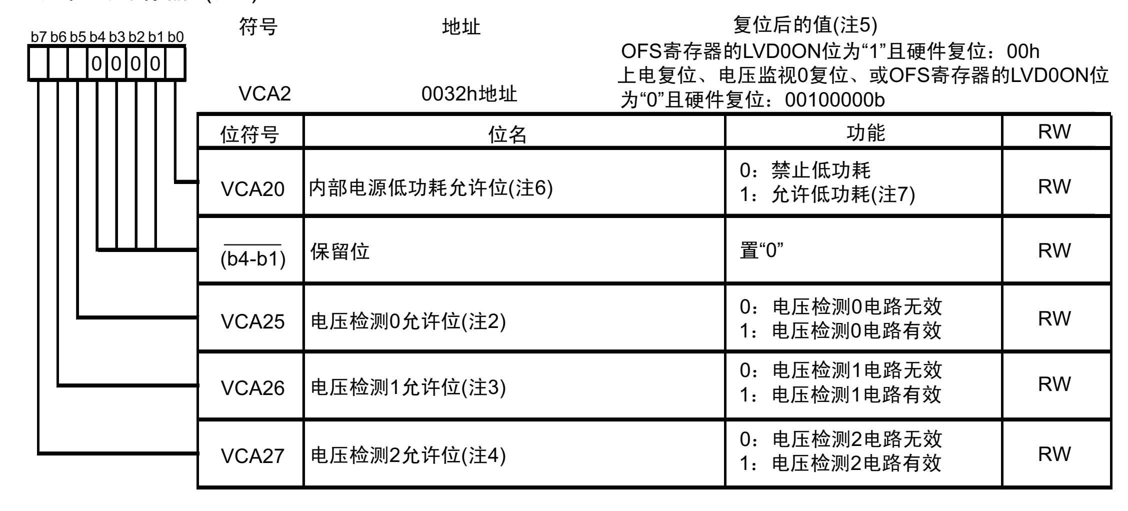
b7 b6 b5 b4 b3 b2 b1 b0: 0 0 0 0 _ 0 0 0

符号	地址	复位后的值(注2)
VCA1	0031h地址	00001000b

位符号	位名	功能	RW
— (b2-b0)	保留位	置“0”	RW
VCA13	电压检测2信号监视标志(注1)	0：VCC＜Vdet2 1：VCC≥Vdet2、或电压检测2电路无效。	RO
— (b7-b4)	保留位	置“0”	RW

注1．VCA2寄存器的VCA27位为“1”(电压检测2电路有效)时，VCA13位有效。
VCA2寄存器的VCA27位为“0”(电压检测2电路无效)时，VCA13位变为“1”(VCC≥Vdet2)。
注2．软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时，不发生变化。

电压检测寄存器2(注1)



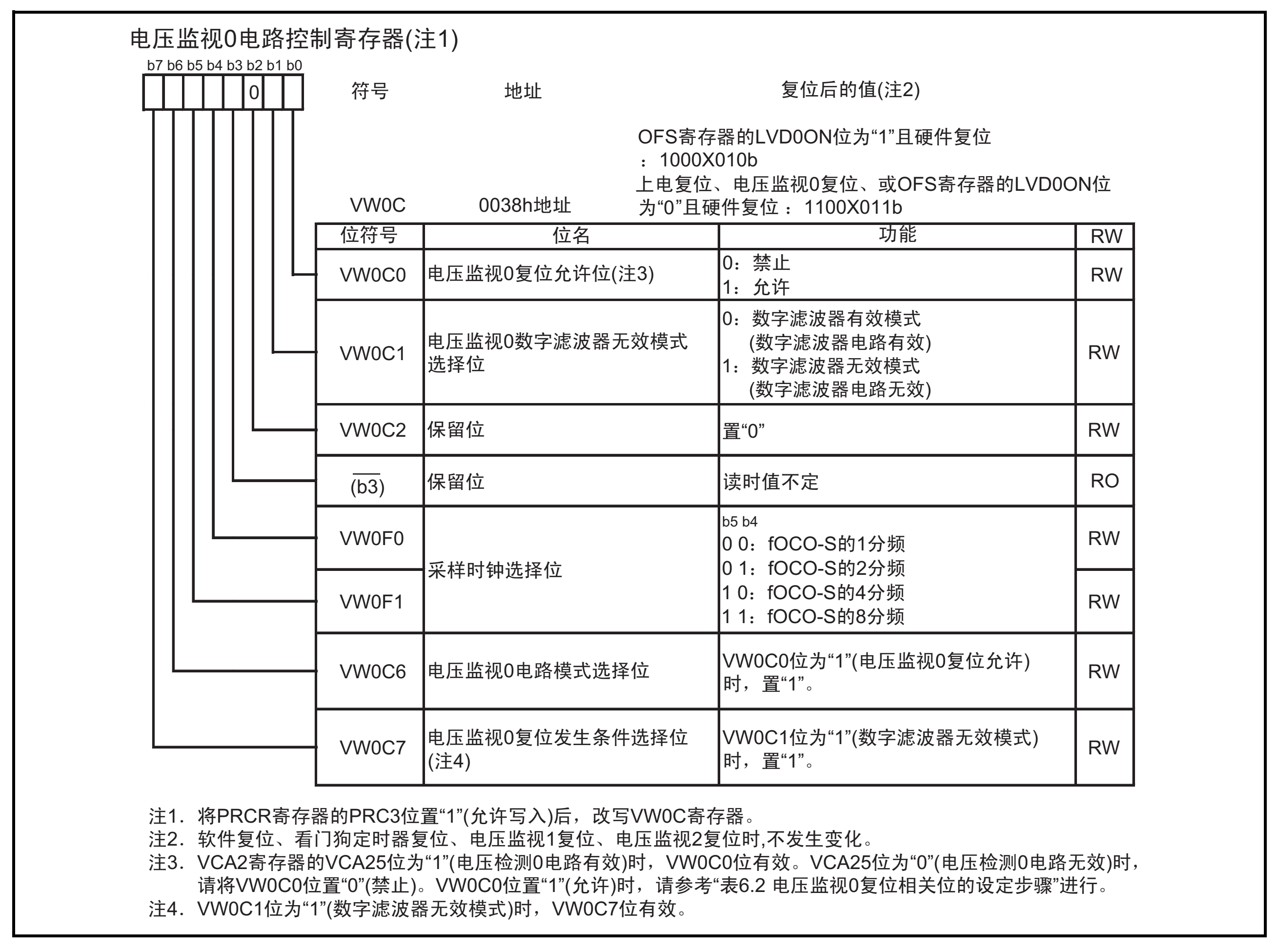
b7 b6 b5 b4 b3 b2 b1 b0: _ _ _ 0 0 0 0 _

符号	地址	复位后的值(注5)
VCA2	0032h地址	OFS寄存器的LVD0ON位为“1”且硬件复位：00h 上电复位、电压监视0复位、或OFS寄存器的LVD0ON位为“0”且硬件复位：00100000b

位符号	位名	功能	RW
VCA20	内部电源低功耗允许位(注6)	0：禁止低功耗 1：允许低功耗(注7)	RW
— (b4-b1)	保留位	置“0”	RW
VCA25	电压检测0允许位(注2)	0：电压检测0电路无效 1：电压检测0电路有效	RW
VCA26	电压检测1允许位(注3)	0：电压检测1电路无效 1：电压检测1电路有效	RW
VCA27	电压检测2允许位(注4)	0：电压检测2电路无效 1：电压检测2电路有效	RW

注1．将PRCR寄存器的PRC3位置“1”(允许写入)后，改写VCA2寄存器。
注2．使用电压监视0复位时，请将VCA25位置“1”。将VCA25位由“0”置“1”后，经过td(E-A)后检测电路开始运行。
注3．使用电压监视1中断/复位时、或使用VW1C寄存器的VW1C3位时，将VCA26位置“1”。将VCA26位由“0”置“1”后，经过td(E-A)后检测电路开始运行。
注4．使用电压监视2中断/复位时、或使用VCA1寄存器的VCA13位时，将VCA27位置“1”。将VCA27位由“0”置“1”后，经过td(E-A)后检测电路开始运行。
注5．软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时,不发生变化。
注6．仅在进入等待模式时使用VCA20位。请按照“图11.9 通过VCA20位进行的内部电源低消耗操作步骤”设定VCA20位。
注7．VCA20位为“1”(允许低功耗)时，请勿将CM1寄存器的CM10位置“1”(停止模式)。

图 6.5 VCA1、VCA2 寄存器



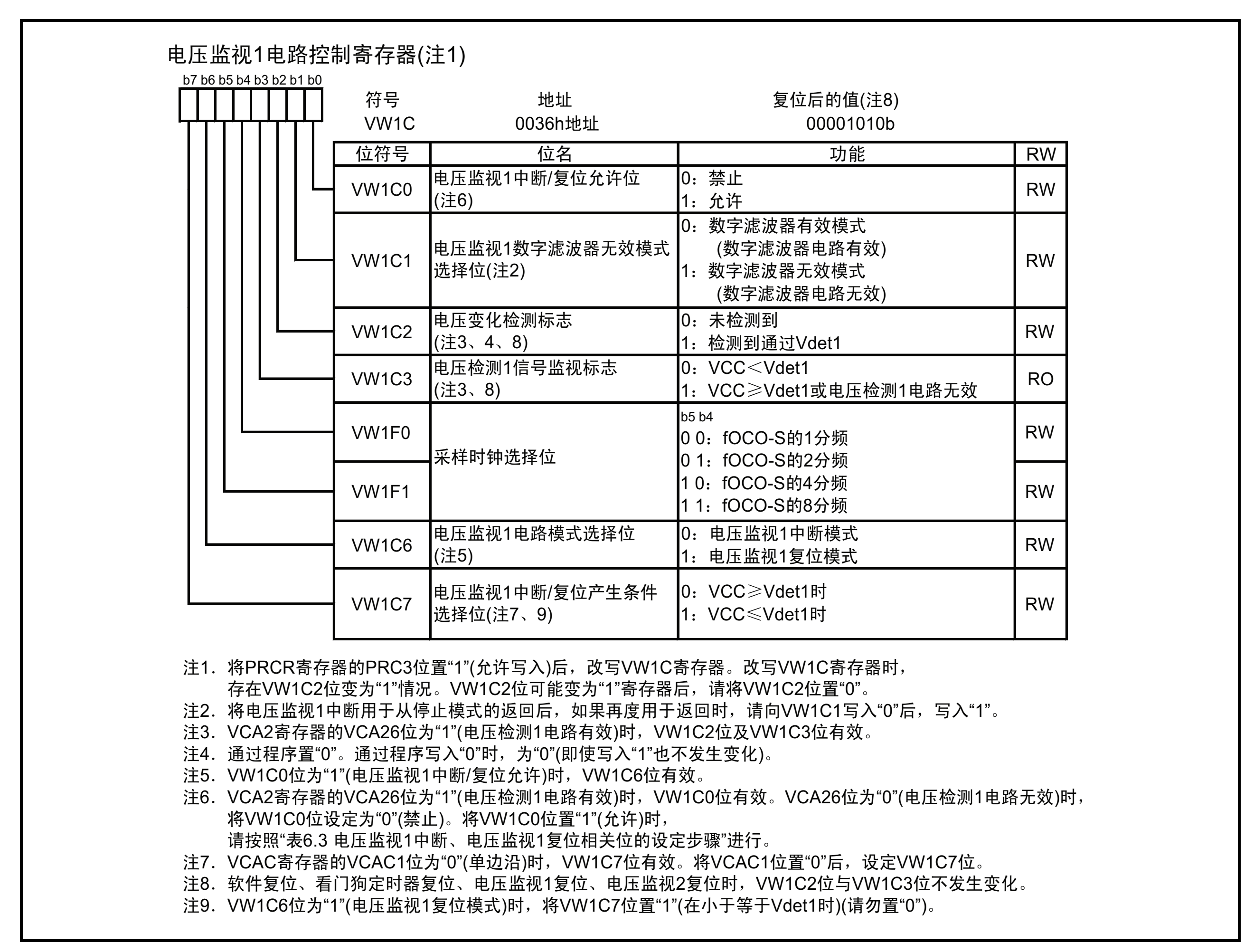
电压监视0电路控制寄存器(注1)

符号	地址	复位后的值(注2)
VW0C	0038h地址	OFS寄存器的LVD0ON位为“1”且硬件复位 ：1000X010b 上电复位、电压监视0复位、或OFS寄存器的LVD0ON位为“0”且硬件复位：1100X011b

位符号	位名	功能	RW
VW0C0	电压监视0复位允许位(注3)	0：禁止 1：允许	RW
VW0C1	电压监视0数字滤波器无效模式选择位	0：数字滤波器有效模式 (数字滤波器电路有效) 1：数字滤波器无效模式 (数字滤波器电路无效)	RW
VW0C2	保留位	置“0”	RW
(b3)	保留位	读时值不定	RO
VW0F0	采样时钟选择位	b5 b4 0 0：fOCO-S的1分频 0 1：fOCO-S的2分频 1 0：fOCO-S的4分频 1 1：fOCO-S的8分频	RW
VW0F1			RW
VW0C6	电压监视0电路模式选择位	VW0C0位为“1”(电压监视0复位允许)时，置“1”。	RW
VW0C7	电压监视0复位发生条件选择位(注4)	VW0C1位为“1”(数字滤波器无效模式)时，置“1”。	RW

注1．将PRCR寄存器的PRC3位置“1”(允许写入)后，改写VW0C寄存器。
注2．软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时,不发生变化。
注3．VCA2寄存器的VCA25位为“1”(电压检测0电路有效)时，VW0C0位有效。VCA25位为“0”(电压检测0电路无效)时，请将VW0C0位置“0”(禁止)。VW0C0位置“1”(允许)时，请参考“表6.2 电压监视0复位相关位的设定步骤”进行。
注4．VW0C1位为“1”(数字滤波器无效模式)时，VW0C7位有效。

图 6.6 VW0C 寄存器



电压监视1电路控制寄存器(注1)

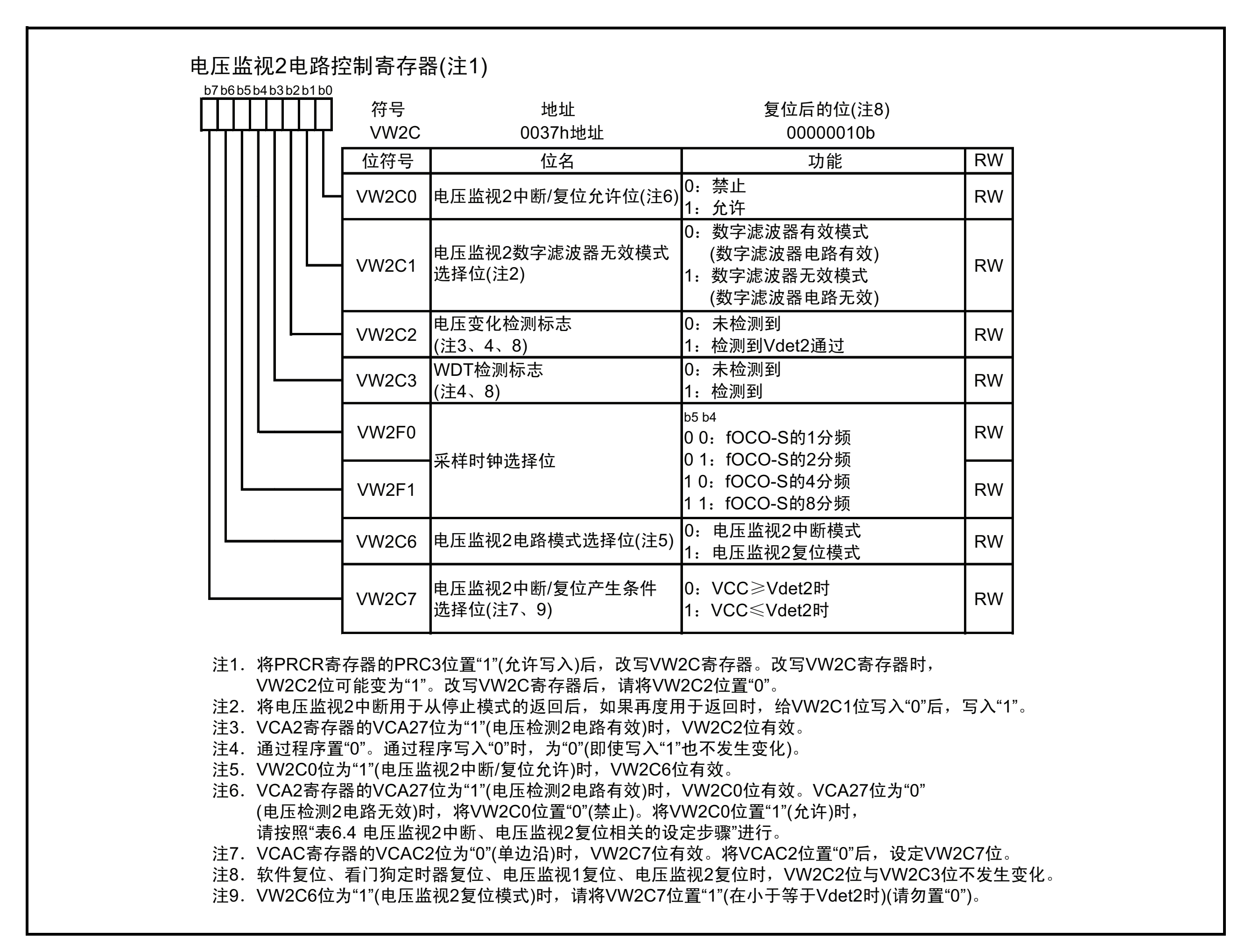
b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值(注8)
VW1C	0036h地址	00001010b

位符号	位名	功能	RW
VW1C0	电压监视1中断/复位允许位(注6)	0：禁止 1：允许	RW
VW1C1	电压监视1数字滤波器无效模式选择位(注2)	0：数字滤波器有效模式 (数字滤波器电路有效) 1：数字滤波器无效模式 (数字滤波器电路无效)	RW
VW1C2	电压变化检测标志(注3、4、8)	0：未检测到 1：检测到通过Vdet1	RW
VW1C3	电压检测1信号监视标志(注3、8)	0：VCC＜Vdet1 1：VCC≥Vdet1或电压检测1电路无效	RO
VW1F0	采样时钟选择位	b5 b4 0 0：fOCO-S的1分频 0 1：fOCO-S的2分频 1 0：fOCO-S的4分频 1 1：fOCO-S的8分频	RW
VW1F1			RW
VW1C6	电压监视1电路模式选择位(注5)	0：电压监视1中断模式 1：电压监视1复位模式	RW
VW1C7	电压监视1中断/复位产生条件选择位(注7、9)	0：VCC≥Vdet1时 1：VCC≤Vdet1时	RW

注1．将PRCR寄存器的PRC3位置“1”(允许写入)后，改写VW1C寄存器。改写VW1C寄存器时，
　　存在VW1C2位变为“1”情况。VW1C2位可能变为“1”寄存器后，请将VW1C2位置“0”。
注2．将电压监视1中断用于从停止模式的返回后，如果再度用于返回时，请向VW1C1写入“0”后，写入“1”。
注3．VCA2寄存器的VCA26位为“1”(电压检测1电路有效)时，VW1C2位及VW1C3位有效。
注4．通过程序置“0”。通过程序写入“0”时，为“0”(即使写入“1”也不发生变化)。
注5．VW1C0位为“1”(电压监视1中断/复位允许)时，VW1C6位有效。
注6．VCA2寄存器的VCA26位为“1”(电压检测1电路有效)时，VW1C0位有效。VCA26位为“0”(电压检测1电路无效)时，
　　将VW1C0位设定为“0”(禁止)。将VW1C0位置“1”(允许)时，
　　请按照“表6.3 电压监视1中断、电压监视1复位相关位的设定步骤”进行。
注7．VCAC寄存器的VCAC1位为“0”(单边沿)时，VW1C7位有效。将VCAC1位置“0”后，设定VW1C7位。
注8．软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时，VW1C2位与VW1C3位不发生变化。
注9．VW1C6位为“1”(电压监视1复位模式)时，将VW1C7位置“1”(在小于等于Vdet1时)(请勿置“0”)。

图 6.7　　VW1C 寄存器



电压监视2电路控制寄存器(注1)

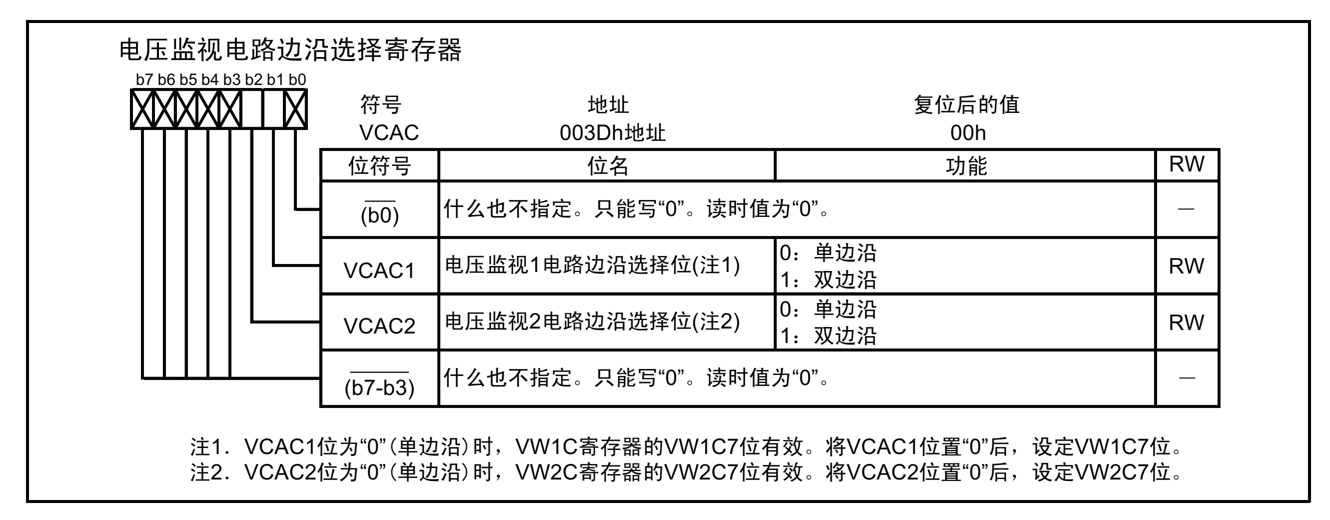
b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的位(注8)
VW2C	0037h地址	00000010b

位符号	位名	功能	RW
VW2C0	电压监视2中断/复位允许位(注6)	0：禁止 1：允许	RW
VW2C1	电压监视2数字滤波器无效模式选择位(注2)	0：数字滤波器有效模式 (数字滤波器电路有效) 1：数字滤波器无效模式 (数字滤波器电路无效)	RW
VW2C2	电压变化检测标志 (注3、4、8)	0：未检测到 1：检测到Vdet2通过	RW
VW2C3	WDT检测标志 (注4、8)	0：未检测到 1：检测到	RW
VW2F0	采样时钟选择位	b5 b4 0 0：fOCO-S的1分频 0 1：fOCO-S的2分频 1 0：fOCO-S的4分频 1 1：fOCO-S的8分频	RW
VW2F1			RW
VW2C6	电压监视2电路模式选择位(注5)	0：电压监视2中断模式 1：电压监视2复位模式	RW
VW2C7	电压监视2中断/复位产生条件选择位(注7、9)	0：VCC≥Vdet2时 1：VCC≤Vdet2时	RW

注1．将PRCR寄存器的PRC3位置“1”(允许写入)后，改写VW2C寄存器。改写VW2C寄存器时，VW2C2位可能变为“1”。改写VW2C寄存器后，请将VW2C2位置“0”。
注2．将电压监视2中断用于从停止模式的返回后，如果再度用于返回时，给VW2C1位写入“0”后，写入“1”。
注3．VCA2寄存器的VCA27位为“1”(电压检测2电路有效)时，VW2C2位有效。
注4．通过程序置“0”。通过程序写入“0”时，为“0”(即使写入“1”也不发生变化)。
注5．VW2C0位为“1”(电压监视2中断/复位允许)时，VW2C6位有效。
注6．VCA2寄存器的VCA27位为“1”(电压检测2电路有效)时，VW2C0位有效。VCA27位为“0”(电压检测2电路无效)时，将VW2C0位置“0”(禁止)。将VW2C0位置“1”(允许)时，请按照“表6.4 电压监视2中断、电压监视2复位相关的设定步骤”进行。
注7．VCAC寄存器的VCAC2位为“0”(单边沿)时，VW2C7位有效。将VCAC2位置“0”后，设定VW2C7位。
注8．软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时，VW2C2位与VW2C3位不发生变化。
注9．VW2C6位为“1”(电压监视2复位模式)时，请将VW2C7位置“1”(在小于等于Vdet2时)(请勿置“0”)。

图 6.8 VW2C 寄存器



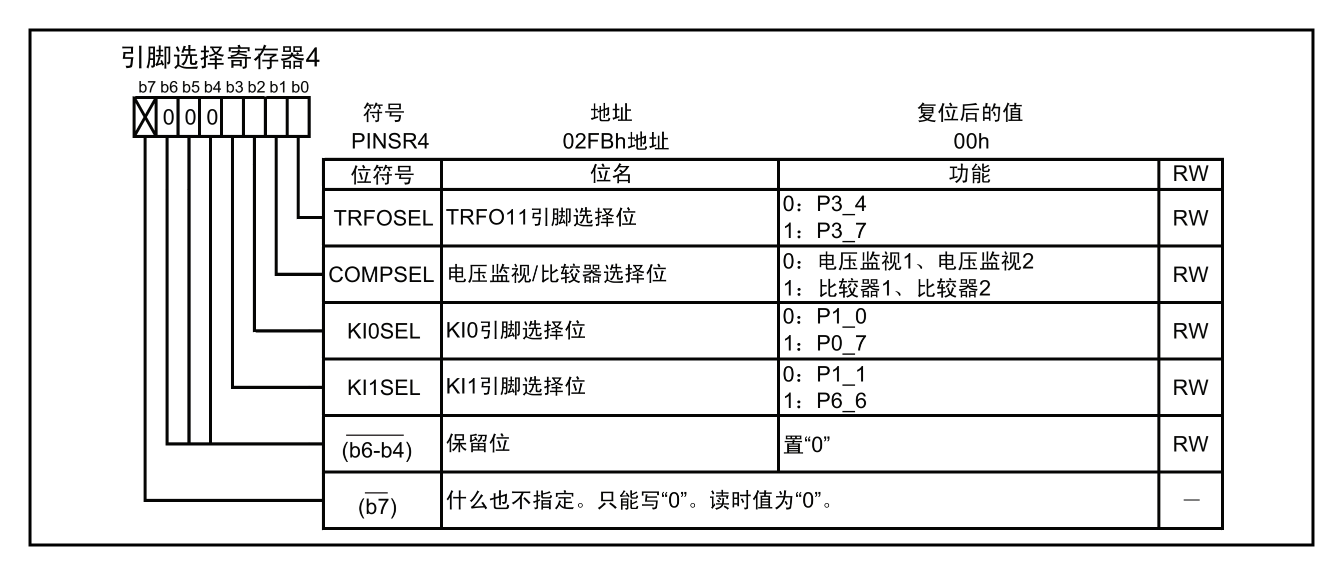
电压监视电路边沿选择寄存器

符号	地址	复位后的值
VCAC	003Dh地址	00h

位符号	位名	功能	RW
(b0)	什么也不指定。只能写“0”。读时值为“0”。		—
VCAC1	电压监视1电路边沿选择位(注1)	0：单边沿 1：双边沿	RW
VCAC2	电压监视2电路边沿选择位(注2)	0：单边沿 1：双边沿	RW
(b7-b3)	什么也不指定。只能写“0”。读时值为“0”。		—

注1．VCAC1位为“0”(单边沿)时，VW1C寄存器的VW1C7位有效。将VCAC1位置“0”后，设定VW1C7位。
注2．VCAC2位为“0”(单边沿)时，VW2C寄存器的VW2C7位有效。将VCAC2位置“0”后，设定VW2C7位。

图 6.9 VCAC 寄存器



引脚选择寄存器4

符号	地址	复位后的值
PINSR4	02FBh地址	00h

位符号	位名	功能	RW
TRFOSEL	TRFO11引脚选择位	0：P3_4 1：P3_7	RW
COMPSEL	电压监视/比较器选择位	0：电压监视1、电压监视2 1：比较器1、比较器2	RW
KI0SEL	KI0引脚选择位	0：P1_0 1：P0_7	RW
KI1SEL	KI1引脚选择位	0：P1_1 1：P6_6	RW
(b6-b4)	保留位	置“0”	RW
(b7)	什么也不指定。只能写“0”。读时值为“0”。		—

图 6.10 PINSR4 寄存器

6.1 VCC 输入电压的监视

6.1.1 Vdet0 的监视

不可监视 Vdet0。

6.1.2 Vdet1 的监视

请将 VCA2 寄存器的 VCA26 位置 “1”（电压检测 1 电路有效）。经过 td(E-A) （参考 “22. 电特性”）后，可通过 VW1C 寄存器的 VW1C3 位监视 Vdet1。

6.1.3 Vdet2 的监视

请将 VCA2 寄存器的 VCA27 位置 “1”（电压检测 2 电路有效）。经过 td(E-A) （参考 “22. 电特性”）后，可通过 VCA1 寄存器的 VCA13 位监视 Vdet2。

6.2 电压监视 0 复位

电压监视 0 复位的相关位设定步骤如**表 6.2** 所示；电压监视 0 复位运行例如**图 6.11** 所示。

另外，使用电压监视 0 复位从停止模式返回时，请将 VW0C 寄存器的 VW0C1 位置 “1”（数字滤波器无效）。

表 6.2 电压监视 0 复位的相关位设定步骤

步骤	使用数字滤波器时	不使用数字滤波器时
1	将 VCA2 寄存器的 VCA25 位置 “1”（电压检测 0 电路有效）。	
2	等待 td(E-A)	
3	通过 VW0C 寄存器的 VW0F0 ～ VW0F1 位，选择数字滤波器的采样时钟。	将 VW0C 寄存器的 VW0C7 位置 “1”。
4（注 1）	将 VW0C 寄存器的 VW0C1 位置 “0”（数字滤波器有效）。	将 VW0C 寄存器的 VW0C1 位置 “1”（数字滤波器无效）。
5（注 1）	将 VW0C 寄存器的 VW0C6 位置 “1”（电压监视 0 复位模式）。	
6	将 VW0C 寄存器的 VW0C2 位置 “0”。	
7	将 CM1 寄存器的 CM14 位置 “0”（低速内部振荡器振荡）。	—
8	等待数字滤波器的采样时钟 ×4 周期。	—（无等待时间）
9	将 VW0C 寄存器的 VW0C0 位置 “1”（电压监视 0 复位允许）。	

注 1. VW0C0 位为 “0” 时，可同时（通过 1 指令）执行第 3 、 4 、 5 步。

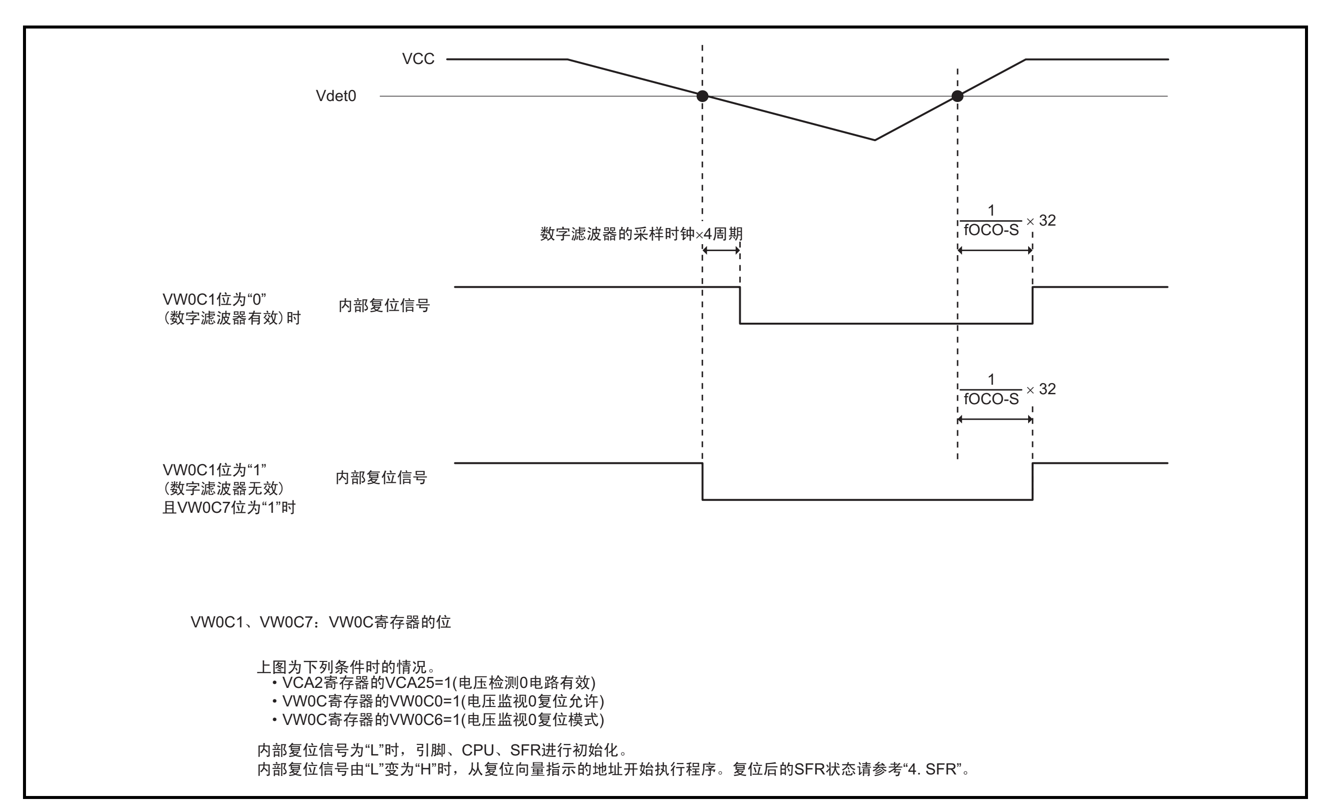


图 6.11　　电压监视 0 复位运行例

6.3 电压监视 1 中断、电压监视 1 复位

电压监视 1 中断、电压监视 1 复位的相关位设定步骤如表 6.3 所示；电压监视 1 中断、电压监视 1 复位运行例如图 6.12 所示。

另外，使用电压监视 1 中断或电压监视 1 复位从停止模式返回时，请将 VW1C 寄存器的 VW1C1 位置“1”（数字滤波器无效）。

表 6.3 电压监视 1 中断、电压监视 1 复位的相关位设定步骤

<table>
<tr><th rowspan="2">步骤</th><th colspan="2">使用数字滤波器时</th><th colspan="2">不使用数字滤波器时</th></tr>
<tr><th>电压监视 1 中断</th><th>电压监视 1 复位</th><th>电压监视 1 中断</th><th>电压监视 1 复位</th></tr>
<tr><td>1</td><td colspan="4">将 PINSR4 寄存器的 COMPSEL 位置“0”（电压监视 1、电压监视 2）。</td></tr>
<tr><td>2</td><td colspan="4">将 VCA2 寄存器的 VCA26 位置“1”（电压检测 1 电路有效）。</td></tr>
<tr><td>3</td><td colspan="4">等待 td(E-A)</td></tr>
<tr><td>4</td><td colspan="2">通过 VW1C 寄存器的 VW1F0 ～ VW1F1 位，选择数字滤波器的采样时钟。</td><td colspan="2">将 VW1C 寄存器的 VW1C1 位置“1”（数字滤波器无效）。</td></tr>
<tr><td>5（注 2）</td><td colspan="2">将 VW1C 寄存器的 VW1C1 位置“0”（数字滤波器有效）。</td><td colspan="2">—</td></tr>
<tr><td>6</td><td colspan="2">通过 VCAC 寄存器的 VCAC1 位与 VW1C 寄存器的 VW1C7 位，选择中断、复位请求的时序 （注 1）。</td><td colspan="2">通过 VCAC 寄存器的 VCAC1 位与 VW1C 寄存器的 VW1C7 位，选择中断、复位请求的时序 （注 1）。</td></tr>
<tr><td>7</td><td>将 VW1C 寄存器的 VW1C6 位置“0”（电压监视 1 中断模式）</td><td>将 VW1C 寄存器的 VW1C6 位置“1”（电压监视 1 复位模式）</td><td>将 VW1C 寄存器的 VW1C6 位置“0”（电压监视 1 中断模式）</td><td>将 VW1C 寄存器的 VW1C6 位置“1”（电压监视 1 复位模式）</td></tr>
<tr><td>8</td><td colspan="4">将 VW1C 寄存器的 VW1C2 位置“0”（未检测到通过 Vdet1）</td></tr>
<tr><td>9</td><td colspan="2">将 CM1 寄存器的 CM14 位置“0”（低速内部振荡器振荡）。</td><td colspan="2">—</td></tr>
<tr><td>10</td><td colspan="2">等待数字滤波器的采样时钟 ×2 周期</td><td colspan="2">—（无等待时间）</td></tr>
<tr><td>11</td><td colspan="4">将 VW1C 寄存器的 VW1C0 位置“1”（电压监视 1 中断 / 复位允许）。</td></tr>
</table>

注 1. 电压监视 1 复位时，请将 VW1C7 位置“1”（不超过 Vdet1 时）。

注 2. VW1C0 位为“0”时，可同时（通过 1 条指令）执行第 4、5 步。

RENESAS

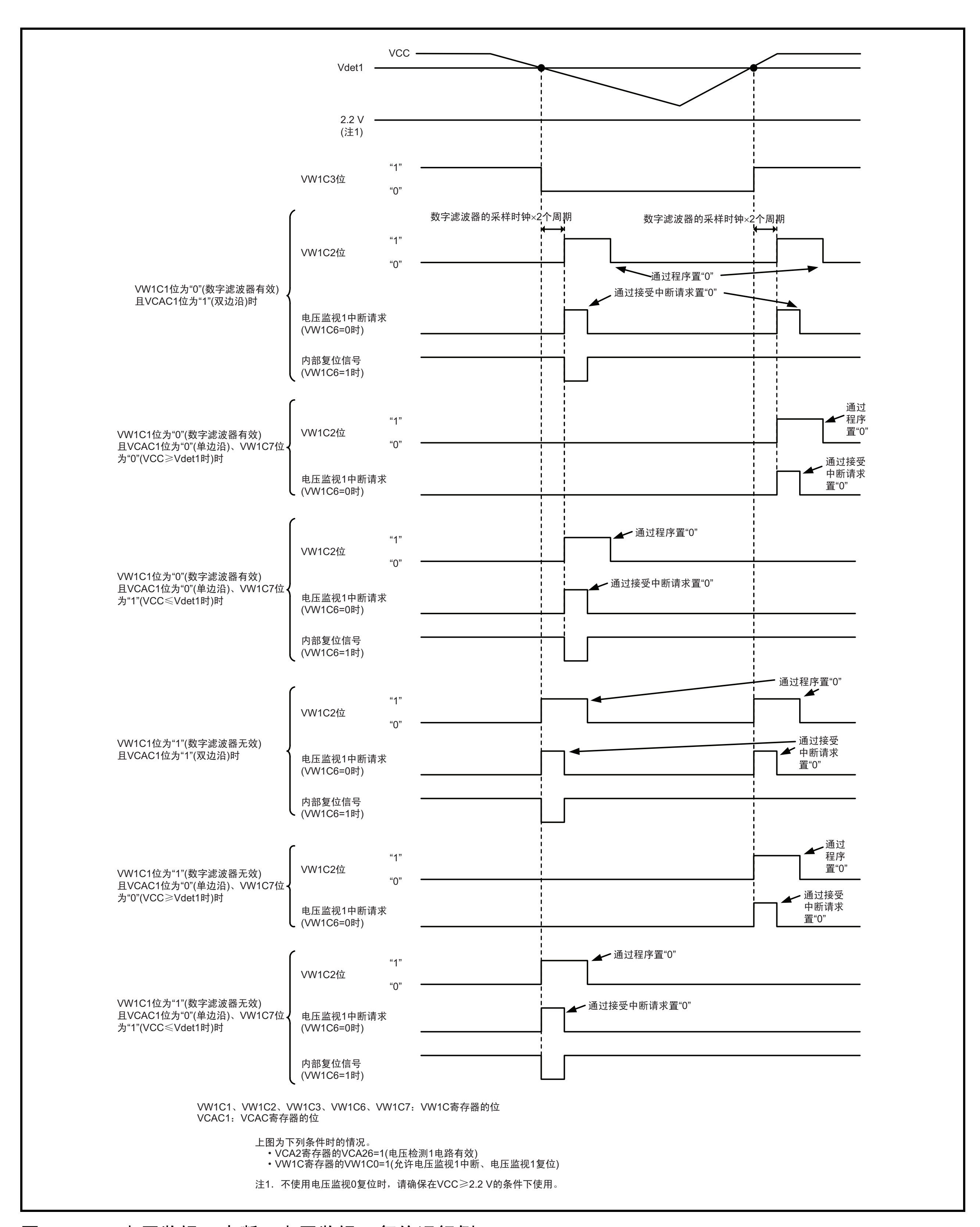


图 6.12 电压监视 1 中断、电压监视 1 复位运行例

6.4 电压监视 2 中断、电压监视 2 复位

电压监视 2 中断、电压监视 2 复位的相关位设定步骤如表 6.4 所示；电压监视 2 中断、电压监视 2 复位运行例如图 6.13 所示。

另外，使用电压监视 2 中断或电压监视 2 复位从停止模式返回时，请将 VW2C 寄存器的 VW2C1 位置 “1”（数字滤波器无效）。

表 6.4 电压监视 2 中断、电压监视 2 复位的相关位设定步骤

步骤	使用数字滤波器时		不使用数字滤波器时	
	电压监视 2 中断	电压监视 2 复位	电压监视 2 中断	电压监视 2 复位
1	将 PINSR4 寄存器的 COMPSEL 位置 “0”（电压监视 1、电压监视 2）。			
2	将 VCA2 寄存器的 VCA27 位置 “1”（电压检测 2 电路有效）。			
3	等待 td(E-A)			
4	通过 VW2C 寄存器的 VW2F0 ～ VW2F1 位，选择数字滤波器的采样时钟。		将 VW2C 寄存器的 VW2C1 位置 “1”（数字滤波器无效）。	
5（注 2）	将 VW2C 寄存器的 VW2C1 位置 “0”（数字滤波器有效）。		—	
6	通过 VCAC 寄存器的 VCAC2 位与 VW2C 寄存器的 VW2C7 位，选择中断、复位请求的时序（注 1）。		通过 VCAC 寄存器的 VCAC2 位与 VW2C 寄存器的 VW2C7 位，选择中断、复位请求的时序（注 1）。	
7	将 VW2C 寄存器的 VW2C6 位置 “0” （电压监视 2 中断模式）	将 VW2C 寄存器的 VW2C6 位置 “1” （电压监视 2 复位模式）	将 VW2C 寄存器的 VW2C6 位置 “0”（电压监视 2 中断模式）	将 VW2C 寄存器的 VW2C6 位置 “1”（电压监视 2 复位模式）
8	将 VW2C 寄存器的 VW2C2 位置 “0”（未检测到通过 Vdet2 ）。			
9	将 CM1 寄存器的 CM14 位置 “0”（低速内部振荡器振荡）。		—	
10	等待数字滤波器的采样时钟 ×2 周期		—（无等待时间）	
11	将 VW2C 寄存器的 VW2C0 位置 “1”（电压监视 2 中断 / 复位允许）。			

注 1. 电压监视 2 复位时，请将 VW2C7 位置 “1”（不超过 Vdet2 时）。

注 2. VW2C0 位为 “0” 时，可同时 （通过 1 条指令）执行第 4、 5 步。

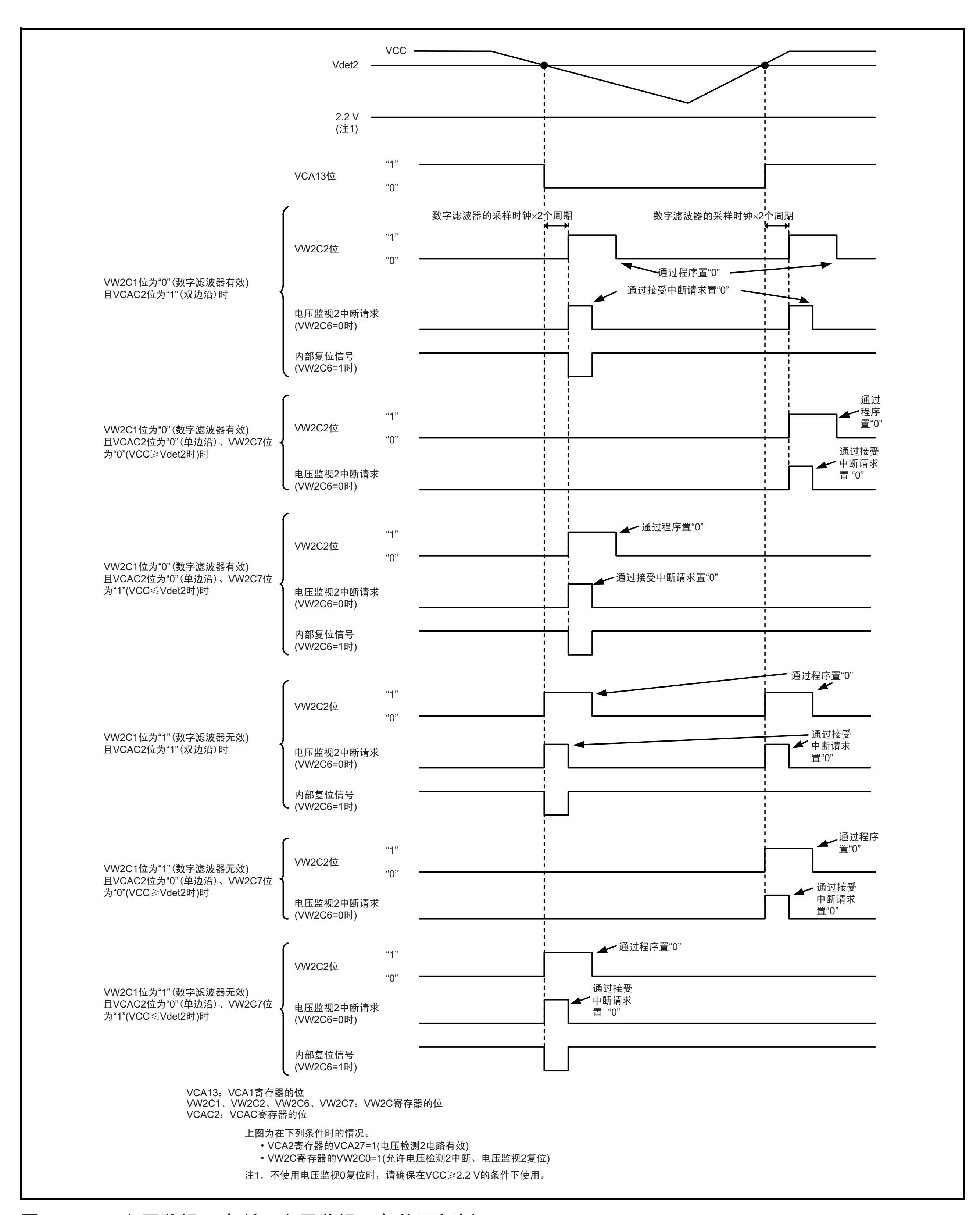


图 6.13　　电压监视 2 中断、电压监视 2 复位运行例

7. 比较器

比较器比较参考输入电压与模拟输入电压。比较器 1 与比较器 2 为两个独立的比较器。但比较器 1、比较器 2 与电压监视 1、电压监视 2 兼用电压检测电路。可选择使用比较器 1、比较器 2 或电压监视 1、电压监视 2。

7.1 概要

可通过软件读取参考输入电压与模拟输入电压的比较结果。还可从 VCOUTi(i=1 ～ 2) 引脚输出。可选择内部基准电压或 CVREF 引脚的输入电压作为参考输入电压。另外，可使用比较器 1 中断与比较器 2 中断。

比较器规格如表 7.1 所示；比较器框图如图 7.1 所示；比较器引脚结构如表 7.2 所示。

表 7.1 比较器规格

<table>
<tr><th colspan="2">项目</th><th>比较器 1</th><th>比较器 2</th></tr>
<tr><td colspan="2">模拟输入电压</td><td>VCMP1 引脚的输入电压</td><td>VCMP2 引脚的输入电压</td></tr>
<tr><td colspan="2">参考输入电压</td><td colspan="2">内部基准电压或 CVREF 引脚的输入电压</td></tr>
<tr><td colspan="2">比较对象</td><td colspan="2">上升或下降是否穿过参考输入电压</td></tr>
<tr><td colspan="2" rowspan="2">比较结果的监视标志</td><td>VW1C 寄存器的 VW1C3 位</td><td>VCA1 寄存器的 VCA13 位</td></tr>
<tr><td colspan="2">比参考输入电压高还是低</td></tr>
<tr><td colspan="2" rowspan="2">中断</td><td>比较器 1 中断
（可选择非屏蔽或可屏蔽）</td><td>比较器 2 中断
（可选择非屏蔽或可屏蔽）</td></tr>
<tr><td>参考输入电压＞VCMP1 引脚的输入电压或 VCMP1 引脚的输入电压＞参考输入电压时产生中断请求。</td><td>参考输入电压＞VCMP2 引脚的输入电压或 VCMP2 引脚的输入电压＞参考输入电压时产生中断请求。</td></tr>
<tr><td rowspan="2">数字滤波器</td><td>有效 / 无效切换</td><td colspan="2">有</td></tr>
<tr><td>采样时钟</td><td colspan="2">（fOCO-S 的 n 分频）×2
n：1、2、4、8</td></tr>
<tr><td colspan="2">比较结果的输出</td><td>从 VCOUT1 引脚输出（可选择直接输出比较结果或反转输出）</td><td>从 VCOUT2 引脚输出（可选择直接输出比较结果或反转输出）</td></tr>
</table>

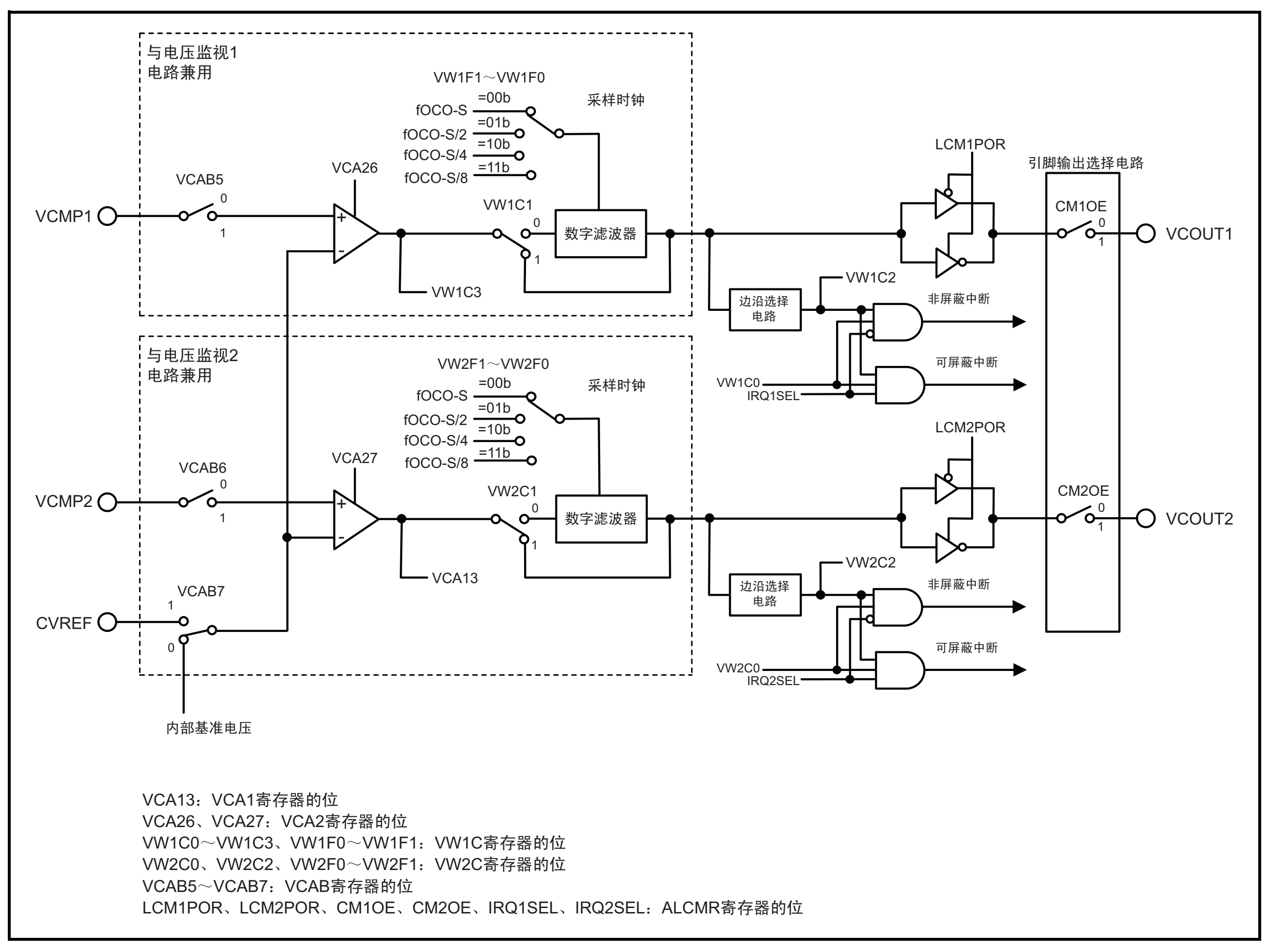


图 7.1 比较器框图

表 7.2 比较器引脚结构

引脚名称	输入 / 输出	功能
VCMP1	输入	比较器 1 用模拟引脚
VCOUT1	输出	比较器 1 用比较结果输出引脚
VCMP2	输入	比较器 2 用模拟引脚
VCOUT2	输出	比较器 2 用比较结果输出引脚
CVREF	输入	比较器用的参考电压引脚

7.2 寄存器说明

选择比较器 1、比较器 2 时的比较器相关寄存器如图 7.3 ～图 7.11 所示。

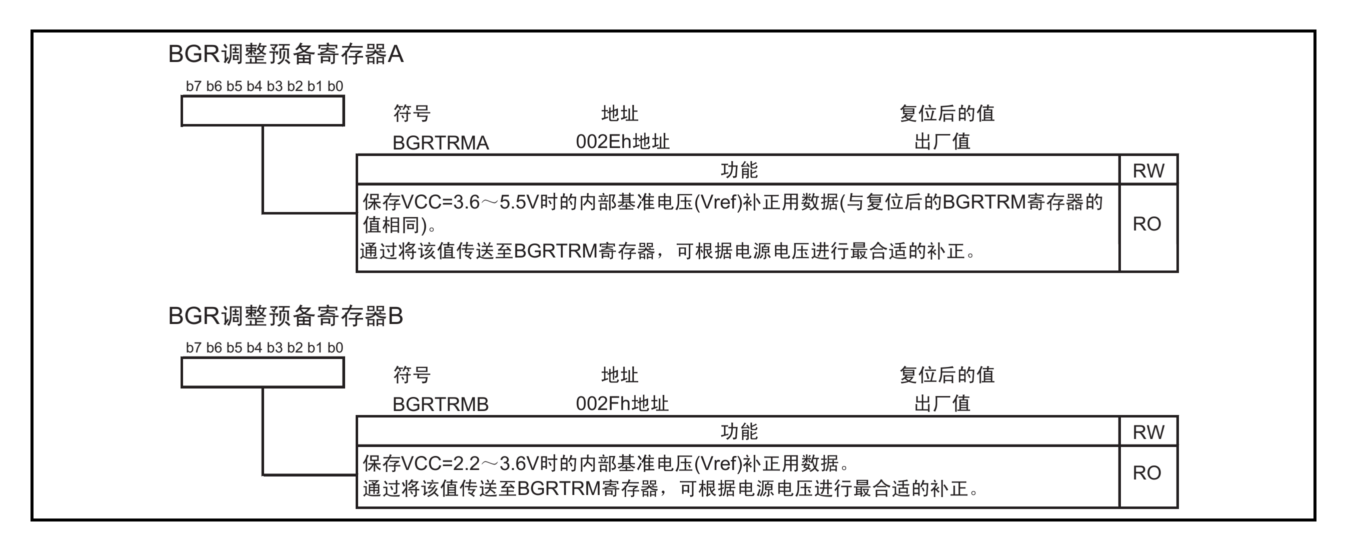


图 7.2 BGRTRMA、 BGRTRMB 寄存器

电压检测寄存器1

b7 b6 b5 b4 b3 b2 b1 b0: 0 0 0 0 _ 0 0 0

符号	地址	复位后的值(注2)
VCA1	0031h地址	00001000b

位符号	位名	功能	RW
(b2-b0)	保留位	置“0”	RW
VCA13	比较器2信号监视标志(注1)	0：VCMP2＜参考电压 1：VCMP2≥参考电压、或比较器2电路无效	RO
(b7-b4)	保留位	置“0”	RW

注1．VCA2寄存器的VCA27位为“1”(比较器2电路有效)时，VCA13位有效。
VCA2寄存器的VCA27位为“0”(比较器2电路无效)时，VCA13位变为“1”(VCMP2≥参考电压)。
注2．软件复位、看门狗定时器复位时，不发生变化。

电压检测寄存器2(注1)

b7 b6 b5 b4 b3 b2 b1 b0: _ _ _ 0 0 0 0 _

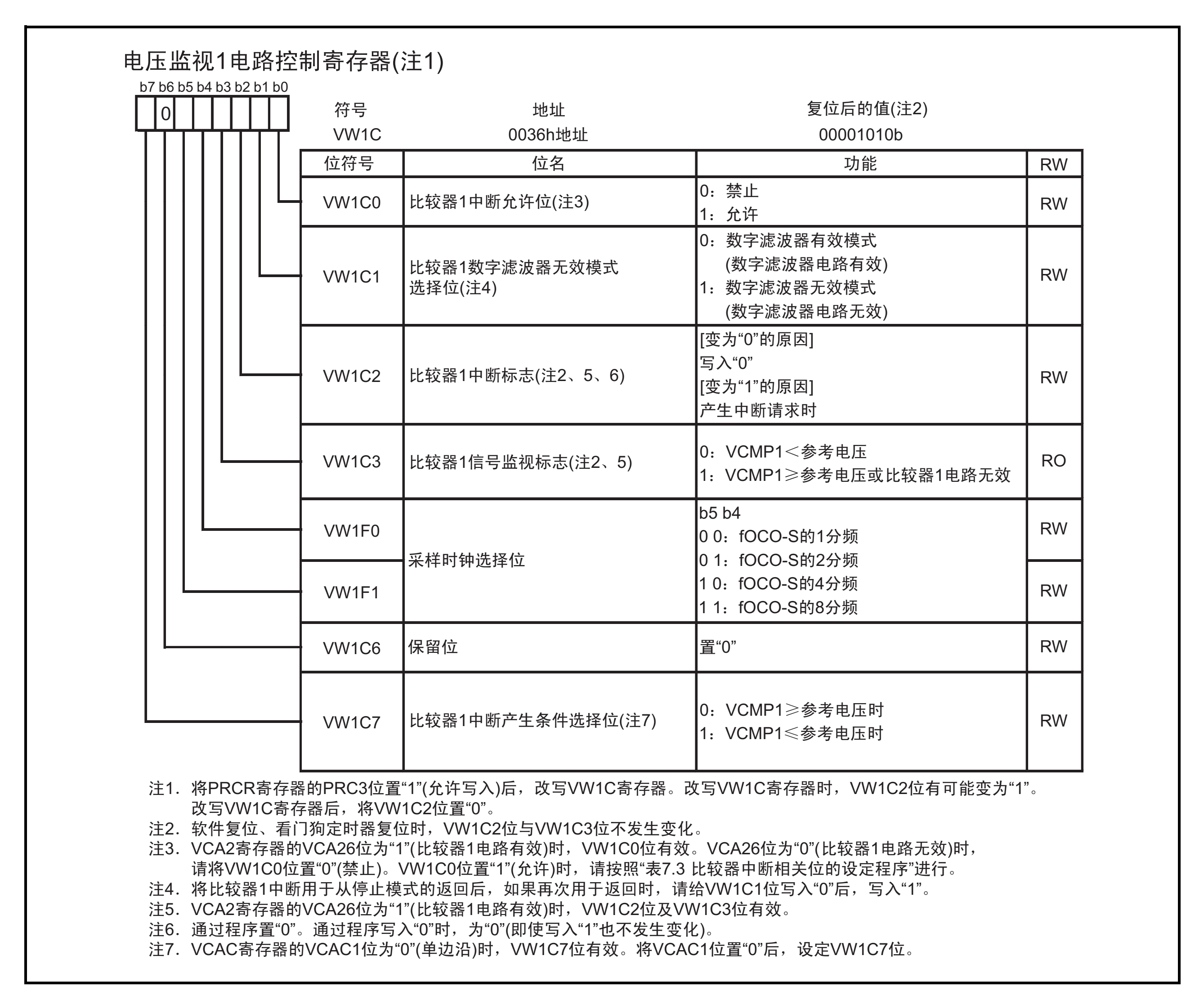
符号	地址
VCA2	0032h地址

复位后的值(注2)
OFS寄存器的LVD0ON位为“1”且硬件复位 ：00h
上电复位、电压监视0复位、或OFS寄存器的LVD0ON位为“0”且硬件复位：00100000b

位符号	位名	功能	RW
VCA20	内部电源低功耗允许位(注3)	0：低功耗禁止 1：低功耗允许(注7)	RW
(b4-b1)	保留位	置“0”	RW
VCA25	电压检测0允许位(注4)	0：电压检测0电路无效 1：电压检测0电路有效	RW
VCA26	比较器1允许位(注5)	0：比较器1电路无效 1：比较器1电路有效	RW
VCA27	比较器2允许位(注6)	0：比较器2电路无效 1：比较器2电路有效	RW

注1．将PRCR寄存器的PRC3位置“1”(允许写入)后，改写VCA2寄存器。
注2．软件复位、看门狗定时器复位时，不发生变化。
注3．仅在向等待模式转换时，使用VCA20位。VCA20位的设定请按照“图11.9 通过VCA20位进行的内部电源低消耗操作步骤。
注4．使用电压监视0复位时，将VCA25位置“1”。将VCA25位由“0”置“1”后，经过td(E-A)后检测电路运行。
注5．使用比较器1中断时，或使用VW1C寄存器的VW1C3位时，将VCA26位置“1”。将VCA26位由“0”置“1”后，经过td(E-A)后比较器1电路运行。
注6．使用比较器2中断时，或使用VCA1寄存器的VCA13位时，将VCA27位置“1”。将VCA27位由“0”置“1”后，经过td(E-A)后比较器2电路运行。
注7．VCA20位为“1”(允许低功耗)时，请勿将CM1寄存器的CM10位置“1”(停止模式)。

图 7.3 VCA1、 VCA2 寄存器



电压监视1电路控制寄存器(注1)

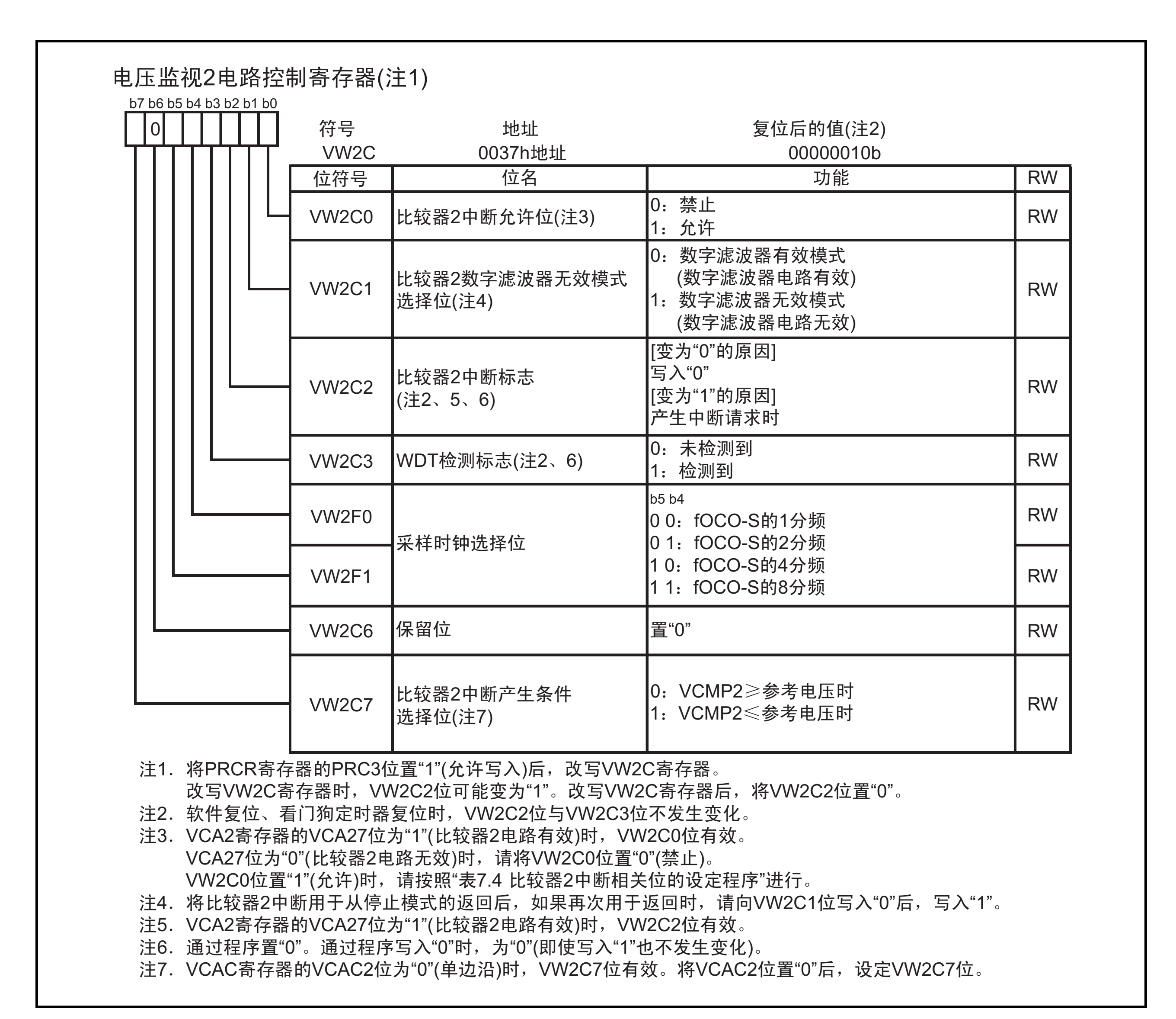
b7 b6 b5 b4 b3 b2 b1 b0（b6 = 0）

符号	地址	复位后的值(注2)
VW1C	0036h地址	00001010b

位符号	位名	功能	RW
VW1C0	比较器1中断允许位(注3)	0：禁止 1：允许	RW
VW1C1	比较器1数字滤波器无效模式选择位(注4)	0：数字滤波器有效模式（数字滤波器电路有效) 1：数字滤波器无效模式（数字滤波器电路无效)	RW
VW1C2	比较器1中断标志(注2、5、6)	[变为“0”的原因] 写入“0” [变为“1”的原因] 产生中断请求时	RW
VW1C3	比较器1信号监视标志(注2、5)	0：VCMP1＜参考电压 1：VCMP1≥参考电压或比较器1电路无效	RO
VW1F0	采样时钟选择位	b5 b4 0 0：fOCO-S的1分频 0 1：fOCO-S的2分频 1 0：fOCO-S的4分频 1 1：fOCO-S的8分频	RW
VW1F1			RW
VW1C6	保留位	置“0”	RW
VW1C7	比较器1中断产生条件选择位(注7)	0：VCMP1≥参考电压时 1：VCMP1≤参考电压时	RW

注1．将PRCR寄存器的PRC3位置“1”(允许写入)后，改写VW1C寄存器。改写VW1C寄存器时，VW1C2位有可能变为“1”。改写VW1C寄存器后，将VW1C2位置“0”。
注2．软件复位、看门狗定时器复位时，VW1C2位与VW1C3位不发生变化。
注3．VCA2寄存器的VCA26位为“1”(比较器1电路有效)时，VW1C0位有效。VCA26位为“0”(比较器1电路无效)时，请将VW1C0位置“0”(禁止)。VW1C0位置“1”(允许)时，请按照“表7.3 比较器中断相关位的设定程序”进行。
注4．将比较器1中断用于从停止模式的返回后，如果再次用于返回时，请给VW1C1位写入“0”后，写入“1”。
注5．VCA2寄存器的VCA26位为“1”(比较器1电路有效)时，VW1C2位及VW1C3位有效。
注6．通过程序置“0”。通过程序写入“0”时，为“0”(即使写入“1”也不发生变化)。
注7．VCAC寄存器的VCAC1位为“0”(单边沿)时，VW1C7位有效。将VCAC1位置“0”后，设定VW1C7位。

图 7.4 VW1C 寄存器



电压监视2电路控制寄存器(注1)

b7 b6 b5 b4 b3 b2 b1 b0

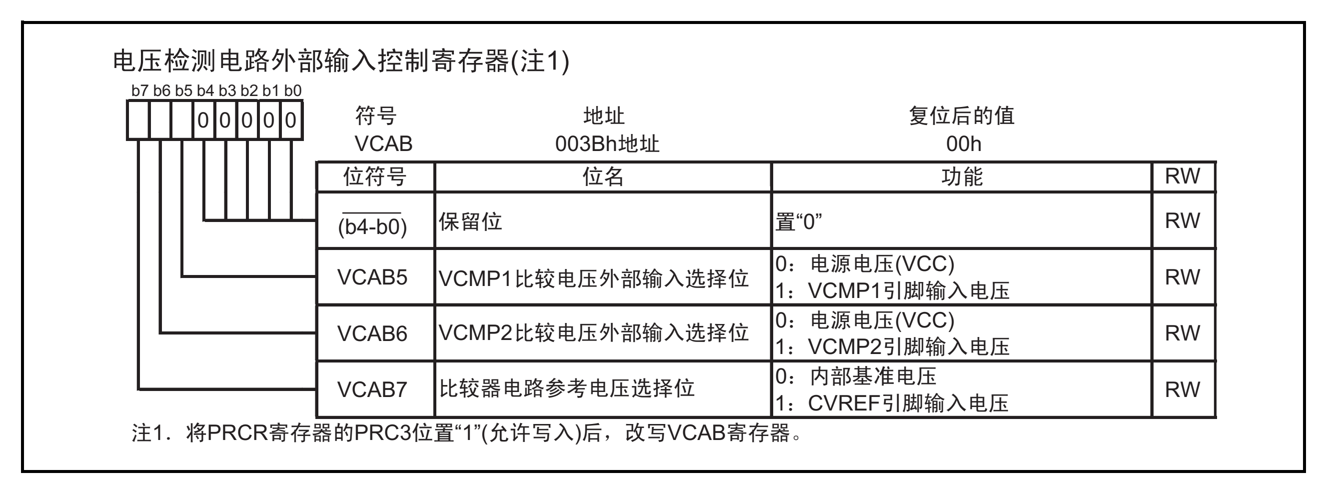
0

符号	地址	复位后的值(注2)
VW2C	0037h地址	00000010b

位符号	位名	功能	RW
VW2C0	比较器2中断允许位(注3)	0：禁止 1：允许	RW
VW2C1	比较器2数字滤波器无效模式选择位(注4)	0：数字滤波器有效模式 (数字滤波器电路有效) 1：数字滤波器无效模式 (数字滤波器电路无效)	RW
VW2C2	比较器2中断标志 (注2、5、6)	[变为“0”的原因] 写入“0” [变为“1”的原因] 产生中断请求时	RW
VW2C3	WDT检测标志(注2、6)	0：未检测到 1：检测到	RW
VW2F0	采样时钟选择位	b5 b4 0 0：fOCO-S的1分频 0 1：fOCO-S的2分频 1 0：fOCO-S的4分频 1 1：fOCO-S的8分频	RW
VW2F1			RW
VW2C6	保留位	置“0”	RW
VW2C7	比较器2中断产生条件选择位(注7)	0：VCMP2≥参考电压时 1：VCMP2≤参考电压时	RW

注1．将PRCR寄存器的PRC3位置“1”(允许写入)后，改写VW2C寄存器。
改写VW2C寄存器时，VW2C2位可能变为“1”。改写VW2C寄存器后，将VW2C2位置“0”。
注2．软件复位、看门狗定时器复位时，VW2C2位与VW2C3位不发生变化。
注3．VCA2寄存器的VCA27位为“1”(比较器2电路有效)时，VW2C0位有效。
VCA27位为“0”(比较器2电路无效)时，请将VW2C0位置“0”(禁止)。
VW2C0位置“1”(允许)时，请按照“表7.4 比较器2中断相关位的设定程序”进行。
注4．将比较器2中断用于从停止模式的返回后，如果再次用于返回时，请向VW2C1位写入“0”后，写入“1”。
注5．VCA2寄存器的VCA27位为“1”(比较器2电路有效)时，VW2C2位有效。
注6．通过程序置“0”。通过程序写入“0”时，为“0”(即使写入“1”也不发生变化)。
注7．VCAC寄存器的VCAC2位为“0”(单边沿)时，VW2C7位有效。将VCAC2位置“0”后，设定VW2C7位。

图 7.5 VW2C 寄存器



电压检测电路外部输入控制寄存器(注1)

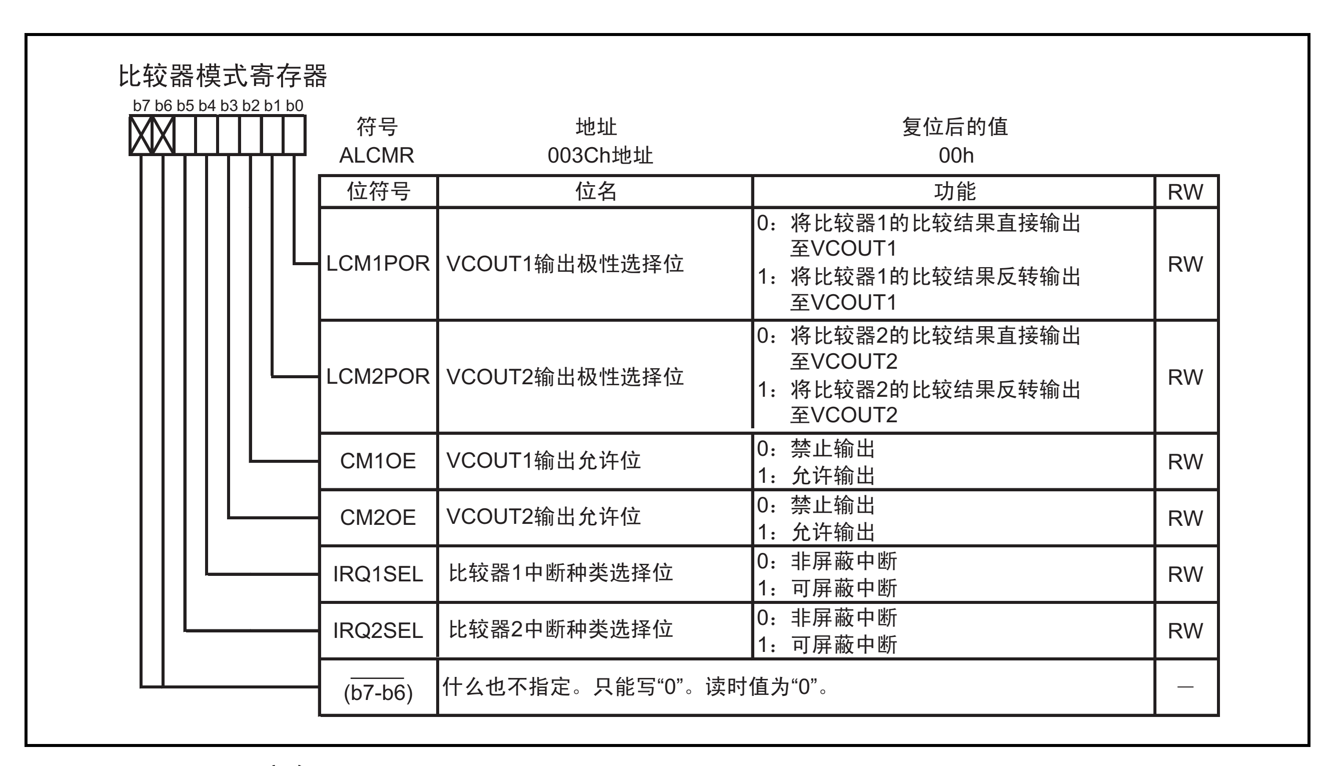
b7 b6 b5 b4 b3 b2 b1 b0: (b4-b0) = 0 0 0 0 0

符号	地址	复位后的值
VCAB	003Bh地址	00h

位符号	位名	功能	RW
(b4-b0)	保留位	置“0”	RW
VCAB5	VCMP1比较电压外部输入选择位	0：电源电压(VCC) 1：VCMP1引脚输入电压	RW
VCAB6	VCMP2比较电压外部输入选择位	0：电源电压(VCC) 1：VCMP2引脚输入电压	RW
VCAB7	比较器电路参考电压选择位	0：内部基准电压 1：CVREF引脚输入电压	RW

注1．将PRCR寄存器的PRC3位置“1”(允许写入)后，改写VCAB寄存器。

图 7.6 VCAB 寄存器



比较器模式寄存器

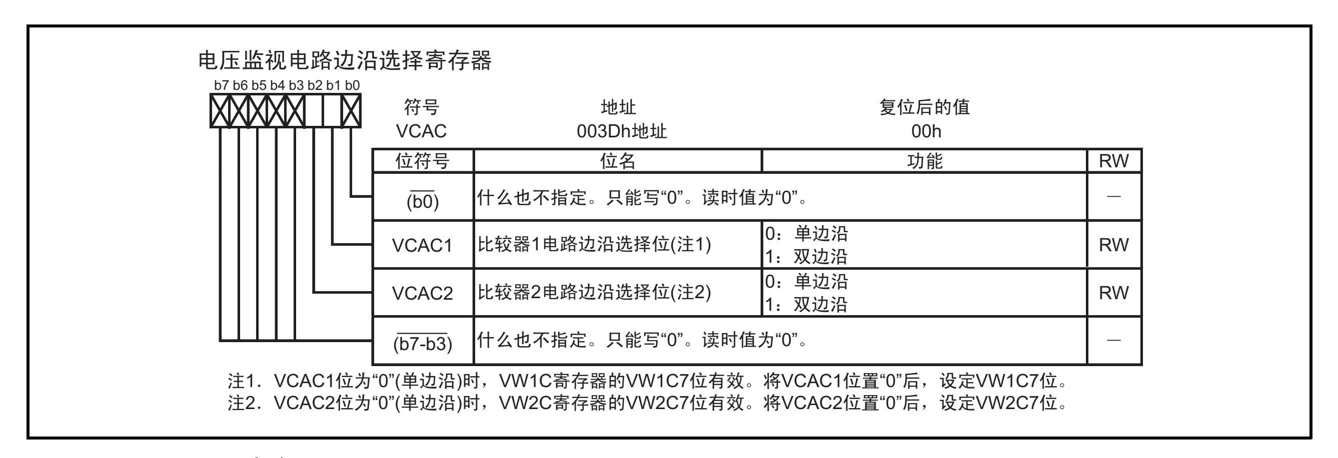
b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
ALCMR	003Ch地址	00h

位符号	位名	功能	RW
LCM1POR	VCOUT1输出极性选择位	0：将比较器1的比较结果直接输出至VCOUT1 1：将比较器1的比较结果反转输出至VCOUT1	RW
LCM2POR	VCOUT2输出极性选择位	0：将比较器2的比较结果直接输出至VCOUT2 1：将比较器2的比较结果反转输出至VCOUT2	RW
CM1OE	VCOUT1输出允许位	0：禁止输出 1：允许输出	RW
CM2OE	VCOUT2输出允许位	0：禁止输出 1：允许输出	RW
IRQ1SEL	比较器1中断种类选择位	0：非屏蔽中断 1：可屏蔽中断	RW
IRQ2SEL	比较器2中断种类选择位	0：非屏蔽中断 1：可屏蔽中断	RW
(b7-b6)	什么也不指定。只能写“0”。读时值为“0”。		—

图 7.7 ALCMR 寄存器

RENESAS

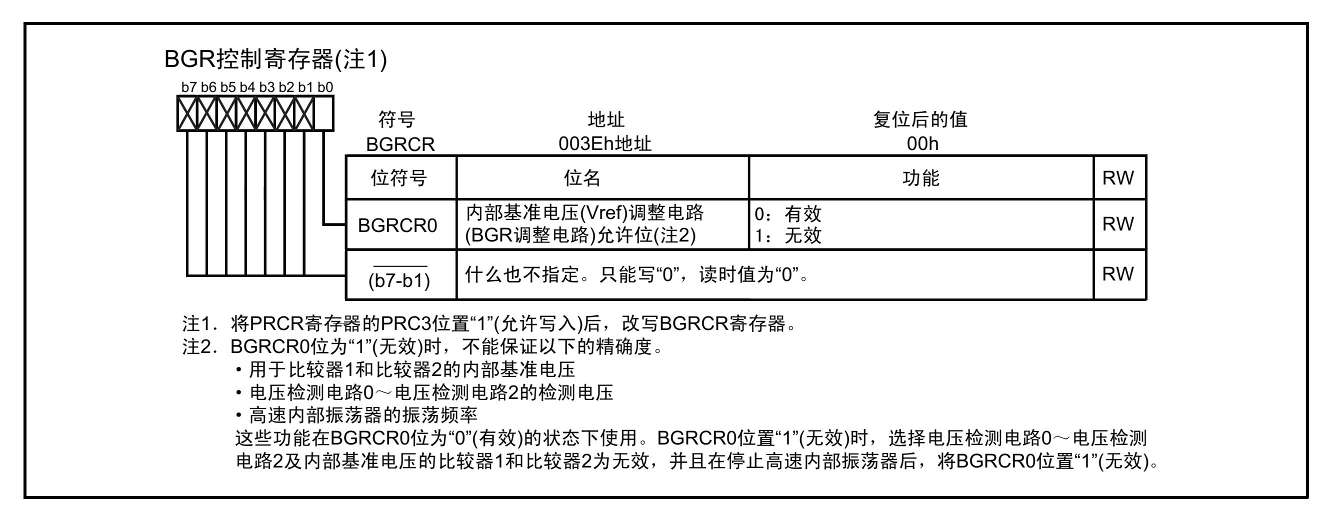

电压监视电路边沿选择寄存器

符号	地址	复位后的值
VCAC	003Dh地址	00h

位符号	位名	功能	RW
— (b0)	什么也不指定。只能写“0”。读时值为“0”。		—
VCAC1	比较器1电路边沿选择位(注1)	0：单边沿 1：双边沿	RW
VCAC2	比较器2电路边沿选择位(注2)	0：单边沿 1：双边沿	RW
— (b7-b3)	什么也不指定。只能写“0”。读时值为“0”。		—

注1．VCAC1位为“0”(单边沿)时，VW1C寄存器的VW1C7位有效。将VCAC1位置“0”后，设定VW1C7位。
注2．VCAC2位为“0”(单边沿)时，VW2C寄存器的VW2C7位有效。将VCAC2位置“0”后，设定VW2C7位。

图 7.8 VCAC 寄存器


BGR控制寄存器(注1)

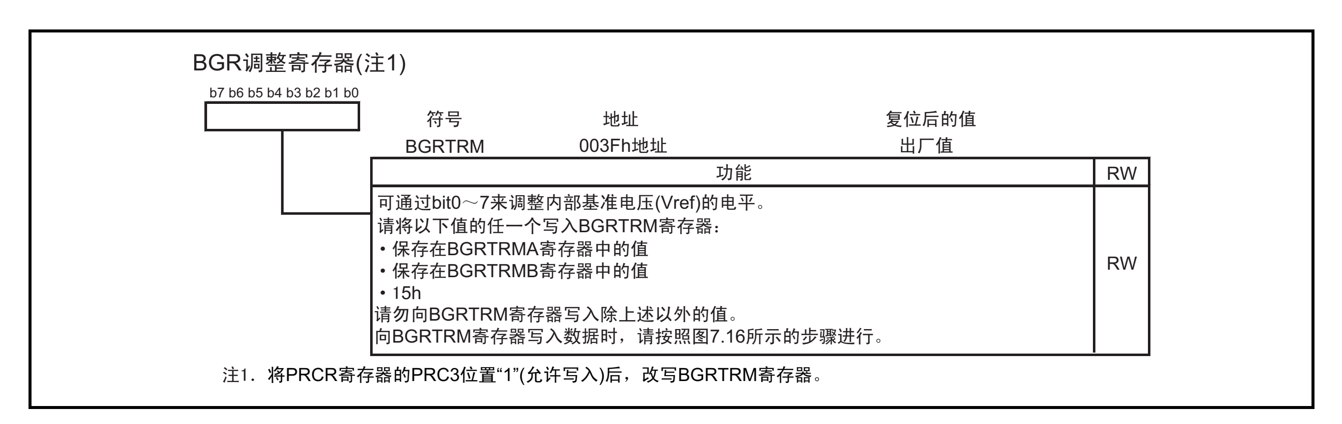
符号	地址	复位后的值
BGRCR	003Eh地址	00h

位符号	位名	功能	RW
BGRCR0	内部基准电压(Vref)调整电路(BGR调整电路)允许位(注2)	0：有效 1：无效	RW
— (b7-b1)	什么也不指定。只能写“0”，读时值为“0”。		RW

注1．将PRCR寄存器的PRC3位置“1”(允许写入)后，改写BGRCR寄存器。
注2．BGRCR0位为“1”(无效)时，不能保证以下的精确度。
- 用于比较器1和比较器2的内部基准电压
- 电压检测电路0～电压检测电路2的检测电压
- 高速内部振荡器的振荡频率

这些功能在BGRCR0位为“0”(有效)的状态下使用。BGRCR0位置“1”(无效)时，选择电压检测电路0～电压检测电路2及内部基准电压的比较器1和比较器2为无效，并且在停止高速内部振荡器后，将BGRCR0位置“1”(无效)。

图 7.9 BGRCR 寄存器


BGR调整寄存器(注1)

符号	地址	复位后的值
BGRTRM	003Fh地址	出厂值

功能	RW
可通过bit0～7来调整内部基准电压(Vref)的电平。 请将以下值的任一个写入BGRTRM寄存器： • 保存在BGRTRMA寄存器中的值 • 保存在BGRTRMB寄存器中的值 • 15h 请勿向BGRTRM寄存器写入除上述以外的值。 向BGRTRM寄存器写入数据时，请按照图7.16所示的步骤进行。	RW

注1．将PRCR寄存器的PRC3位置“1”(允许写入)后，改写BGRTRM寄存器。

图 7.10 BGRTRM 寄存器

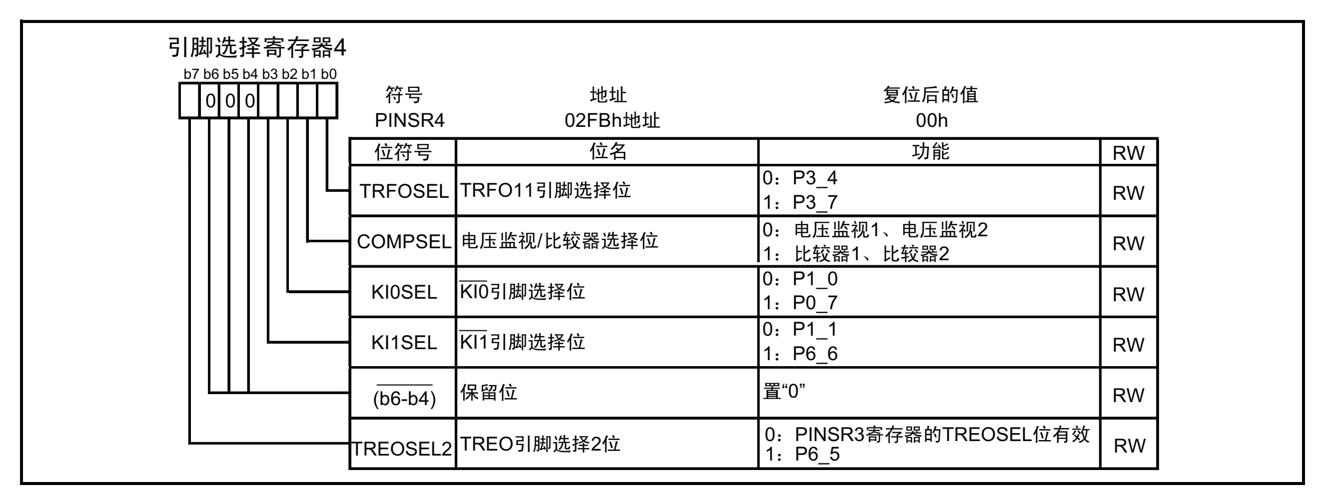


图 7.11　　PINSR4 寄存器

7.3　　比较结果的监视

7.3.1　　比较器 1 的监视

进行以下设定后，经过 td(E-A)（参考"22. 电特性"）后，可通过 VW1C 寄存器的 VW1C3 位监视比较器 1 的比较结果。

1. 将PINSR4寄存器的COMPSEL位置 "1"（比较器1、比较器2）。
2. 将VCAB寄存器的VCAB5位置 "1"（VCMP1引脚输入电压）。
3. 将VCA2寄存器的VCA26位置 "1"（比较器1电路有效）。

7.3.2　　比较器 2 的监视

进行以下设定后，经过 td(E-A)（参考"22. 电特性"）后，可通过 VCA1 寄存器的 VCA13 位监视比较器 2 的比较结果。

1. 将PINSR4寄存器的COMPSEL位置 "1"（比较器1、比较器2）。
2. 将VCAB寄存器的VCAB6位置 "1"（VCMP2引脚输入电压）。
3. 将VCA2寄存器的VCA27位置 "1"（比较器2电路有效）。

7.4 运行说明

比较器 1 与比较器 2 可独立运行。

可通过软件读取参考输入电压与模拟输入电压的比较结果。还可从 VCOUTi(i=1 ～ 2) 引脚输出。可选择内部基准电压或 CVREF 引脚的输入电压作为参考输入电压。另外，可使用比较器 1 中断与比较器 2 中断，并可分别选择非屏蔽中断或可屏蔽中断。

7.4.1 比较器 1

比较器 1 中断相关位的设定步骤如表 7.3 所示；比较器 1 运行例 （数字滤波器有效时）如图 7.12 所示；比较器 1 运行例 （数字滤波器无效时）如图 7.13 所示。

表 7.3 比较器 1 中断相关位的设定步骤

步骤	使用数字滤波器时	不使用数字滤波器时
1	将 PINSR4 寄存器的 COMPSEL 位置 “1”（比较器 1、比较器 2）	
2	将 VCAB 寄存器的 VCAB5 位置 “1”（VCMP1 引脚输入电压）	
3	将 VCA2 寄存器的 VCA26 位置 “1”（比较器 1 电路有效）	
4	等待 td(E-A)	
5	通过 ALCMR 寄存器的 IRQ1SEL 位，选择中断种类。	
6	通过 VW1C 寄存器的 VW1F0 ～ VW1F1 位，选择数字滤波器的采样时钟。	将 VW1C 寄存器的 VW1C1 位置 “1”（数字滤波器无效）。
7（注 1）	将 VW1C 寄存器的 VW1C1 位置“0”（数字滤波器有效）。	—
8	通过 VCAC 寄存器的 VCAC1 位与 VW1C 寄存器的 VW1C7 位，选择中断请求时序。	
9	将 VW1C 寄存器的 VW1C2 位置“0”。	
10	将 CM1 寄存器的 CM14 位置“0”（低速内部振荡器振荡）。	—
11	等待数字滤波器的采样时钟 ×2 周期	—（无等待时间）
12	将 VW1C 寄存器的 VW1C0 位置 “1”（比较器 1 中断允许）。	

注 1. VW1C0 位为 “0”时，可同时 （通过 1 条指令）执行第 6、 7 步。

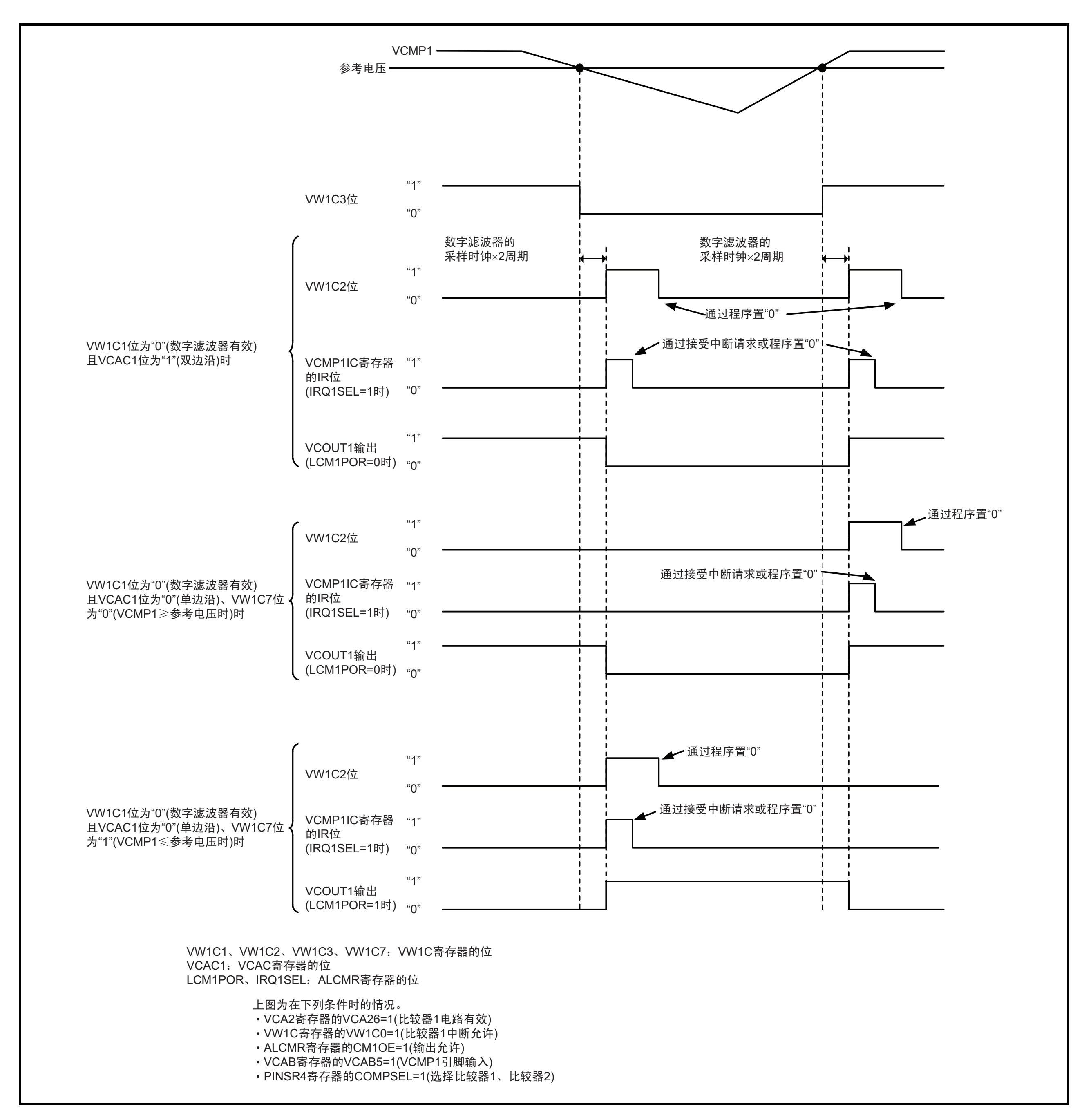


图 7.12　　比较器 1 运行例 （数字滤波器有效时）

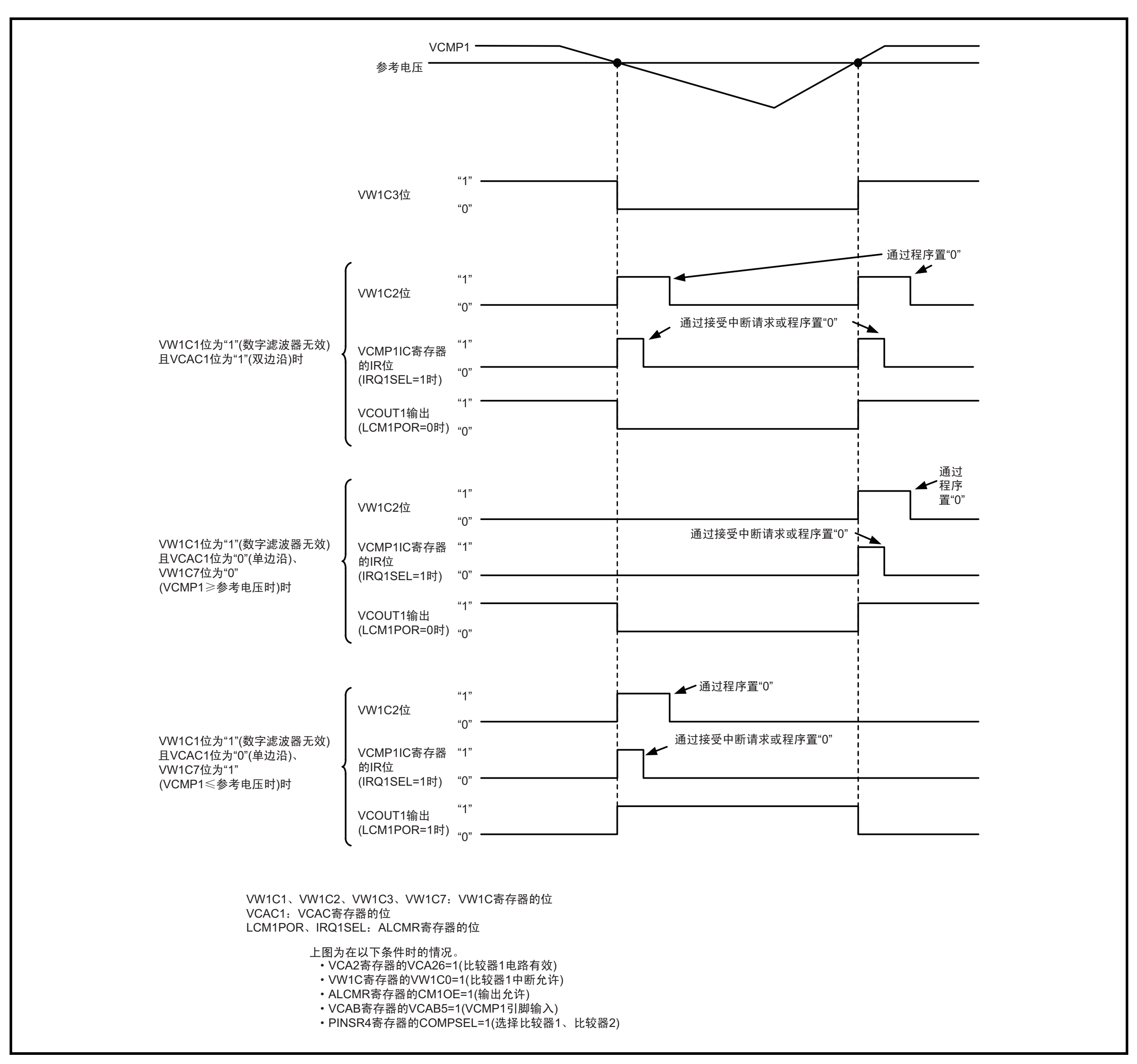


图 7.13 比较器 1 运行例 （数字滤波器无效时）

7.4.2 比较器 2

比较器 2 中断相关位的设定步骤如表 7.4 所示；比较器 2 运行例 （数字滤波器有效时）如图 7.14 所示；比较器 2 运行例 （数字滤波器无效时）如图 7.15 所示。

表 7.4 比较器 2 中断相关位的设定步骤

步骤	使用数字滤波器时	不使用数字滤波器时
1	将 PINSR4 寄存器的 COMPSEL 位置 “1”（比较器 1、比较器 2）	
2	将 VCAB 寄存器的 VCAB6 位置 “1”（VCMP2 引脚输入电压）	
3	将 VCA2 寄存器的 VCA27 位置 “1”（比较器 2 电路有效）	
4	等待 td(E-A)	
5	通过 ALCMR 寄存器的 IRQ2SEL 位，选择中断种类。	
6	通过 VW2C 寄存器的 VW2F0 ～ VW2F1 位，选择数字滤波器的采样时钟。	将 VW2C 寄存器的 VW2C1 位置 “1”（数字滤波器无效）。
7（注 1）	将 VW2C 寄存器的 VW2C1 位置 “0”（数字滤波器有效）。	—
8	通过 VCAC 寄存器的 VCAC2 位与 VW2C 寄存器的 VW2C7 位，选择中断请求时序。	
9	将 VW2C 寄存器的 VW2C2 位置 “0”。	
10	将 CM1 寄存器的 CM14 位置 “0”（低速内部振荡器振荡）。	—
11	等待数字滤波器的采样时钟 ×2 周期	—（无等待时间）
12	将 VW2C 寄存器的 VW2C0 位置 “1”（比较器 2 中断允许）。	

注 1. VW2C0 位为 “0”时，可同时 （通过 1 条指令）执行第 6、 7 步。

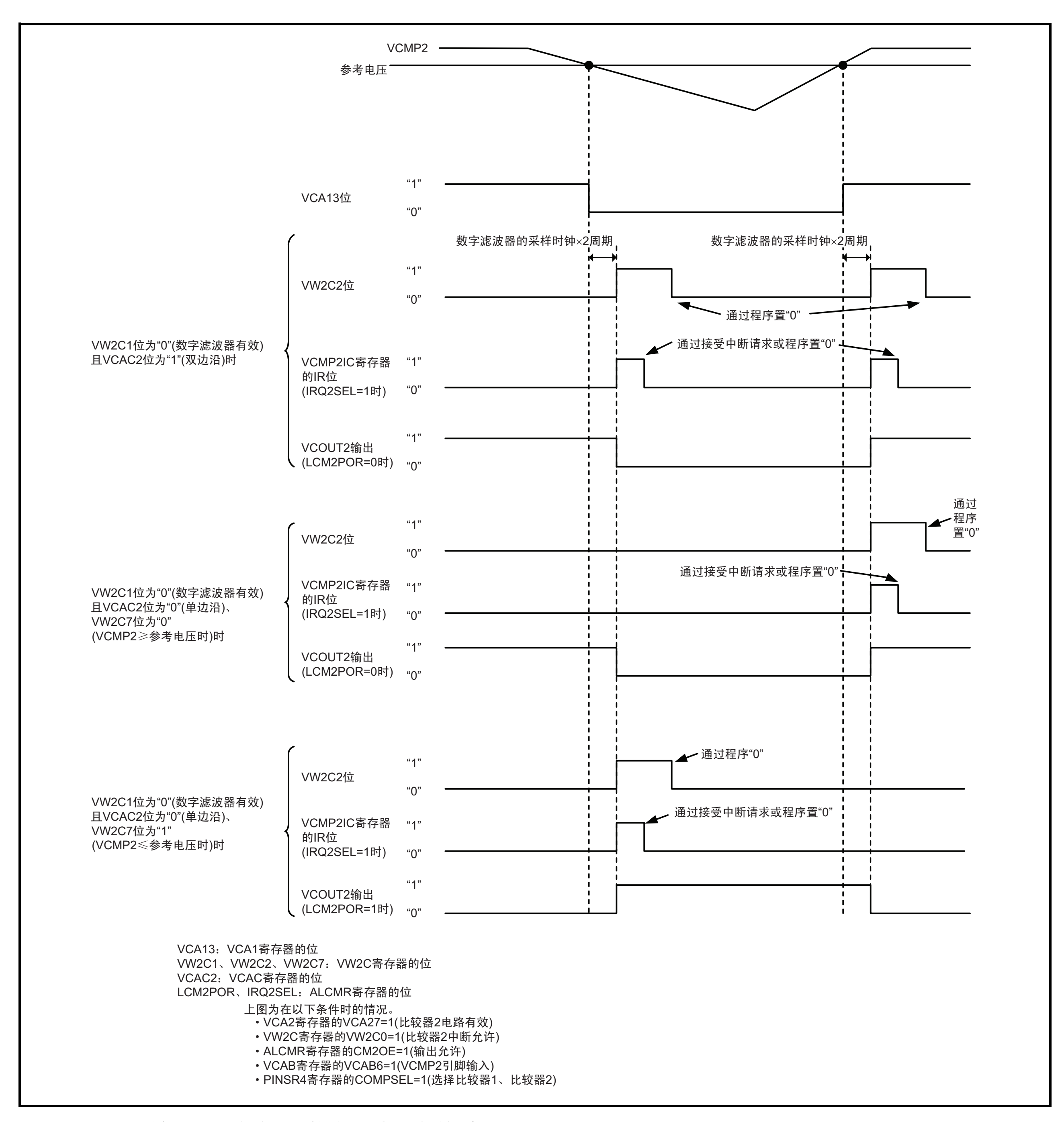


图 7.14 比较器 2 运行例 （数字滤波器有效时）

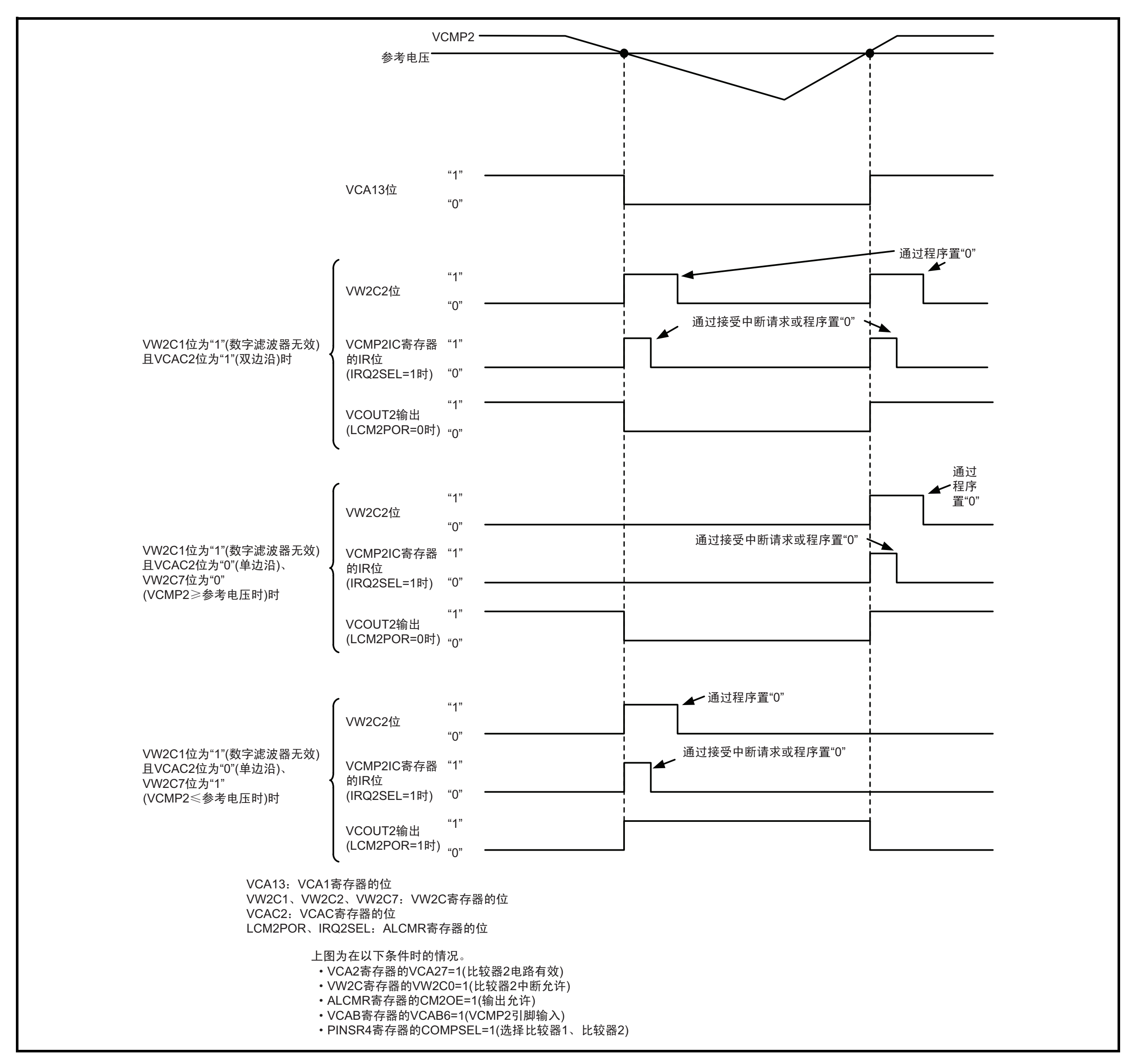


图 7.15 比较器 2 运行例 （数字滤波器无效时）

7.5 比较器 1、比较器 2 中断

产生比较器 1 及比较器 2 的 2 个中断请求。作为不同的中断种类，可选择非屏蔽中断或可屏蔽中断。

关于中断，请参考 “13. 中断”。

7.5.1 非屏蔽中断

将 ALCMR 寄存器的 IRQiSEL(i=1 ～ 2) 位置 “0”时，比较器 i 中断为非屏蔽中断。选择中断请求的时序产生时， VWiC 寄存器的 VWiC2 位为 “1”。此时，产生比较器 i 的非屏蔽中断请求。

7.5.2 可屏蔽中断

将 ALCMR 寄存器的 IRQiSEL(i=1 ～ 2) 位置 “1”时，比较器 i 中断为可屏蔽中断。

比较器 i 中断具有 VCMPiIC 寄存器 （IR 位、 ILVL0 ～ ILVL2 位）及各自的 1 个向量。选择的中断请求时序产生时， VWiC 寄存器的 VWiC2 位为 “1”。此时， VCMPiIC 寄存器的 IR 位为 “1”（有中断请求）。

VCMPiIC 寄存器请参考 “13.1.6 中断控制”；中断向量请参考 “13.1.5.2 可变向量表”。

7.6 内部基准电压 (Vref) 的调整

内部基准电压 (Vref) 的电平，可用 BGRTRM 寄存器的值进行调整。本单片机在出厂时，在 BGRTRMA 寄存器及 BGRTRMB 寄存器中，预先保存了 Vref 的补正值。复位后的 BGRTRM 寄存器的值为 BGRTRMA 寄存器的值。

根据电源电压的范围分开使用补正值时，将 BGRTRMA 寄存器、 BGRTRMB 寄存器的各补正值向 BGRTRM 寄存器传送后再使用。内部基准电压 (Vref) 的调整步骤如图 7.16 所示。

当 BGRCR 寄存器的 BGRCR0 位置 “1”（无效）时，内部基准电压 (Vref) 调整电路 （BGR 调整电路）为无效， BGRTRM 寄存器的值也为无效。

BGR 调整电路为无效时，不能保证内部基准电压 (Vref) 的精确度。因此，将选择电压检测电路 0 ～电压检测电路 2 及内部基准电压的比较器 1 和比较器 2 设为无效。另外，因为高速内部振荡器的振荡频率精确度也不被保证，所以必要时也可停止高速内部振荡器。

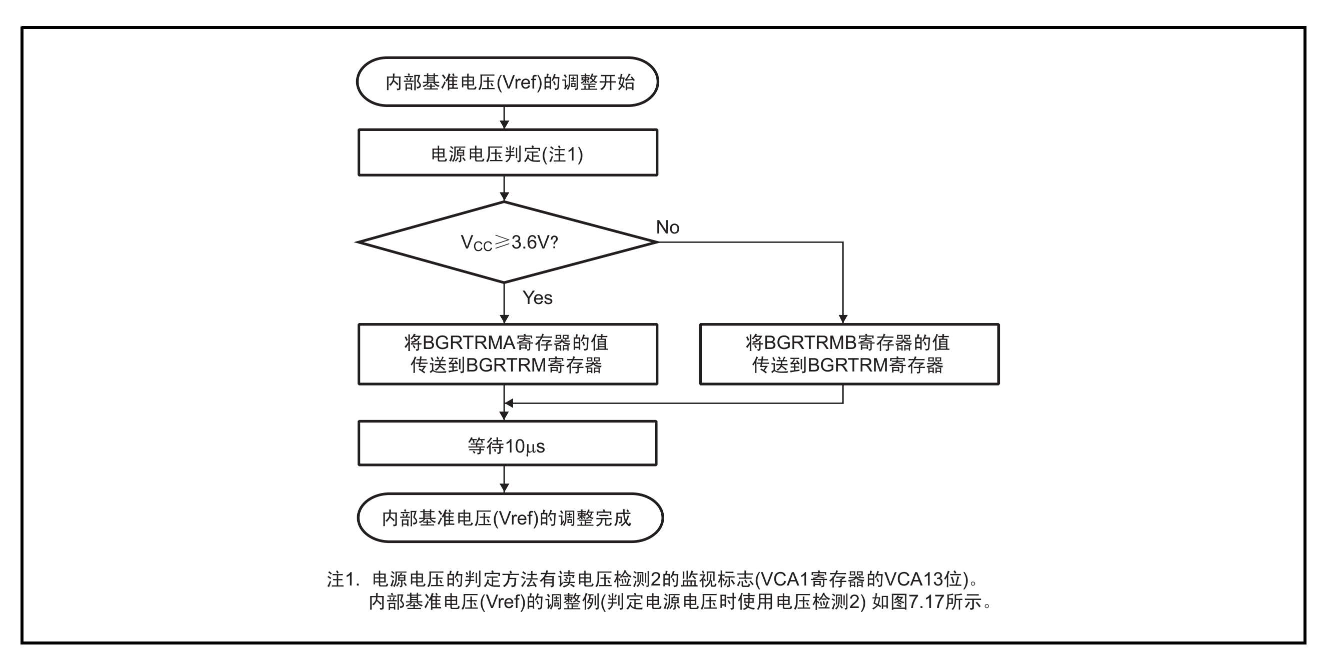


图 7.16 内部基准电压 (Vref) 的调整步骤

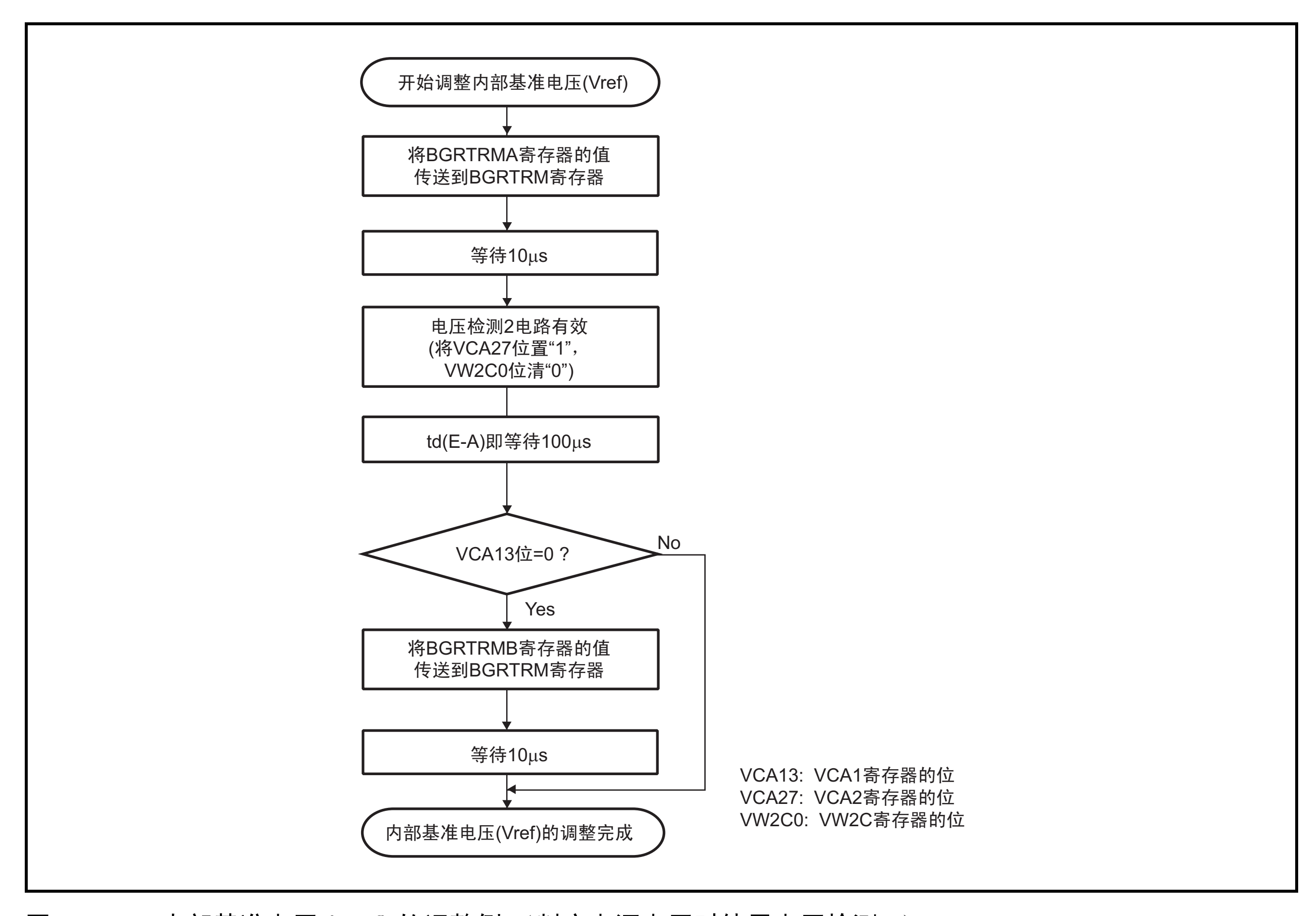


图 7.17 内部基准电压 (Vref) 的调整例 （判定电源电压时使用电压检测 2）

8. I/O 端口

I/O 端口有 P0_4 ～ P0_7、P1、P3、P4_3、P4_5、P6_0、P6_3 ～ P6_6 共 27 个端口。未使用 XCIN 时钟振荡电路时，可将 P4_3 作为 I/O 端口、 P4_4 作为输出端口使用。

I/O 端口的概要如表 8.1 所示。

表 8.1 I/O 端口的概要

端口名称	输入 / 输出	输出方式	输入 / 输出设定	内部上拉电阻
P0_4 ～ P0_7、 P1、 P3	输入 / 输出	CMOS 三态	以 1 位为单位设定	以 4 位为单位设定 （注 1）
P4_3	输入 / 输出	CMOS 三态	以 1 位为单位设定	以 1 位为单位设定 （注 2）
P4_4	输出	CMOS 三态	以 1 位为单位设定 （注 3）	无
P4_5	输入 / 输出	CMOS 三态	以 1 位为单位设定	以 1 位为单位设定 （注 2）
P6_0、 P6_3	输入 / 输出	CMOS 三态	以 1 位为单位设定	以 2 位为单位设定 （注 2）
P6_4、 P6_6	输入 / 输出	CMOS 三态	以 1 位为单位设定	以 3 位为单位设定 （注 2）

注 1. 输入模式时，可通过 PUR0 寄存器选择是否连接内部上拉电阻。
注 2. 输入模式时，可通过 PUR1 寄存器选择是否连接内部上拉电阻。
注 3. 不要将端口 P4_4 作为输入端口 （输入模式）使用。

8.1 I/O 端口功能

通过 PDi(i=0、1、3、4、6) 寄存器的 PDi_ j(j=0 ～ 7) 来控制端口 P0_4 ～ P0_7、P1、P3、P4_3 ～ P4_5、P6_0、 P6_3 ～ P6_6 的输入 / 输出。 Pi 寄存器由保持输出数据的端口锁存器与读取引脚状态的电路所构成。

I/O 端口的结构如图 8.1 ～图 8.3 所示； I/O 端口功能如表 8.2 所示；相关寄存器如图 8.5 ～图 8.9 所示。

表 8.2 I/O 端口功能

存取 Pi 寄存器时的运行	PDi 寄存器 PDi_ j 位的值 （注 1）	
	“0”（输入模式）时	“1”（输入模式）时
读取	读取引脚的输入电平	读取端口锁存器
写入	写入端口锁存器	写入端口锁存器。写入端口锁存器的值，从引脚输出。

i=0、 1、 3、 4、 6、 j=0 ～ 7
注 1. PD0_0 ～ PD0_3、 PD4_0 ～ PD4_2、 PD4_6、 PD4_7、 PD6_1、 PD6_2、 PD6_7 位未进行任何配置。

8.2 对外围功能的影响

I/O 端口有时作为外围功能的输入 / 输出使用。请参考 （“表 1.3 引脚编号及引脚名称一览表”）。

作为外围功能的输入 / 输出使用时， PDi_ j 位的设定 （i=0、 1、 3、 4、 6、 j=0 ～ 7）如表 8.3 所示。

外围功能的设定方法，请参考各功能说明。

表 8.3 作为外围功能的输入 / 输出使用 PDi_ j 位的设定 （i=0、 1、 3、 4、 6、 j=0 ～ 7）

周边功能的输入 / 输出	兼作引脚使用的端口 PDi_ j 位的设定 （注 1）
输入	请置 “0”（输入模式）
输出	可为 “0” 或 “1”（与端口设定无关，成为输出）

注 1. PD0_0 ～ PD0_3、 PD4_0 ～ PD4_2、 PD4_6、 PD4_7、 PD6_1、 PD6_2、 PD6_7 位未进行任何配置。

8.3 I/O 端口以外的引脚

引脚的构成如图 8.4 所示。

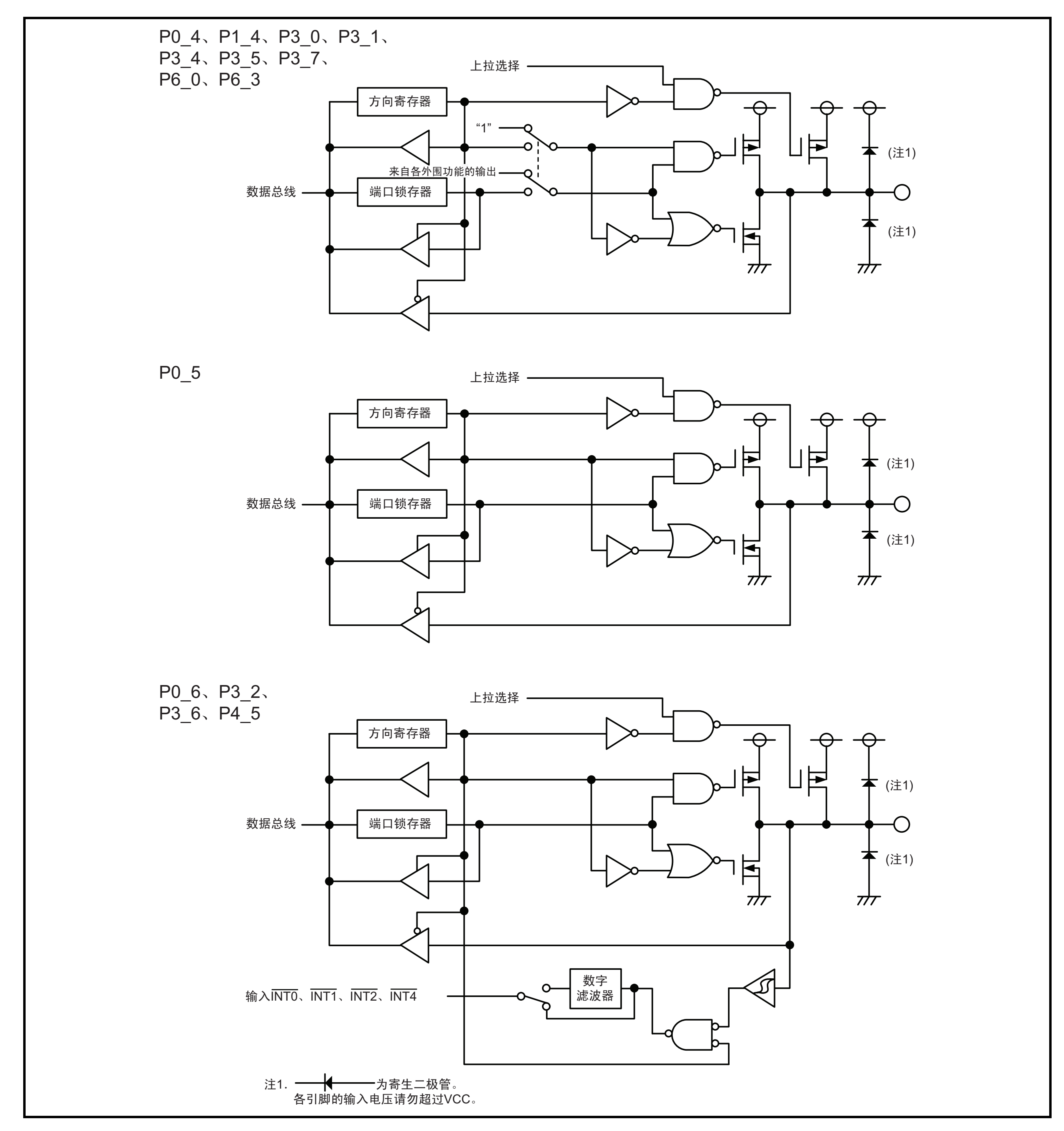


图 8.1 I/O 端口的结构 （1）

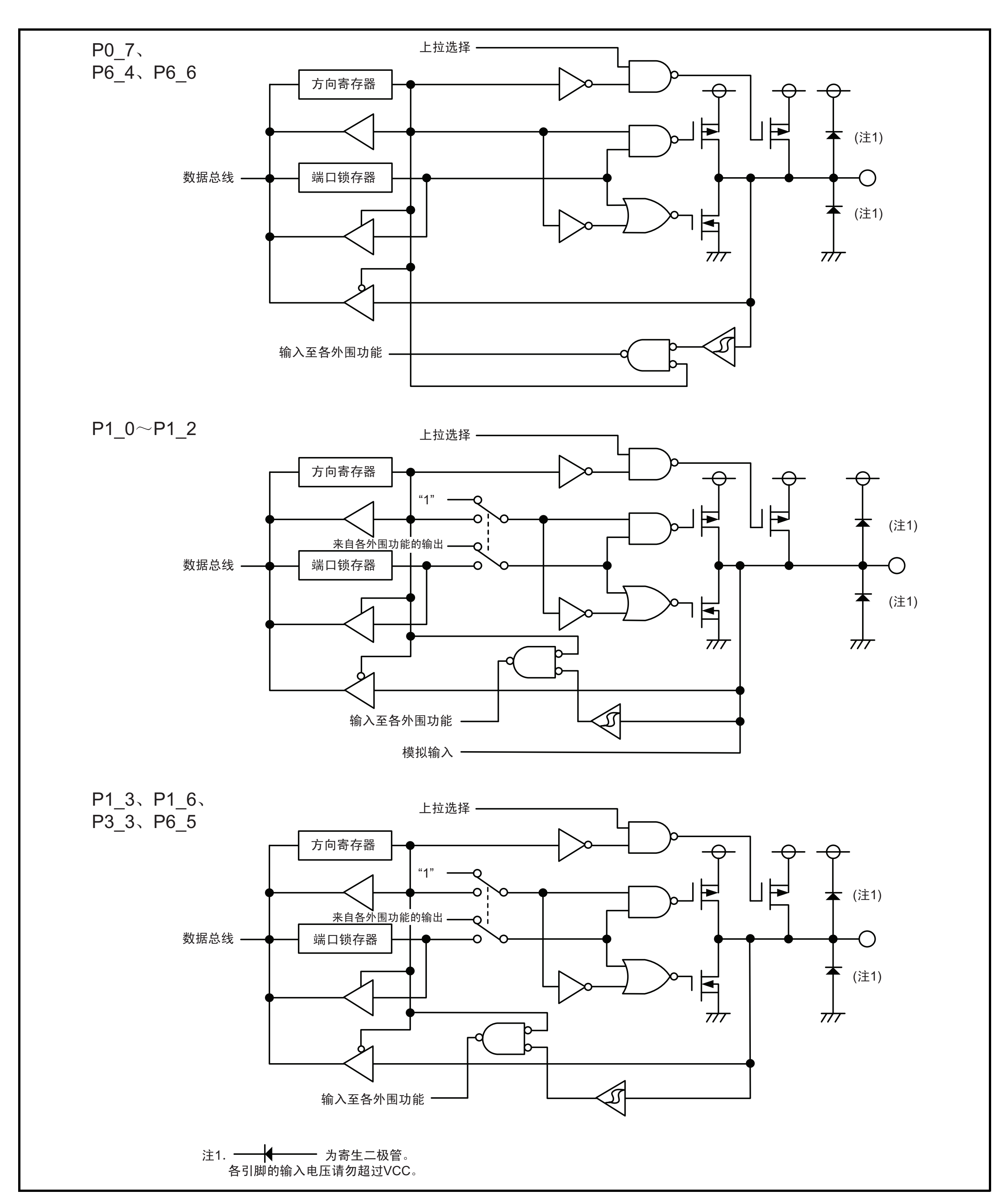


图 8.2 I/O 端口的结构 （2）

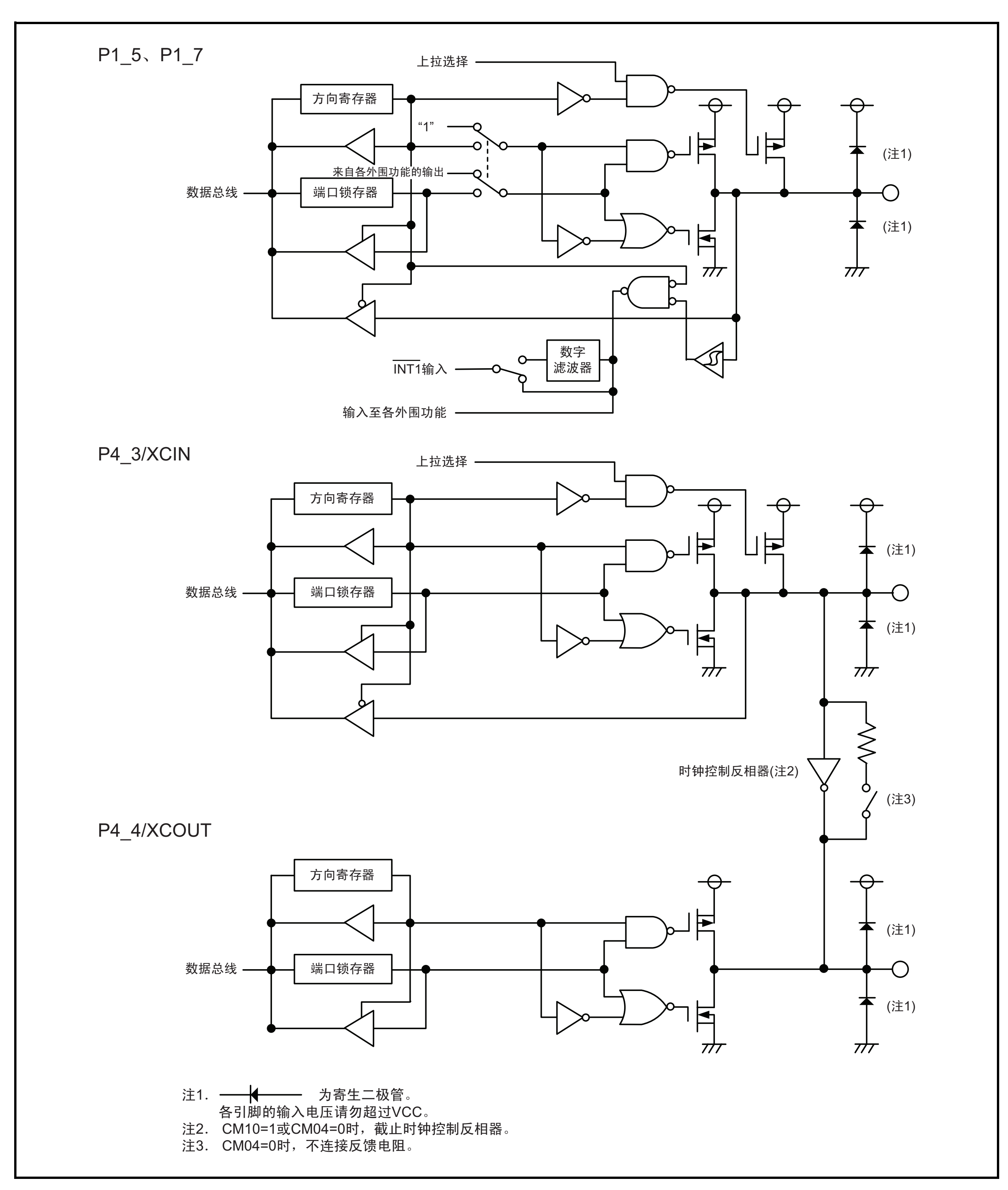


图 8.3 I/O 端口的结构 （3）

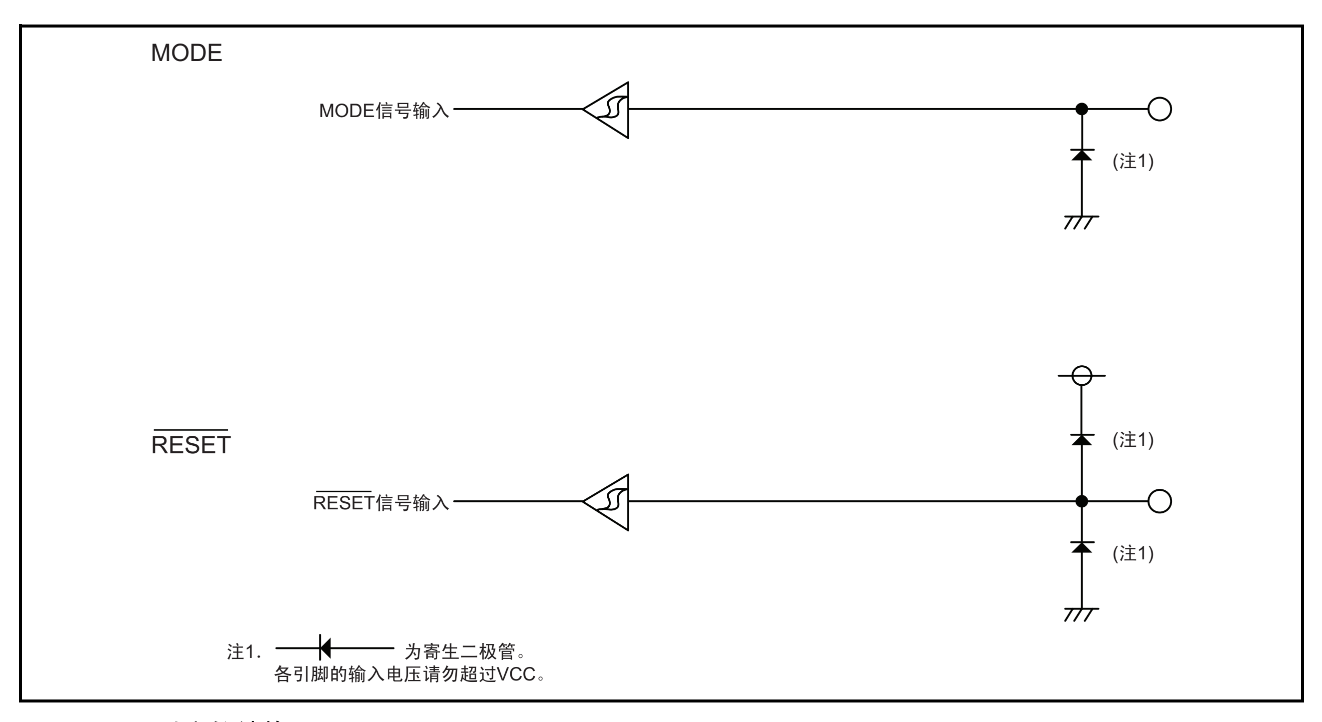
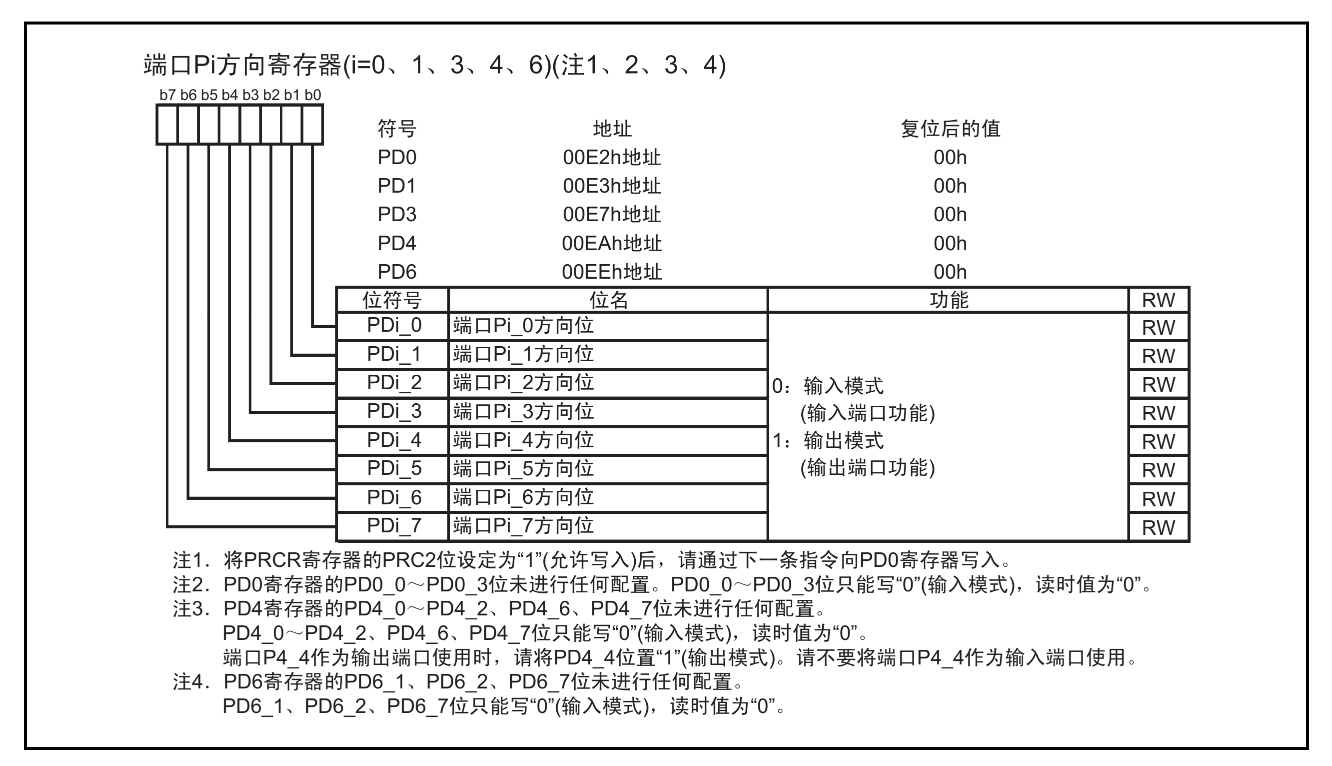


图 8.4 引脚的结构



符号	地址	复位后的值
PD0	00E2h地址	00h
PD1	00E3h地址	00h
PD3	00E7h地址	00h
PD4	00EAh地址	00h
PD6	00EEh地址	00h

位符号	位名	功能	RW
PDi_0	端口Pi_0方向位	0：输入模式 (输入端口功能) 1：输出模式 (输出端口功能)	RW
PDi_1	端口Pi_1方向位		RW
PDi_2	端口Pi_2方向位		RW
PDi_3	端口Pi_3方向位		RW
PDi_4	端口Pi_4方向位		RW
PDi_5	端口Pi_5方向位		RW
PDi_6	端口Pi_6方向位		RW
PDi_7	端口Pi_7方向位		RW

注1．将PRCR寄存器的PRC2位设定为“1”(允许写入)后，请通过下一条指令向PD0寄存器写入。
注2．PD0寄存器的PD0_0～PD0_3位未进行任何配置。PD0_0～PD0_3位只能写“0”(输入模式)，读时值为“0”。
注3．PD4寄存器的PD4_0～PD4_2、PD4_6、PD4_7位未进行任何配置。
PD4_0～PD4_2、PD4_6、PD4_7位只能写“0”(输入模式)，读时值为“0”。
端口P4_4作为输出端口使用时，请将PD4_4位置“1”(输出模式)。请不要将端口P4_4作为输入端口使用。
注4．PD6寄存器的PD6_1、PD6_2、PD6_7位未进行任何配置。
PD6_1、PD6_2、PD6_7位只能写“0”(输入模式)，读时值为“0”。

图 8.5 PDi 寄存器

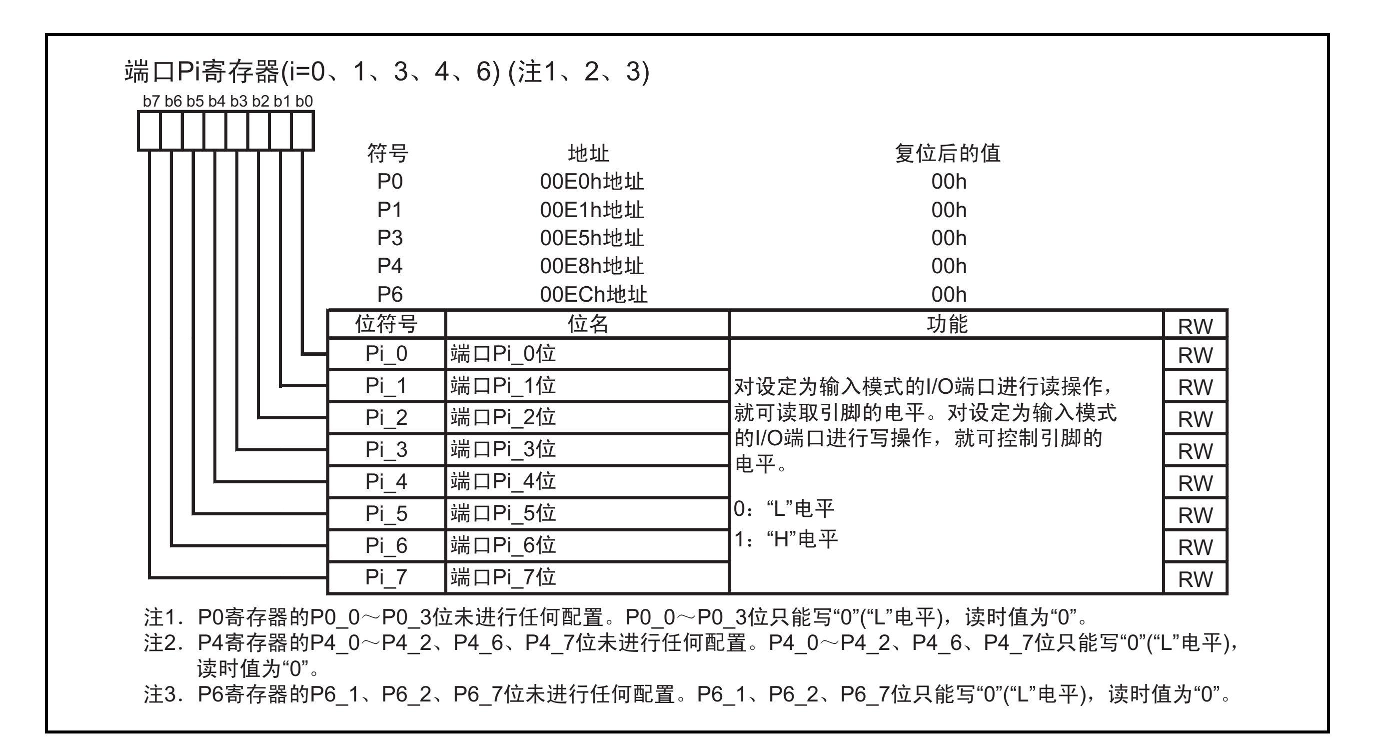
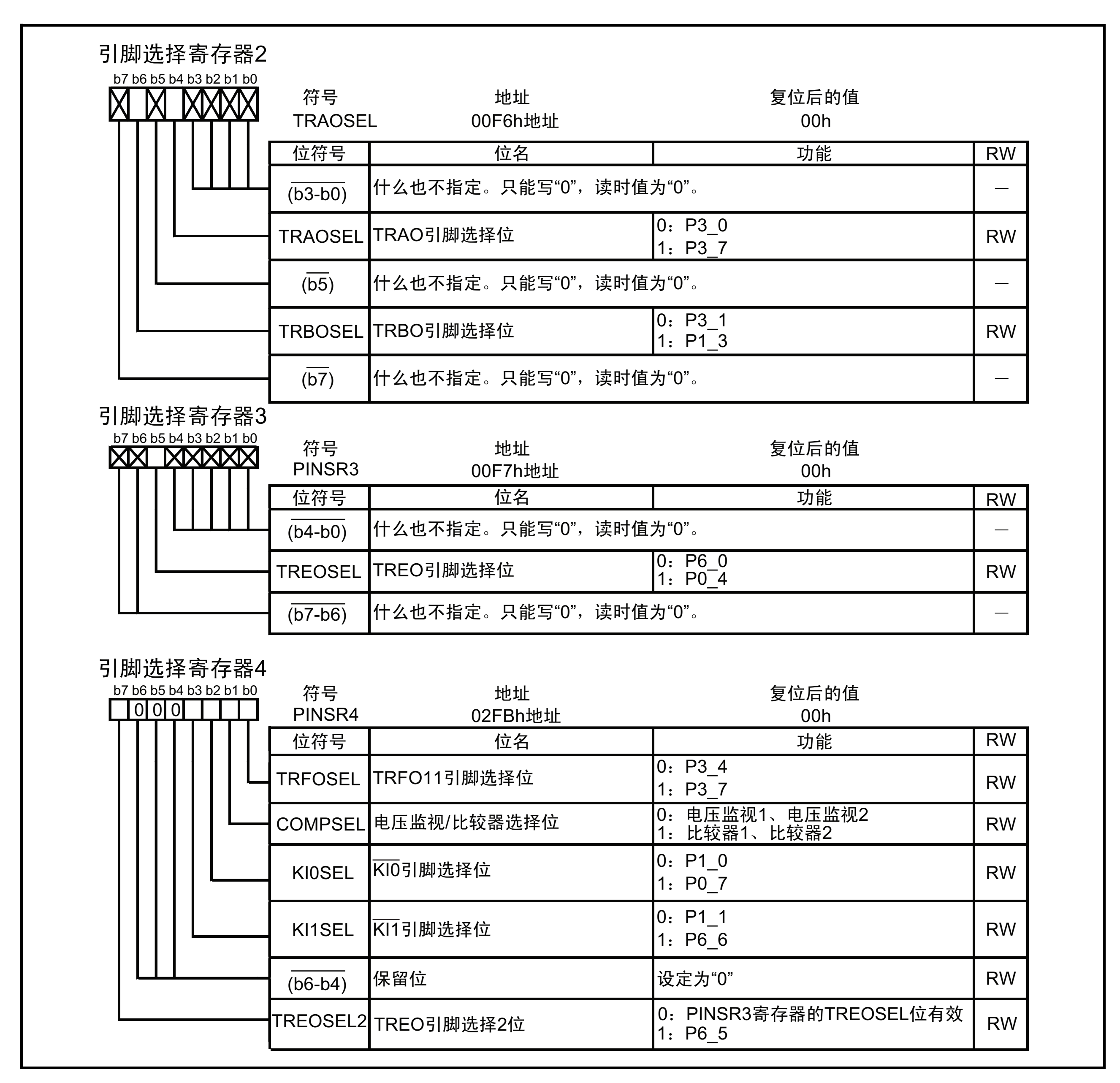

端口Pi寄存器(i=0、1、3、4、6) (注1、2、3)
b7 b6 b5 b4 b3 b2 b1 b0
符号 地址 复位后的值
P0 00E0h地址 00h
P1 00E1h地址 00h
P3 00E5h地址 00h
P4 00E8h地址 00h
P6 00ECh地址 00h
位符号 位名 功能 RW
Pi_0 端口Pi_0位 RW
Pi_1 端口Pi_1位 RW
Pi_2 端口Pi_2位 RW
Pi_3 端口Pi_3位 RW
Pi_4 端口Pi_4位 RW
Pi_5 端口Pi_5位 RW
Pi_6 端口Pi_6位 RW
Pi_7 端口Pi_7位 RW
对设定为输入模式的I/O端口进行读操作，就可读取引脚的电平。对设定为输入模式的I/O端口进行写操作，就可控制引脚的电平。
0：“L”电平
1：“H”电平
注1．P0寄存器的P0_0～P0_3位未进行任何配置。P0_0～P0_3位只能写“0”(“L”电平)，读时值为“0”。
注2．P4寄存器的P4_0～P4_2、P4_6、P4_7位未进行任何配置。P4_0～P4_2、P4_6、P4_7位只能写“0”(“L”电平)，读时值为“0”。
注3．P6寄存器的P6_1、P6_2、P6_7位未进行任何配置。P6_1、P6_2、P6_7位只能写“0”(“L”电平)，读时值为“0”。

图 8.6 Pi 寄存器



引脚选择寄存器2

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRAOSEL	00F6h地址	00h

位符号	位名	功能	RW
(b3-b0)	什么也不指定。只能写"0"，读时值为"0"。		—
TRAOSEL	TRAO引脚选择位	0：P3_0 1：P3_7	RW
(b5)	什么也不指定。只能写"0"，读时值为"0"。		—
TRBOSEL	TRBO引脚选择位	0：P3_1 1：P1_3	RW
(b7)	什么也不指定。只能写"0"，读时值为"0"。		—

引脚选择寄存器3

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
PINSR3	00F7h地址	00h

位符号	位名	功能	RW
(b4-b0)	什么也不指定。只能写"0"，读时值为"0"。		—
TREOSEL	TREO引脚选择位	0：P6_0 1：P0_4	RW
(b7-b6)	什么也不指定。只能写"0"，读时值为"0"。		—

引脚选择寄存器4

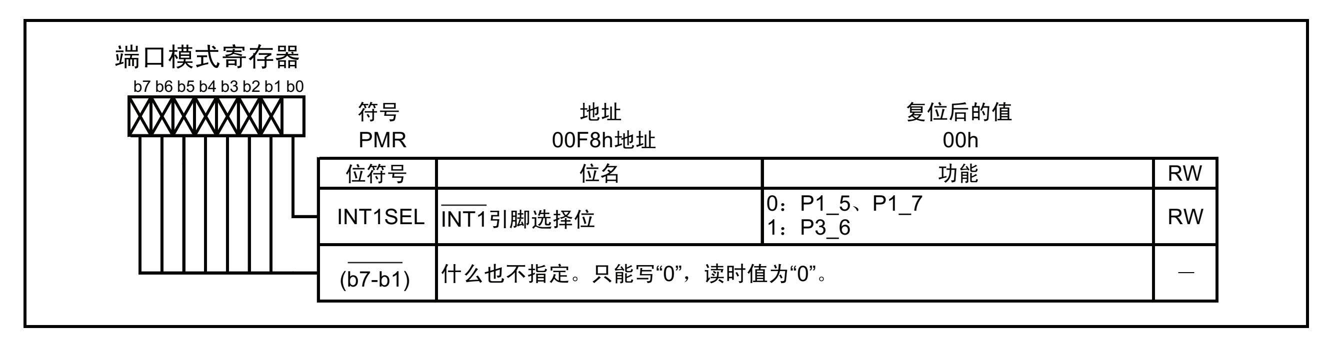
b7 b6 b5 b4 b3 b2 b1 b0

0 0 0

符号	地址	复位后的值
PINSR4	02FBh地址	00h

位符号	位名	功能	RW
TRFOSEL	TRFO11引脚选择位	0：P3_4 1：P3_7	RW
COMPSEL	电压监视/比较器选择位	0：电压监视1、电压监视2 1：比较器1、比较器2	RW
KI0SEL	KI0引脚选择位	0：P1_0 1：P0_7	RW
KI1SEL	KI1引脚选择位	0：P1_1 1：P6_6	RW
(b6-b4)	保留位	设定为"0"	RW
TREOSEL2	TREO引脚选择2位	0：PINSR3寄存器的TREOSEL位有效 1：P6_5	RW

图 8.7 PINSR2、 PINSR3、 PINSR4 寄存器



端口模式寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
PMR	00F8h地址	00h

位符号	位名	功能	RW
INT1SEL	INT1引脚选择位	0：P1_5、P1_7 1：P3_6	RW
(b7-b1)	什么也不指定。只能写“0”，读时值为“0”。		—

图 8.8 PMR 寄存器

上拉控制寄存器0

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
PUR0	00FCh地址	00h

位符号	位名	功能	RW
(b0)	什么也不指定。只能写“0”，读时值为“0”。		—
PU01	P0_4～P0_7的上拉(注1)	0：无上拉 1：有上拉	RW
PU02	P1_0～P1_3的上拉(注1)		RW
PU03	P1_4～P1_7的上拉(注1)		RW
(b5-b4)	什么也不指定。只能写“0”，读时值为“0”。		—
PU06	P3_0～P3_3的上拉(注1)	0：无上拉 1：有上拉	RW
PU07	P3_4～P3_7的上拉(注1)		RW

注1．该位为“1”(有上拉)且方向位为“0”(输入模式)时，引脚上拉。

上拉控制寄存器1

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
PUR1	00FDh地址	00h

位符号	位名	功能	RW
PU10	P4_3的上拉(注1)	0：无上拉 1：有上拉	RW
PU11	P4_5的上拉(注1)		RW
(b3-b2)	什么也不指定。只能写“0”，读时值为“0”。		—
PU14	P6_0、P6_3的上拉(注1)	0：无上拉 1：有上拉	RW
PU15	P6_4～P6_6的上拉(注1)		RW
(b7-b6)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．该位为“1”(有上拉)且方向位为“0”(输入模式)时，引脚上拉。

图 8.9 PUR0、PUR1 寄存器

8.4　　端口的设定

端口的设定如表 8.4 ～表 8.33 所示。

表 8.4　　端口 P0_4/(TREO)

寄存器	PD0	PINSR4	PINSR3	TRECR1	功能
位	PD0_4	TREOSEL2	TREOSEL	TOENA	
设定值	0	011b 以外			输入端口 （注 1）
	1	011b 以外			输出端口
	X	0	1	1	TREO 输出

X：“0” 或 “1”。

注 1.　将 PUR0 寄存器的 PU01 位置 “1” 时，为有上拉。

表 8.5　　端口 P0_5

寄存器	PD0	功能
位	PD0_5	
设定值	0	输入端口 （注 1）
	1	输出端口

注 1.　将 PUR0 寄存器的 PU01 位置 “1” 时，为有上拉。

表 8.6　　端口 P0_ 6/$\overline{INT4}$

寄存器	PD0	INTEN2	功能
位	PD0_6	INT4EN	
设定值	0	0	输入端口 （注 1）
	1	0	输出端口
	0	1	$\overline{INT4}$ 输入 （注 1）

注 1.　将 PUR0 寄存器的 PU01 位置 “1” 时，为有上拉。

表 8.7　　端口 P0_ 7/($\overline{KI0}$)

寄存器	PD0	PINSR4	KIEN	功能
位	PD0_7	KI0SEL	KI0EN	
设定值	0	X	0	输入端口 （注 1）
	1	X	0	输出端口
	0	1	1	$\overline{KI0}$ 输入 （注 1）

X：“0” 或 “1”。

注 1.　将 PUR0 寄存器的 PU01 位置 “1” 时，为有上拉。

表 8.8 端口 P1_0/$\overline{\text{KI0}}$/TRFO00/VCMP1

寄存器	PD1	TRFOUT	PINSR4	KIEN	VCAB	功能
位	PD1_0	TRFOUT0	KI0SEL	KI0EN	VCAB5	
设定值	0	0	X	0	0	输入端口 （注 1）
	1	0	X	0	0	输出端口
	X	1	X	0	0	TRFO00 输出
	0	0	0	1	0	$\overline{\text{KI0}}$ 输入 （注 1）
	0	0	X	0	1	VCMP1 输入 （注 1）

X：“0” 或 “1”。

注 1. 将 PUR0 寄存器的 PU02 位置 “1” 时，为有上拉。

表 8.9 端口 P1_1/$\overline{\text{KI1}}$/TRFO01/VCMP2

寄存器	PD1	TRFOUT	PINSR4	KIEN	VCAB	功能
位	PD1_1	TRFOUT1	KI1SEL	KI1EN	VCAB6	
设定值	0	0	X	0	0	输入端口 （注 1）
	1	0	X	0	0	输出端口
	X	1	X	0	0	TRFO01 输出
	0	0	0	1	0	$\overline{\text{KI1}}$ 输入 （注 1）
	0	0	X	0	1	VCMP2 输入 （注 1）

X：“0” 或 “1”。

注 1. 将 PUR0 寄存器的 PU02 位置 “1” 时，为有上拉。

表 8.10 端口 P1_2/$\overline{\text{KI2}}$/TRFO02/CVREF

寄存器	PD1	TRFOUT	KIEN	VCAB	功能
位	PD1_2	TRFOUT2	KI2EN	VCAB7	
设定值	0	0	0	0	输入端口 （注 1）
	1	0	0	0	输出端口
	X	1	0	0	TRFO02 输出
	0	0	1	0	$\overline{\text{KI2}}$ 输入 （注 1）
	0	0	0	1	CVREF 输入 （注 1）

X：“0” 或 “1”。

注 1. 将 PUR0 寄存器的 PU02 位置 “1” 时，为有上拉。

表 8.11 端口 P1_3/$\overline{\text{KI3}}$/VCOUT1/(TRBO)

寄存器	PD1	定时器 RB 设定	KIEN	ACMR	功能
位	PD1_3	—	KI3EN	CM1OE	
设定值	0	TRBO 使用条件以外	0	0	输入端口（注 1）
	1	TRBO 使用条件以外	0	0	输出端口
	0	TRBO 使用条件以外	1	0	$\overline{\text{KI3}}$ 输入（注 1）
	X	参考“表 8.12 TRBO 引脚设定”	0	0	TRBO 输出
	X	TRBO 使用条件以外	0	1	VCOUT1 输出

X：“0”或“1”。

注 1. 将 PUR0 寄存器的 PU02 位置“1”时，为有上拉。

表 8.12 TRBO 引脚设定

寄存器	PINSR2	TRBIOC	TRBMR		功能
位	TRBOSEL	TOCNT（注 1）	TMOD1	TMOD0	
设定值	1	0	0	1	可编程波形产生模式
	1	0	1	0	可编程单触发产生模式
	1	0	1	1	可编程等待单触发产生模式
	1	1	0	1	P1_3 输出端口
	上述以外				TRBO 使用条件以外

注 1. 除可编程波形产生模式以外，请将 TRBIOC 寄存器的 TOCNT 位置“0”。

表 8.13 端口 P1_4/TXD0

寄存器	PD1	U0MR			功能
位	PD1_4	SMD2	SMD1	SMD0	
设定值	0	0	0	0	输入端口（注 1）
	1	0	0	0	输出端口
	X	0	0	1	TXD0 输出（注 2）
		1		0	
				1	
			1	0	

X：“0”或“1”。

注 1. 将 PUR0 寄存器的 PU03 位置“1”时，为有上拉。

注 2. 将 U0C0 寄存器的 NCH 位置“1”时，为 N- 沟道漏极开路输出。

表 8.14　　端口 P1_5/RXD0/ (TRAIO)/ ($\overline{INT1}$)

寄存器	PD1	TRAIOC		TRAMR			PMR	INTEN	功能
位	PD1_5	TIOSEL	TOPCR(注 2)	TMOD2	TMOD1	TMOD0	INT1SEL	INT1EN	
设定值	0	0	X	X	X	X	X	0	输入端口 （注 1）
		1	1	0	0	1			
			0			0			
	1	0	X	X	X	X	X	0	输出端口
		1	0	0	0	0			
	0	0	X	X	X	X	X	0	RXD0 输入 （注 1）
		1	0	001b 以外					
	0	1	0	0	0	0	0	1	$\overline{INT1}$ 输入 （注 1）
			1			1			
	0	1	0	000b、 001b 以外			X	X	TRAIO 输入 （注 1）
	0	1	0	000b、 001b 以外			0	1	TRAIO 输入 /$\overline{INT1}$ 输入（注 1）
	X	1	0	0	0	1	X	X	TRAIO 输出

X：“0” 或 “1”。

注 1.　将 PUR0 寄存器的 PU03 位置 “1” 时，为有上拉。

注 2.　除脉冲输出模式以外，请将 TRAIOC 寄存器的 TOPCR 位置 “0”。

表 8.15　　端口 P1_6/CLK0/VCOUT2

寄存器	PD1	ACMR	U0MR				功能
位	PD1_6	CM2OE	CKDIR	SMD2	SMD1	SMD0	
设定值	0	0	0	001b 以外			输入端口 （注 1）
			1	X	X	X	
	1	0	X	001b 以外			输出端口
	X	0	0	0	0	1	CLK0 输出
	0	0	1	X	X	X	CLK0 输入 （注 1）
	X	1	X	X	X	X	VCOUT2 输出

X：“0” 或 “1”。

注 1.　将 PUR0 寄存器的 PU03 位置 “1” 时，为有上拉。

表 8.16 端口 P1_ 7/TRAIO/$\overline{\text{INT1}}$

寄存器	PD1	TRAIOC		TRAMR			PMR	INTEN	功能
位	PD1_7	TIOSEL	TOPCR(注 2)	TMOD2	TMOD1	TMOD0	INT1SEL	INT1EN	
设定值	0	1	X	X	X	X	X	0	输入端口（注 1）
		0	1	0	0	1			
			0			0			
	1	1	X	X	X	X	X	0	输出端口
		0	0	0	0	0			
	0	0	0	0	0	0	0	1	$\overline{\text{INT1}}$ 输入（注 1）
			1			1			
	0	0	0	000b、001b 以外			X	X	TRAIO 输入（注 1）
	0	0	0	000b、001b 以外			0	1	TRAIO 输入 /$\overline{\text{INT1}}$ 输入（注 1）
	X	0	0	0	0	1	X	X	TRAIO 输出

X：“0”或“1”。

注 1. 将 PUR0 寄存器的 PU03 位置“1”时，为有上拉。

注 2. 除脉冲输出模式以外，请将 TRAIOC 寄存器的 TOPCR 位置“0”。

表 8.17 端口 P3_0/TRAO

寄存器	PD3	PINSR2	TRAIOC	功能
位	PD3 _0	TRAOSEL	TOENA	
设定值	0	X	0	输入端口（注 1）
	1	X	0	输出端口
	X	0	1	TRAO 输出

X：“0”或“1”。

注 1. 将 PUR0 寄存器的 PU06 位置“1”时，为有上拉。

表 8.18 端口 P3_1/TRBO

寄存器	PD3	定时器 RB 设定	功能
位	PD3 _1	—	
设定值	0	TRBO 使用条件以外	输入端口（注 1）
	1	TRBO 使用条件以外	输出端口
	X	请参考“表 8.19 TRBO 引脚设定”	TRBO 输出

X：“0”或“1”。

注 1. 将 PUR0 寄存器的 PU06 位置“1”时，为有上拉。

表 8.19 TRBO 引脚设定

寄存器	PINSR2	TRBIOC	TRBMR		功能
位	TRBOSEL	TOCNT （注 1）	TMOD1	TMOD0	
设定值	0	0	0	1	可编程波形产生模式
	0	0	1	0	可编程单触发产生模式
	0	0	1	1	可编程等待单触发产生模式
	0	1	0	1	P3_1 输出端口
	上述以外				TRBO 使用条件以外

注 1. 除可编程波形产生模式以外，请将 TRBIOC 寄存器的 TOCNT 位置 “0”。

表 8.20 端口 P3_2/$\overline{\text{INT2}}$

寄存器	PD3	INTEN	功能
位	PD3 _2	INT2EN	
设定值	0	0	输入端口 （注 1）
	1	0	输出端口
	0	1	$\overline{\text{INT2}}$ 输入

注 1. PUR0 寄存器的 PU06 位置 “1” 时，为有上拉。

表 8.21 端口 P3_3/TRFO10/TRFI

寄存器	PD3	TRFOUT	功能
位	PD3 _3	TRFOUT3	
设定值	0	0	输入端口 （注 1）
	1	0	输出端口
	X	1	TRFO10 输出
	0	0	TRFI 输入 （注 1）

X：“0” 或 “1”。

注 1. 将 PUR0 寄存器的 PU06 位置 “1” 时，为有上拉。

表 8.22 端口 P3_4/TRFO11

寄存器	PD3	PINSR4	TRFOUT	功能
位	PD3 _4	TRFOSEL	TRFOUT4	
设定值	0	X	0	输入端口 （注 1）
	1	X	0	输出端口
	X	0	1	TRFO11 输出

X：“0” 或 “1”。

注 1. 将 PUR0 寄存器的 PU07 位置 “1” 时，为有上拉。

表 8.23 端口 P3_5/TRFO12

寄存器	PD3	TRFOUT	功能
位	PD3 _5	TRFOUT5	
设定值	0	0	输入端口 （注 1）
	1	0	输出端口
	X	1	TRFO12 输出

X：“0” 或 “1”。

注 1. 将 PUR0 寄存器的 PU07 位置 “1” 时，为有上拉。

表 8.24 端口 P3_6/($\overline{\text{INT1}}$)

寄存器	PD3	PMR	INTEN	功能
位	PD3 _6	INT1SEL	INT1EN	
设定值	0	X	0	输入端口 （注 1）
	1	X	0	输出端口
	0	1	1	$\overline{\text{INT1}}$ 输出 （注 1）

X：“0” 或 “1”。

注 1. 将 PUR0 寄存器的 PU07 位置 “1” 时，为有上拉。

表 8.25 端口 P3_7/(TRAO)/(TRFO11)

寄存器	PD3	PINSR2	TRAIOC	PINSR4	TRFOUT	功能
位	PD3 _7	TRAOSEL	TOENA	TRFOSEL	TRFOUT4	
设定值	0	X	0	X	0	输入端口 （注 1）
	1	X	0	X	0	输出端口
	X	1	1	X	0	TRAO 输出
	X	X	0	1	1	TRFO11 输出

X：“0” 或 “1”。

注 1. 将 PUR0 寄存器的 PU07 位置 “1” 时，为有上拉。

表 8.26　　端口 P4_3/(XCIN)

寄存器	PD4	CM0	CM1		电路规格		功能
位	PD4_3	CM04	CM10	CM12	振荡缓冲器	反馈电阻	
设定值	0	0	X	X	OFF	OFF	输入端口 （注 1、 2）
	1	0	X	X	OFF	OFF	输出端口 （注 2）
	X	1	0	0	ON	ON	XCIN 时钟振荡 （内部反馈电阻有效）
	X	1	0	1	ON	OFF	XCIN 时钟振荡 （内部反馈电阻无效）
	X	1	1	0	OFF	ON	XCIN 时钟振荡停止
				1	OFF	OFF	
	X	1	0	0	ON	ON	外部 XCIN 时钟输入
				1	ON	OFF	

X：“0” 或 “1”。

注 1.　将 PUR1 寄存器的 PU10 位置 “1” 时，为有上拉。

注 2.　请参考 “8.6.1 端口 P4_3、 P4_4”。

表 8.27　　端口 P4_4/(XCOUT)

寄存器	PD4	CM0	CM1		电路规格		功能
位	PD4_4	CM04	CM10	CM12	振荡缓冲器	反馈电阻	
设定值	1	0	X	X	OFF	OFF	输出端口 （注 1）
	X	1	0	0	ON	ON	XCIN 时钟振荡 （内部反馈电阻有效）
	X	1	0	1	ON	OFF	XCIN 时钟振荡 （内部反馈电阻无效）
	X	1	1	0	OFF	ON	XCIN 时钟振荡停止
				1	OFF	OFF	
	X	1	0	0	ON	ON	外部 XCOUT 时钟输出 （XCIN 时钟的反转输出）
				1	ON	OFF	

X：“0” 或 “1”。

注 1.　请参考 “8.6.1 端口 P4_3、 P4_4”。

表 8.28　　端口 P4_5/ $\overline{\text{INT0}}$

寄存器	PD4	INTEN	功能
位	PD4_5	INT0EN	
设定值	0	0	输入端口 （注 1）
	1	0	输出端口
	0	1	$\overline{\text{INT0}}$ 输入

注 1.　将 PUR1 寄存器的 PU11 位置 “1” 时，为有上拉。

表 8.29 端口 P6_0/ TREO

寄存器	PD6	PINSR4	PINSR3	TRECR1	功能
位	PD6_0	TREOSEL2	TREOSEL	TOENA	
设定值	0	001b 以外			输入端口 （注 1）
	1	001b 以外			输出端口
	X	0	0	1	TREO 输出

X：“0” 或 “1”。

注 1. 将 PUR1 寄存器的 PU14 位置 “1” 时，为有上拉。

表 8.30 端口 P6_3/ TXD2

<table>
<tr><th>寄存器</th><th>PD6</th><th colspan="3">U2MR</th><th rowspan="2">功能</th></tr>
<tr><th>位</th><th>PD6_3</th><th>SMD2</th><th>SMD1</th><th>SMD0</th></tr>
<tr><td rowspan="6">设定值</td><td>0</td><td>0</td><td>0</td><td>0</td><td>输入端口 （注 1）</td></tr>
<tr><td>1</td><td>0</td><td>0</td><td>0</td><td>输出端口</td></tr>
<tr><td rowspan="4">X</td><td>0</td><td rowspan="3">0</td><td>1</td><td rowspan="4">TXD2 输出 （注 2）</td></tr>
<tr><td rowspan="3">1</td><td>0</td></tr>
<tr><td>1</td></tr>
<tr><td>1</td><td>0</td></tr>
</table>

X：“0” 或 “1”。

注 1. 将 PUR1 寄存器的 PU14 位置 “1” 时，为有上拉。

注 2. 将 U2C0 寄存器的 NCH 位置 “1” 时，为 N- 沟道漏极开路输出。

表 8.31 端口 P6_4/RXD2

寄存器	PD6	功能
位	PD6_4	
设定值	0	输入端口 （注 1）
	1	输出端口
	0	RXD2 输出 （注 1）

注 1. 将 PUR1 寄存器的 PU15 位置 “1” 时，为有上拉。

表 8.32 端口 P6_5/CLK2

寄存器	PD6	PINSR4	TRECR1	U2MR				功能
位	PD6_5	TREOSEL2	TOENA	CKDIR	SMD2	SMD1	SMD0	
设定值	0	0	X	0	001b 以外			输入端口 （注 1）
				1	X	X	X	
	1	0	X	X	001b 以外			输出端口
	X	0	X	0	0	0	1	CLK2 输出
	0	0	X	1	X	X	X	CLK2 输入 （注 1）
	X	1	1	X	X	X	X	TREO 输出

X：“0” 或 “1”。

注 1. 将 PUR1 寄存器的 PU15 位置 “1” 时，为有上拉。

表 8.33 端口 P6_6/($\overline{\text{KI1}}$)

寄存器	PD6	PINSR4	INTEN	功能
位	PD6_6	KI1SEL	INT0EN	
设定值	0	X	0	输入端口 （注 1）
	1	X	0	输出端口
	0	1	1	$\overline{\text{KI1}}$ 输入 （注 1）

X：“0” 或 “1”。

注 1. 将 PUR1 寄存器的 PU15 位置 “1” 时，为有上拉。

8.5 未使用引脚的处理

未使用引脚的处理如表 8.34 所示。

表 8.34 未使用引脚的处理例

引脚名称	处理内容
端口 P0_4 ～ P0_7、 P1、 P3、P4_3 ～ P4_5 、P6_0、 P6_3 ～ P6_6	• 设定为输入模式，通过电阻将每个引脚连接至 VSS （下拉）或通过电阻将每个引脚连接至 VCC （上拉）（注 2）。 • 设定为输出模式、引脚置于开路状态 （注 1、 2）。
$\overline{\text{RESET}}$ （注 3）	通过电阻连接至 VCC （上拉）（注 2）。

注 1. 设定为输出模式，并置于开路状态时，通过程序将端口切换至输出模式之前，端口为输入。因此，引脚的电压电平不稳定，端口为输入模式时，有时会增上电源电流。另外，考虑到由于噪声或噪声所引起的失控等，方向寄存器的内容将会发生变化的情况，通过程序定期重新设定方向寄存器的内容，以此来提高程序的可靠性。

注 2. 请采用距离单片机引脚尽可能短的布线 （2cm 以内）处理未使用的引脚。

注 3. 使用上电复位功能时。

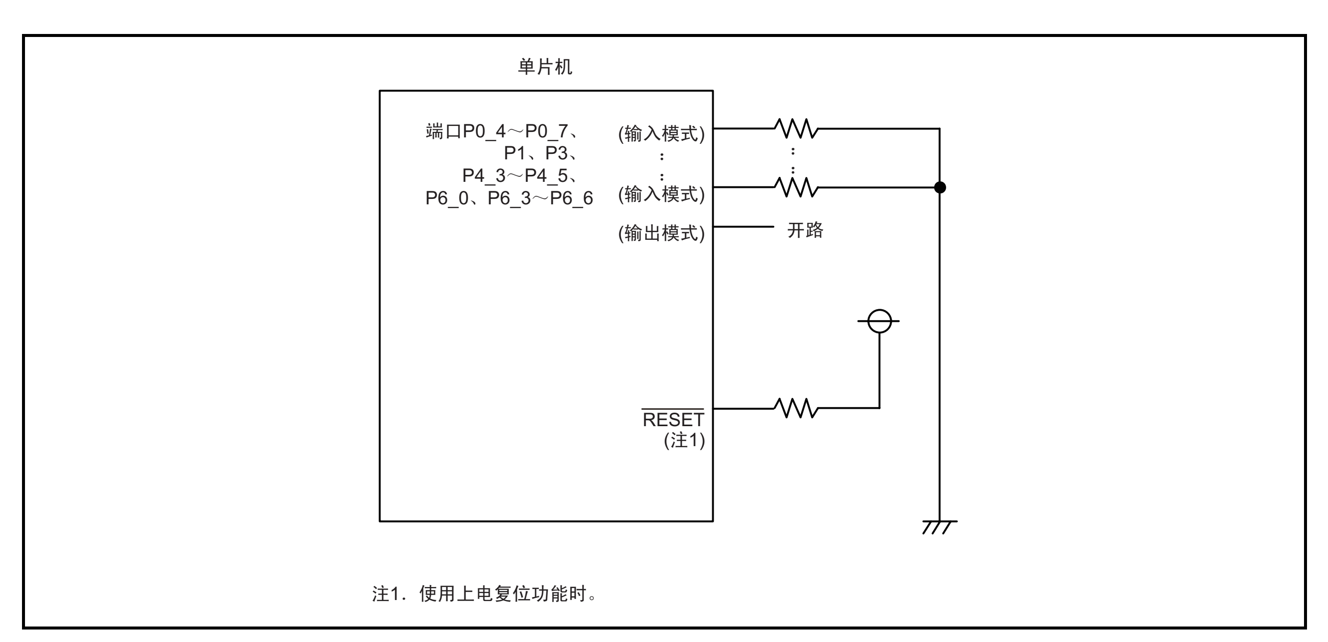


图 8.10 未使用引脚的处理例

8.6 使用 IO 端口时的注意事项

8.6.1 端口 P4_3、 P4_4

端口 P4_3 兼有 XCIN、端口 P4_4 兼有 XCOUT 功能。在复位期间及复位解除后为 XCIN 和 XCOUT 功能。通过使用程序将 CM0 寄存器的 CM04 位置 “0”（端口 P4_3、 P4_4），可以将 P4_3 引脚及 P4_4 引脚切换为端口功能。

在将 P4_3、 P4_4 作为端口使用时，必须遵守如下的注意事项。

- 端口P4_3
  从复位后到使用程序将CM04位置 “0”（端口P4_3、 P4_4）之前，在P4_3引脚与单片机电源或GND之间带有10MΩ （典型值）的阻抗。 XCIN为中间电平输入或浮动时，向振荡驱动器流入穿透电流。

- 端口P4_4
  在将PD4寄存器的PD4_4位置 “1”（输出模式）后将端口P4_4作为输出端口使用。
  从复位后到使用程序将CM04位置 “0”（端口P4_3、 P4_4）之前， P4_4引脚有时会输出中间电位（2.0V左右）。

9. 处理器模式

9.1 处理器模式的种类

处理器模式为单芯片模式。

处理器模式的特点如表 9.1 所示； PM0 寄存器如图 9.1 所示； PM1 寄存器如图 9.2 所示。

表 9.1 处理器模式的特点

处理器模式	存取空间	可作为输入 / 输出端口分配的引脚
单芯片模式	SFR、内部 RAM、内部 ROM	所有引脚为输入 / 输出端口或外围功能输入 / 输出引脚

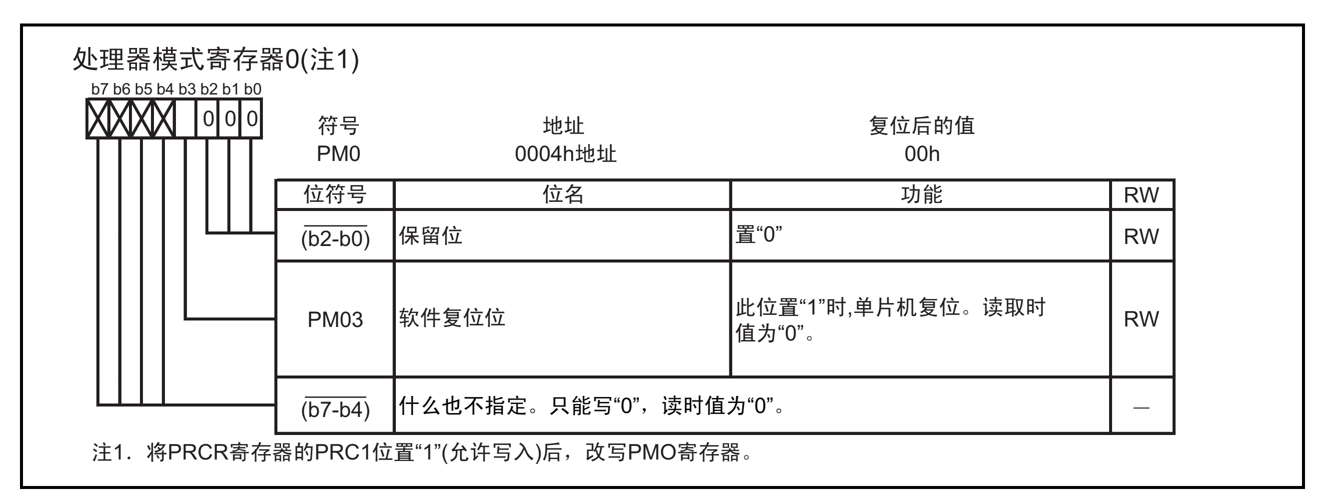


图 9.1 PM0 寄存器



图 9.2 PM1 寄存器

10. 总线控制

ROM、 RAM 与 SFR 存取时的总线周期不同。

R8C/2G 群存取区域的总线周期如表 10.1 所示。

ROM、 RAM 及 SFR 通过 8 位总线与 CPU 连接。因此，以字 （16 位）为单位存取时，以 8 位为单位进行两次存取。存取单位与总线运行如表 10.2 所示。

表 10.1 R8C/2G 群存取区域的总线周期

存取区域	总线周期
SFR	CPU 时钟的 2 个周期
ROM/RAM	CPU 时钟的 1 个周期

表 10.2 存取单位与总线运行

区域	SFR	ROM、RAM
偶数地址 字节存取	CPU 时钟 地址 偶数 数据 数据	CPU 时钟 地址 偶数 数据 数据
奇数地址 字节存取	CPU 时钟 地址 奇数 数据 数据	CPU 时钟 地址 奇数 数据 数据
偶数地址 字节存取	CPU 时钟 地址 偶数 偶数+1 数据 数据 数据	CPU 时钟 地址 偶数 偶数+1 数据 数据 数据
奇数地址 字节存取	CPU 时钟 地址 奇数 奇数+1 数据 数据 数据	CPU 时钟 地址 奇数 奇数+1 数据 数据 数据

11. 时钟发生电路

时钟发生电路内置 3 个电路。

- XCIN时钟振荡电路
- 低速内部振荡器
- 高速内部振荡器

时钟发生电路的简要规格如表 11.1 所示；时钟发生电路如图 11.1 所示；时钟相关寄存器如图 11.2 ～图 11.8 所示；通过 VCA20 位进行的内部电源低功耗操作步骤如图 11.9 所示。

表 11.1 时钟发生电路的简要规格

项目	XCIN 时钟振荡电路	内部振荡器	
		高速内部振荡器	低速内部振荡器
用途	• CPU 时钟源 • 外围功能时钟源	• CPU 时钟源 • 外围功能时钟源	• CPU 时钟源 • 外围功能时钟源
时钟频率	32.768kHz	约 8MHz	约 125kHz
可连接的振荡器	• 晶体振荡器	—	—
振荡器的连接引脚	XCIN、 XCOUT （注 1）	— （注 1）	— （注 1）
振荡停止、重新开始功能	有	有	有
复位后的状态	振荡	停止	振荡
其他	• 可输入外部生成的时钟（注 2） • 内置反馈电阻 RfXCIN（可选择连接 / 不连接）	—	—

注 1. 不使用 XCIN 时钟振荡电路，将内部振荡器时钟用作 CPU 时钟时，可作为 P4_3、 P4_4 使用。

注 2. 外部时钟输入时，请将 CM0 寄存器的 CM04 位置 “1”（XCIN-XCOUT 引脚）。

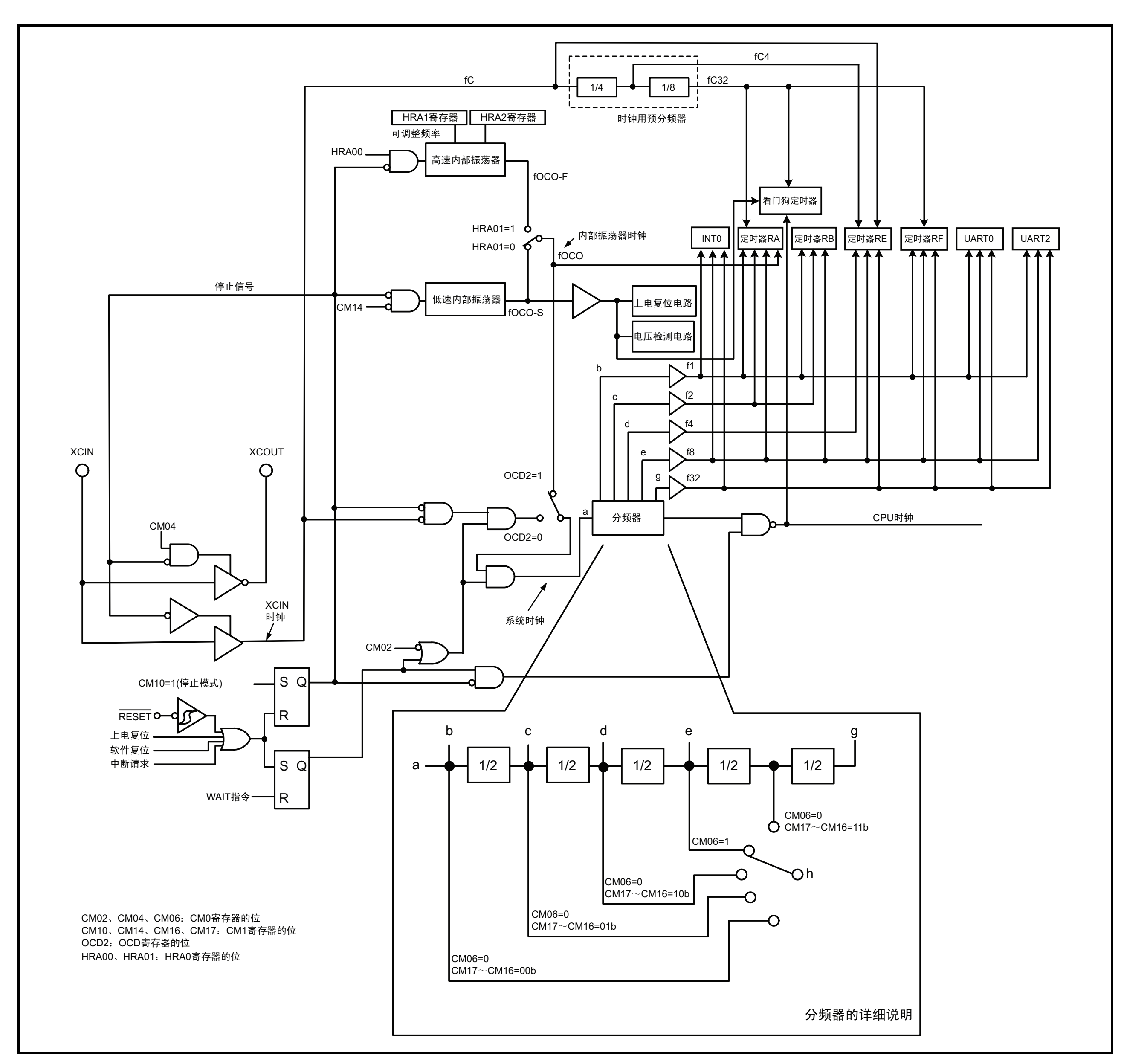
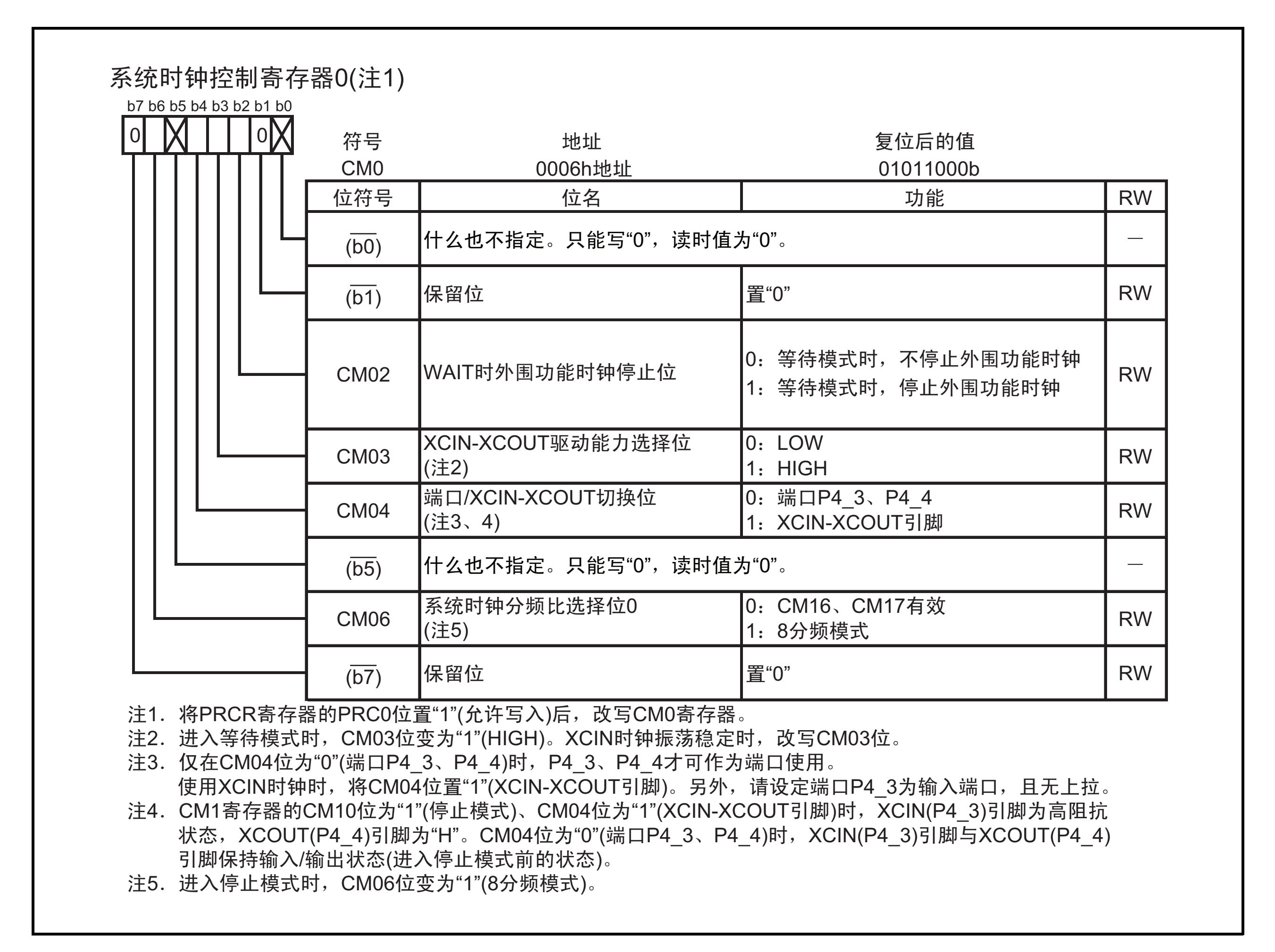


图 11.1 时钟发生电路



位符号	位名	功能	RW
(b0)	什么也不指定。只能写“0”，读时值为“0”。		—
(b1)	保留位	置“0”	RW
CM02	WAIT时外围功能时钟停止位	0：等待模式时，不停止外围功能时钟 1：等待模式时，停止外围功能时钟	RW
CM03	XCIN-XCOUT驱动能力选择位 (注2)	0：LOW 1：HIGH	RW
CM04	端口/XCIN-XCOUT切换位 (注3、4)	0：端口P4_3、P4_4 1：XCIN-XCOUT引脚	RW
(b5)	什么也不指定。只能写“0”，读时值为“0”。		—
CM06	系统时钟分频比选择位0 (注5)	0：CM16、CM17有效 1：8分频模式	RW
(b7)	保留位	置“0”	RW

注1．将PRCR寄存器的PRC0位置“1”(允许写入)后，改写CM0寄存器。
注2．进入等待模式时，CM03位变为“1”(HIGH)。XCIN时钟振荡稳定时，改写CM03位。
注3．仅在CM04位为“0”(端口P4_3、P4_4)时，P4_3、P4_4才可作为端口使用。
使用XCIN时钟时，将CM04位置“1”(XCIN-XCOUT引脚)。另外，请设定端口P4_3为输入端口，且无上拉。
注4．CM1寄存器的CM10位为“1”(停止模式)、CM04位为“1”(XCIN-XCOUT引脚)时，XCIN(P4_3)引脚为高阻抗状态，XCOUT(P4_4)引脚为“H”。CM04位为“0”(端口P4_3、P4_4)时，XCIN(P4_3)引脚与XCOUT(P4_4)引脚保持输入/输出状态(进入停止模式前的状态)。
注5．进入停止模式时，CM06位变为“1”(8分频模式)。

图 11.2 CM0 寄存器

系统时钟控制寄存器1(注1)

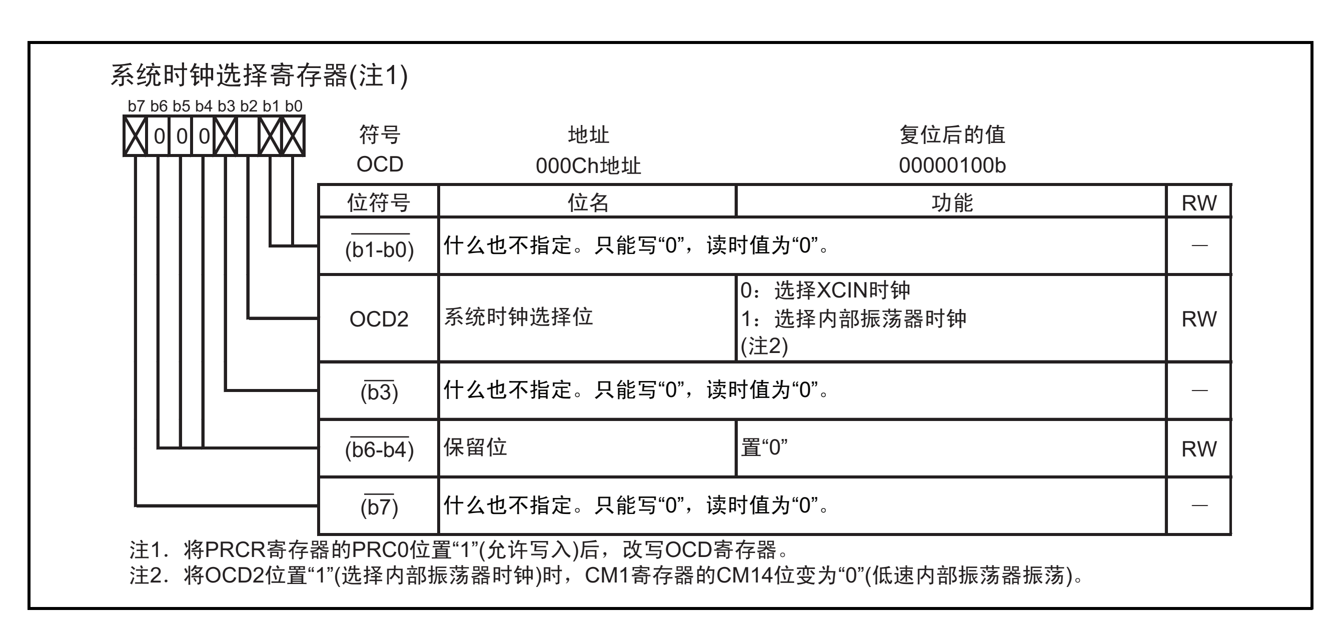
b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
CM1	0007h地址	00h

位符号	位名	功能	RW
CM10	全部时钟停止控制位(注2、3、4)	0：时钟振荡 1：全部时钟停止(停止模式)	RW
— (b1)	什么也不指定。只能写“0”，读时值为“0”。		—
CM12	XCIN-XCOUT内置反馈电阻选择位	0：内置反馈电阻有效 1：内置反馈电阻无效	RW
— (b3)	什么也不指定。只能写“0”，读时值为“0”。		—
CM14	低速内部振荡器振荡停止位(注4、5、6、7)	0：低速内部振荡器振荡 1：低速内部振荡器停止	RW
— (b5)	什么也不指定。只能写“0”，读时值为“0”。		—
CM16	系统时钟分频比选择位(注8)	b7 b6 0 0：无分频模式 0 1：2分频模式 1 0：4分频模式 1 1：16分频模式	RW
CM17			RW

注1．将PRCR寄存器的PRC0位置“1”(允许写入)后，改写CM1寄存器。
注2．CM10位为“1”(停止模式)时，内置反馈电阻无效。
注3．CM10位为“1”(停止模式)、CM0寄存器的CM04位为“1”(XCIN-XCOUT引脚)时，XCIN(P4_3)引脚为高阻抗状态，XCOUT(P4_4)引脚为“H”。CM04位为“0”(输入/输出端口P4_3、P4_4)时，XCIN(P4_3)引脚与XCOUT(P4_4)引脚保持输入/输出状态(进入停止模式前的状态)。
注4．看门狗定时器的计数源保护模式有效时(参照“16.2　计数源保护模式有效时”)，即使对CM10、CM14位写数据，这些位也不变化。
注5．OCD寄存器的OCD2位为“0”(选择XCIN时钟)时，CM14位可置“1”(低速内部振荡器停止)。将OCD2位置“1”(选择内部振荡器时钟)时，CM14位变为“0”(低速内部振荡器振荡)。即使写入“1”也不发生变化。
注6．使用电压监视1中断、电压监视2中断时(使用数字滤波器时)，请将CM14位置“0”(低速内部振荡器振荡)。
注7．计数源保护模式有效时，CM14位变为“0”(低速内部振荡器振荡)。即使写入“1”也不发生变化。
注8．CM0寄存器的CM06位为“0”(CM16、CM17位有效)时，CM16～CM17位有效。

图 11.3　　CM1 寄存器



系统时钟选择寄存器(注1)

b7 b6 b5 b4 b3 b2 b1 b0

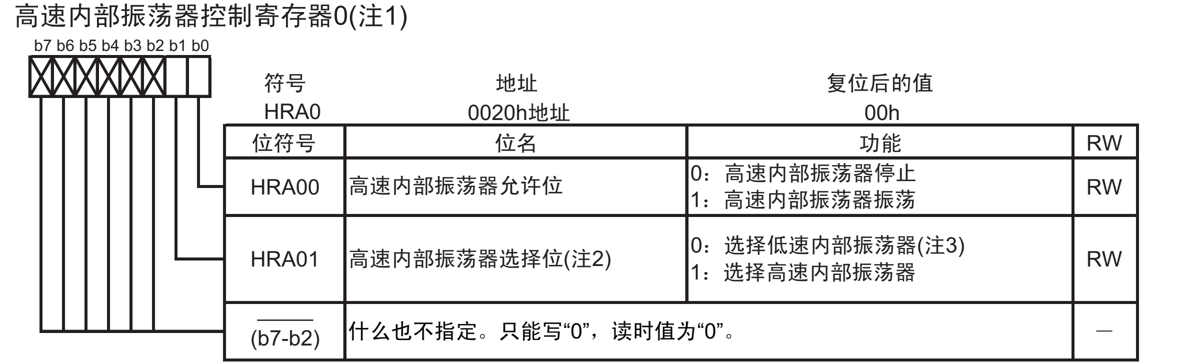
符号	地址	复位后的值
OCD	000Ch地址	00000100b

位符号	位名	功能	RW
— (b1-b0)	什么也不指定。只能写“0”，读时值为“0”。		—
OCD2	系统时钟选择位	0：选择XCIN时钟 1：选择内部振荡器时钟 (注2)	RW
— (b3)	什么也不指定。只能写“0”，读时值为“0”。		—
— (b6-b4)	保留位	置“0”	RW
— (b7)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．将PRCR寄存器的PRC0位置“1”(允许写入)后，改写OCD寄存器。
注2．将OCD2位置“1”(选择内部振荡器时钟)时，CM1寄存器的CM14位变为“0”(低速内部振荡器振荡)。

图 11.4　　OCD 寄存器

高速内部振荡器控制寄存器0(注1)



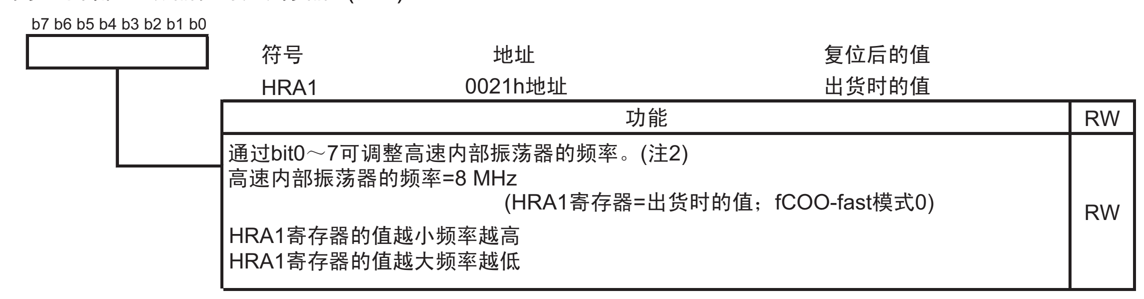
b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
HRA0	0020h地址	00h

位符号	位名	功能	RW
HRA00	高速内部振荡器允许位	0：高速内部振荡器停止 1：高速内部振荡器振荡	RW
HRA01	高速内部振荡器选择位(注2)	0：选择低速内部振荡器(注3) 1：选择高速内部振荡器	RW
(b7-b2)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．将PRCR寄存器的PRC0位置“1”(允许写入)后，改写该寄存器。
注2．为下列条件时变更HRA01位。
　・HRA00=1(高速内部振荡器振荡)
　・CM1寄存器的CM14=0(低速内部振荡器振荡)
注3．向HRA01位写入“0”(选择低速内部振荡器)时，请勿同时向HRA00位写入“0”(高速内部振荡器停止)。
　将HRA01位置“0”后，将HRA00位置“0”。

高速内部振荡器控制寄存器1(注1)



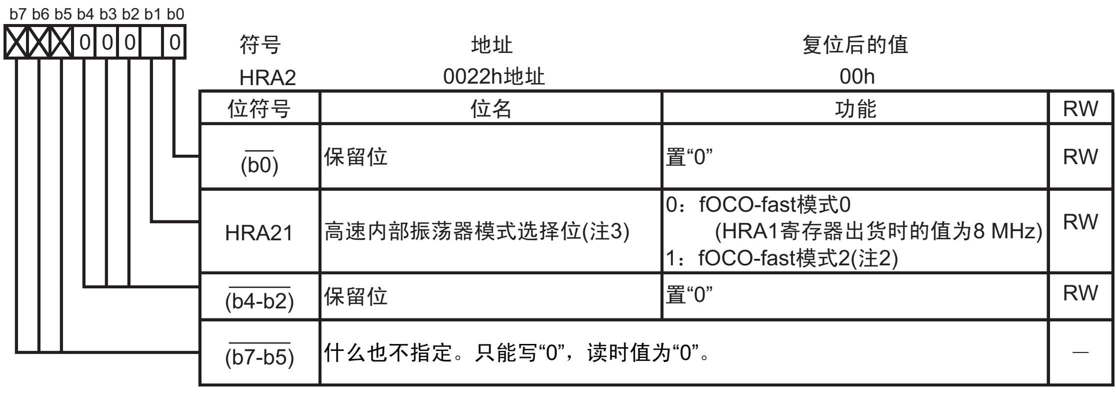
b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
HRA1	0021h地址	出货时的值

功能	RW
通过bit0～7可调整高速内部振荡器的频率。(注2) 高速内部振荡器的频率=8 MHz (HRA1寄存器=出货时的值；fCOO-fast模式0) HRA1寄存器的值越小频率越高 HRA1寄存器的值越大频率越低	RW

注1．将PRCR寄存器的PRC0位置“1”(允许写入)后，改写该寄存器。
注2．变更HRA1寄存器的值时，为避免超过系统时钟的最大值，请进行调整。

高速内部振荡器控制寄存器2(注1)



b7 b6 b5 b4 b3 b2 b1 b0
0 0 0 0

符号	地址	复位后的值
HRA2	0022h地址	00h

位符号	位名	功能	RW
(b0)	保留位	置“0”	RW
HRA21	高速内部振荡器模式选择位(注3)	0：fOCO-fast模式0 (HRA1寄存器出货时的值为8 MHz) 1：fOCO-fast模式2(注2)	RW
(b4-b2)	保留位	置“0”	RW
(b7-b5)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．将PRCR寄存器的PRC0位置“1”(允许写入)后，改写该寄存器。
注2．由fOCO-fast模式0转换至fOCO-fast模式2时，频率变为0.5倍。
注3．设定这位使不超过系统时钟的最大值。

图 11.5　HRA0、HRA1、HRA2 寄存器

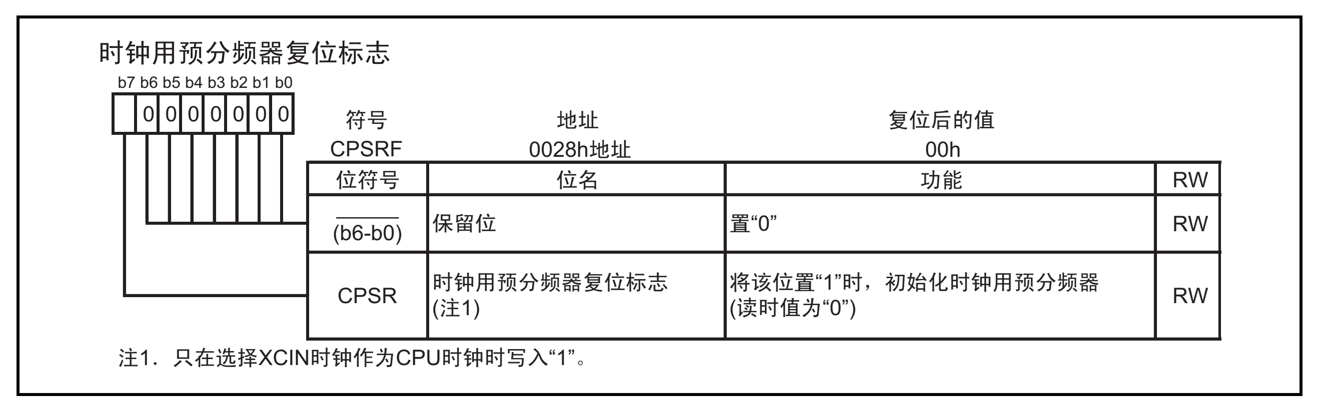


图 11.6　　CPSRF 寄存器

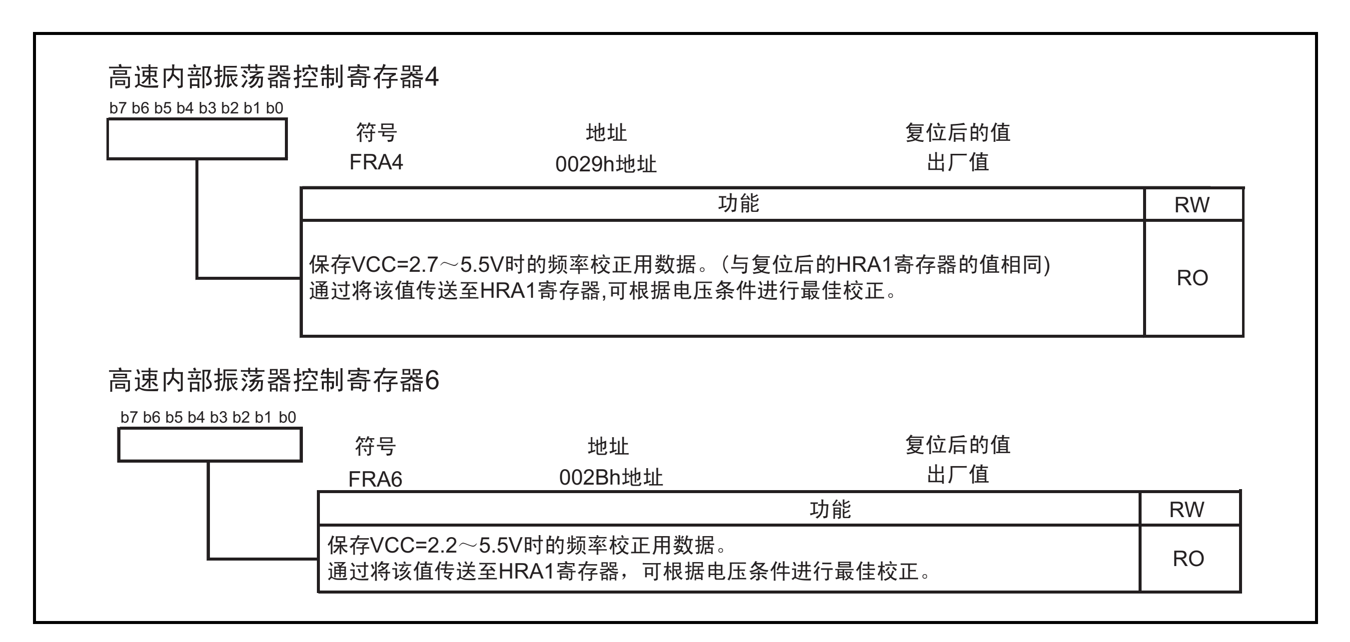
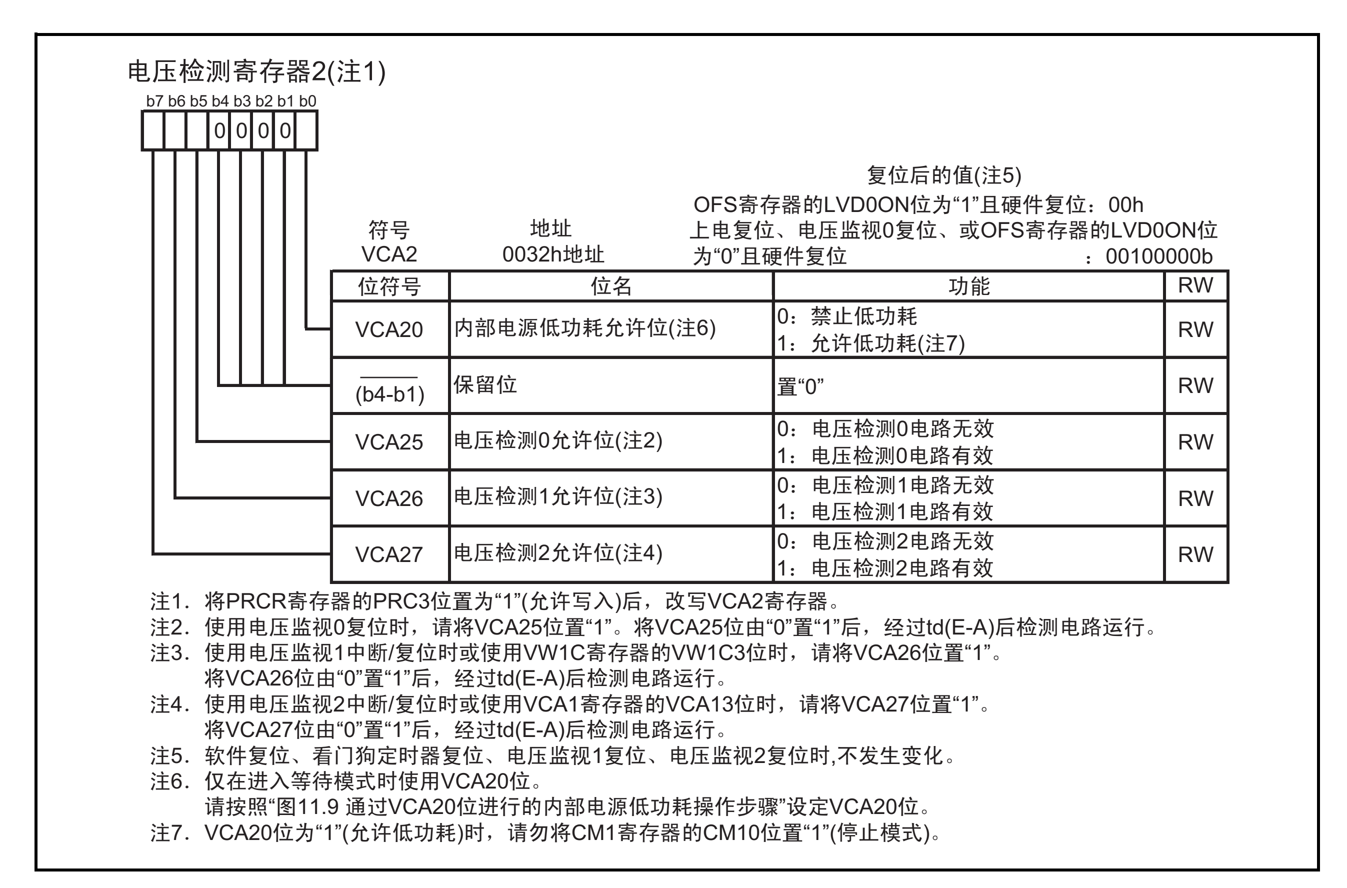


图 11.7　　FRA4、 FRA6 寄存器



位符号	位名	功能	RW
VCA20	内部电源低功耗允许位(注6)	0：禁止低功耗 1：允许低功耗(注7)	RW
— (b4-b1)	保留位	置“0”	RW
VCA25	电压检测0允许位(注2)	0：电压检测0电路无效 1：电压检测0电路有效	RW
VCA26	电压检测1允许位(注3)	0：电压检测1电路无效 1：电压检测1电路有效	RW
VCA27	电压检测2允许位(注4)	0：电压检测2电路无效 1：电压检测2电路有效	RW

注1．将PRCR寄存器的PRC3位置为“1”(允许写入)后，改写VCA2寄存器。
注2．使用电压监视0复位时，请将VCA25位置“1”。将VCA25位由“0”置“1”后，经过td(E-A)后检测电路运行。
注3．使用电压监视1中断/复位时或使用VW1C寄存器的VW1C3位时，请将VCA26位置“1”。
将VCA26位由“0”置“1”后，经过td(E-A)后检测电路运行。
注4．使用电压监视2中断/复位时或使用VCA1寄存器的VCA13位时，请将VCA27位置“1”。
将VCA27位由“0”置“1”后，经过td(E-A)后检测电路运行。
注5．软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时,不发生变化。
注6．仅在进入等待模式时使用VCA20位。
请按照“图11.9 通过VCA20位进行的内部电源低功耗操作步骤”设定VCA20位。
注7．VCA20位为“1”(允许低功耗)时，请勿将CM1寄存器的CM10位置“1”(停止模式)。

图 11.8　　VCA2 寄存器

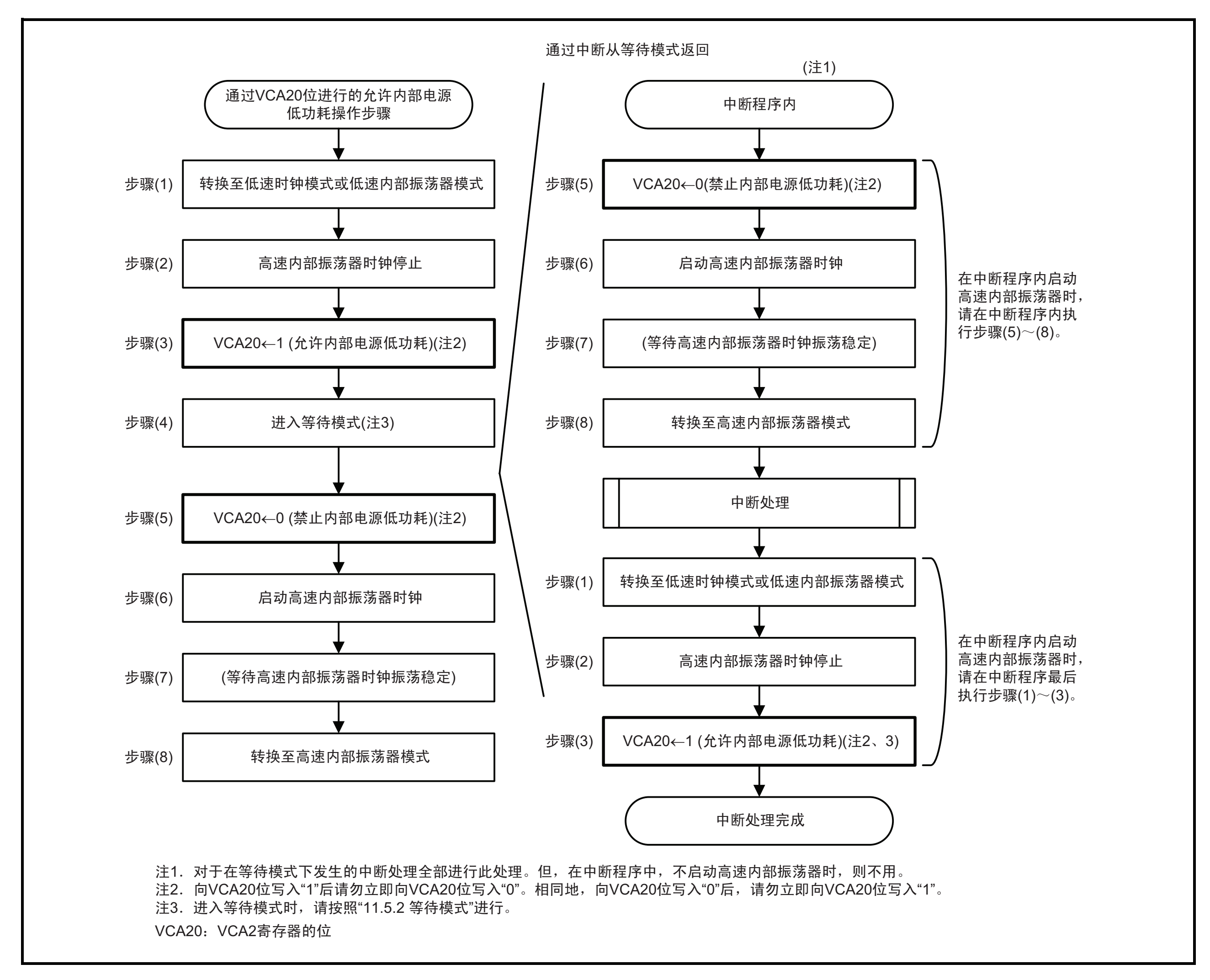


图 11.9　　通过 VCA20 位进行的内部电源低消耗操作步骤

通过时钟发生电路生成的时钟见下面的说明。

11.1 内部振荡器时钟

内部振荡器时钟为内部振荡器提供的时钟。内部振荡器有高速内部振荡器与低速内部振荡器两种。通过 HRA0 寄存器的 HRA01 位所选择的内部振荡器时钟，为内部振荡器时钟。

11.1.1 低速内部振荡器时钟

通过低速内部振荡器生成的时钟为 CPU 时钟、外围功能时钟、 fOCO 及 fOCO-S 的时钟源。

复位后，通过低速内部振荡器生成的内部振荡器时钟的 8 分频为 CPU 时钟。

由于电源电压及运行环境温度，低速内部振荡器的频率会发生大幅变动，所以，在设计应用产品时要给频率波动留足够的余地。

11.1.2 高速内部振荡器时钟

通过高速内部振荡器生成的时钟为 CPU 时钟、外围功能时钟、 fOCO 及 fOCO-F 的时钟源。

复位后，通过高速内部振荡器生成的内部振荡器时钟停止。将 HRA0 寄存器的 HRA00 位置 “1”（内部振荡器振荡）时开始振荡。可使用 HRA1 寄存器及 HRA2 寄存器来调整频率。

另外，FRA4、FRA6 寄存器分别保存与下列电源电压范围相对应的频率校正用数据。根据电压范围分别使用校正值时，请将 FRA4、 FRA6 的各校正值传送至 HRA1 寄存器后再使用。

- FRA4寄存器： 保存与VCC=2.7V～5.5V相对应的频率校正用数据。
  （与复位后的HRA1值相同。）
- FRA6寄存器： 保存与VCC=2.2V～5.5V相对应的频率校正用数据。

HRA1 寄存器各位的频率调整量参差不齐，所以请调整变更各位。为了使高速内部振荡器时钟频率不超过系统时钟的最大值，请调整 HRA1 寄存器。

RENESAS

11.2 XCIN 时钟

XCIN 时钟为 XCIN 时钟振荡电路提供的时钟。为 CPU 时钟与外围功能时钟的时钟源。通过在 XCIN-XCOUT 引脚之间连接振荡器，构成 XCIN 时钟振荡电路。 XCIN 时钟振荡电路内置反馈电阻，为了在停止模式时降低功耗，请与振荡电路分离。 XCIN 时钟振荡电路中，可将外部生成时钟输入 XCIN 引脚。

XCIN 时钟的连接电路例如图 11.10 所示。

在复位中及复位后， XCIN 时钟振荡。

将 CM0 寄存器的 CM04 位置 “1”（XCIN-XCOUT 引脚）时， XCIN 时钟开始振荡。 XCIN 时钟振荡稳定后，将 OCD 寄存器的 OCD2 位置 “0”（XCIN 时钟选择）时， XCIN 时钟为 CPU 的时钟源。

该单片机内置反馈电阻，可通过 CM1 寄存器的 CM12 位进行内部电阻无效 / 有效的切换。

停止模式时，停止包括 XCIN 时钟在内的所有时钟。详细内容请参考 “11.4 功率控制”。

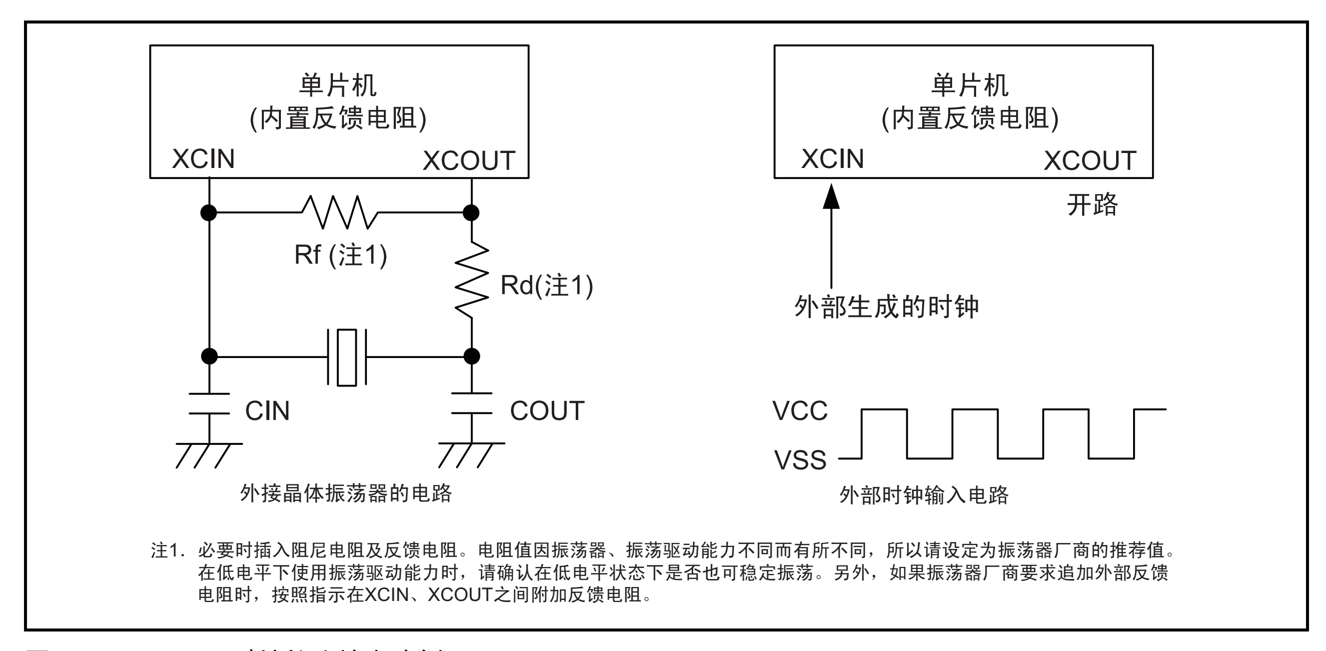


图 11.10　XCIN 时钟的连接电路例

11.3 CPU 时钟与外围功能时钟

有运行 CPU 的 CPU 时钟与运行外围功能的时钟。（参考 “图 11.1 时钟发生电路”）

11.3.1 系统时钟

系统时钟为 CPU 时钟与外围功能时钟的时钟源。可选择 XCIN 时钟或内部振荡器时钟。

11.3.2 CPU 时钟

CPU 时钟为 CPU 与看门狗定时器的运行时钟。

将系统时钟 1 分频 （无分频）或 2、 4、 8、 16 分频后的时钟为 CPU 时钟。可通过 CM0 寄存器的 CM06 位与 CM1 寄存器的 CM16 ～ 17 位来选择分频。

请在 XCIN 时钟振荡稳定时使用 XCIN 时钟。

复位后，低速内部振荡器时钟的 8 分频为 CPU 时钟。

转换至停止模式时， CM06 位变为 “1”（8 分频模式）。

11.3.3 外围功能时钟 （f1、 f2、 f4、 f8、 f32）

外围功能时钟为外围功能的运行时钟。

fi(i=1、2、4、8、32) 为将系统时钟 i 分频后的时钟。fi 用于定时器 RA、定时器 RB、定时器 RE、定时器 RF 及串行接口。

将 CM0 寄存器的 CM02 位置 “1”（等待模式时，停止外围功能时钟）后，执行 WAIT 指令时，fi 停止。

11.3.4 fOCO

fOCO 为外围功能的运行时钟。

fOCO 为与内部振荡器时钟相同频率的时钟。用于定时器 RA。执行 WAIT 指令时， fOCO 不停止。

11.3.5 fOCO-F

fOCO-F 为通过高速内部振荡器生成的时钟，将 HRA00 位置 “1”时，提供 fOCO-F。

执行 WAIT 指令时， fOCO-F 不停止。

11.3.6 fOCO-S

fOCO-S 为看门狗定时器与电压检测电路的运行时钟。

fOCO-S 为通过低速内部振荡器生成的时钟，将 CM14 位置 “0”（低速内部振荡器振荡）时，提供 fOCO-S。

执行 WAIT 指令或为看门狗定时器的计数源保护模式时， fOCO-S 不停止。

11.3.7 fC4、 fC32

fC4 用于定时器 RE、 fC32 用于定时器 RA、定时器 RF、看门狗定时器。

请在 XCIN 时钟振荡稳定时使用 fC4 及 fC32。

11.4 功率控制

功率控制有 3 种模式。在此，将等待模式与停止模式以外的状态称为标准运行模式。

11.4.1 标准运行模式

标准运行模式分为 3 种。

标准模式下，同时提供 CPU 时钟与外围功能时钟，所以， CPU 与外围功能一同运行。通过控制 CPU 时钟的频率来进行功率控制。 CPU 时钟的频率越高处理能力越强，相反，频率越低功耗也越小。停止不用的振荡电路时，会进一步降低功率。

切换 CPU 时钟的时钟源时，需要切换目标时钟稳定振荡。切换目标时钟为 XCIN 时钟时，请在程序中等待至振荡稳定后再进行切换。

表 11.2 时钟相关位的设定与模式

模式		OCD 寄存器	CM1 寄存器		CM0 寄存器		HRA0 寄存器	
		OCD2	CM17、CM16	CM14	CM06	CM04	HRA01	HRA00
高速内部振荡器模式	无分频	1	00b	—	0	—	1	1
	2 分频	1	01b	—	0	—	1	1
	4 分频	1	10b	—	0	—	1	1
	8 分频	1	—	—	1	—	1	1
	16 分频	1	11b	—	0	—	1	1
低速内部振荡器模式	无分频	1	00b	0	0	—	0	—
	2 分频	1	01b	0	0	—	0	—
	4 分频	1	10b	0	0	—	0	—
	8 分频	1	—	0	1	—	0	—
	16 分频	1	11b	0	0	—	0	—
低速时钟模式	无分频	0	00b	—	0	1	—	—
	2 分频	0	01b	—	0	1	—	—
	4 分频	0	10b	—	0	1	—	—
	8 分频	0	—	—	1	1	—	—
	16 分频	0	11b	—	0	1	—	—

—：“0”、“1” 均无影响。

11.4.1.1 高速内部振荡器模式

HRA0 寄存器的 HRA00 位为 “1”（高速内部振荡器振荡）、 HRA0 寄存器的 HRA01 位为 “1”时，高速内部振荡器为内部振荡器时钟。此时，内部振荡器时钟的 1 分频 （无分频）、 2 分频、 4 分频、 8 分频或 16 分频为 CPU 时钟。转换至高速时钟模式时，请将 CM06 位置 “1”（8 分频模式）。

另外， CM14 位为 “0”（低速内部振荡器振荡）时， fOCO-S 可用于看门狗定时器与电压检测电路。

11.4.1.2 低速内部振荡器模式

CM1 寄存器的 CM14 位为 “0”（低速内部振荡器振荡）、 HRA0 寄存器的 HRA01 位为 “0”时，低速内部振荡器为内部振荡器时钟。此时，内部振荡器时钟的 1 分频 （无分频）、 2 分频、 4 分频、 8 分频或 16 分频为 CPU 时钟。另外，内部振荡器时钟为外围功能时钟的时钟源。

另外， CM14 位为 “0”（低速振荡器振荡）时， fOCO-S 可用于看门狗定时器及电压检测电路。

该模式下，停止高速内部振荡器，通过将 FMR4 寄存器的 FMR47 位置 “1”（允许闪存低消耗电流读取模式），可进行低消耗运行。

另外，从该模式转换至等待模式时，通过将 VCA2 寄存器的 VCA20 位置 “1”（允许内部电源低功耗），可以进一步降低等待模式中的电流消耗。

降低功耗的方法请参考 “21. 降低功耗”。

11.4.1.3 低速时钟模式

XCIN 时钟的 1 分频 （无分频）、 2 分频、 4 分频、 8 分频或 16 分频为 CPU 时钟。转换至高速内部振荡器模式与低速内部振荡器模式时，请将 CM06 位置 “1”（8 分频模式）。 CM14 位为 “0”（低速内部振荡器振荡）或 HRA0 寄存器的 HRA00 位为 “1”（高速内部振荡器振荡）时， fOCO 可用于定时器 RA。

另外， CM14 位为 “0”（低速内部振荡器振荡）时， fOCO-S 可用于看门狗定时器与电压检测电路。

该模式下，停止高速内部振荡器，通过将 FMR4 寄存器的 FMR47 位置 “1”（允许闪存低消耗电流读取模式），可进行低消耗运行。

另外，从该模式转换至等待模式时，通过将 VCA2 寄存器的 VCA20 位置 “1”（允许内部电源低功耗），可以进一步降低等待模式中的电流消耗。

降低功耗的方法请参考 “21. 降低功耗”。

11.4.2 等待模式

等待模式时， CPU 时钟停止，所以，通过 CPU 时钟运行的 CPU 与计数源保护模式无效时的看门狗定时器停止运行。 XCIN 时钟与内部振荡器时钟不停止，所以，使用这些时钟的外围功能还在运行。

11.4.2.1 外围功能时钟停止功能

CM02 位为“1”（等待模式时，外围功能时钟停止）的情况下，等待模式时， f1、 f2、 f4、 f8、 f32 停止，所以可降低功耗。

11.4.2.2 向等待模式的转换

执行 WAIT 指令时，变为等待模式。

11.4.2.3 等待模式时的引脚状态

输入 / 输出端口保持转换至等待模式前的状态。

11.4.2.4 从等待模式的返回

通过复位或外围功能中断，从等待模式返回。

外围功能中断受 CM02 位的影响。 CM02 位为 “0”（等待模式时，外围功能时钟不停止）时，所有的外围功能中断可用于从等待模式的返回。 CM02 位为 “1”（ 等待模式时，外围功能时钟停止）时，使用外围功能时钟的外围功能停止，所以通过外部信号或内部振荡器时钟运行的外围功能中断可用于从等待模式的返回。

可用于从等待模式返回的中断与使用条件如表 11.3 所示。

表 11.3 可用于从等待模式返回的中断与使用条件

中断	CM02=0 时	CM02=1 时
串行接口中断	可用于内部时钟与外部时钟	可用于外部时钟
键输入中断	可使用	可使用
定时器 RA 中断	可用于所有模式	无滤波器时，可用于事件计数模式 通过给计数源选择 fOCO 与 fC32，可使用。
定时器 RB 中断	可用于所有模式	—（请勿使用）
定时器 RE 中断	可用于所有模式	可用于实时时钟模式
定时器 RF 中断	可用于所有模式	—（请勿使用）
$\overline{INT0}$ 、 $\overline{INT1}$ 、 $\overline{INT2}$、 $\overline{INT4}$ 中断	可使用	无滤波器时，可使用
电压监视 1 中断	可使用	可使用
电压监视 2 中断	可使用	可使用

从等待模式到执行中断程序为止的时间如图 11.11 所示。
从等待模式返回时，如果使用外围功能中断，请在执行 WAIT 指令前进行以下设定：
1. 给用于从等待模式返回的外围功能中断的中断控制寄存器的ILVL2 ～ILVL0位设定中断优先级。另外，将不用于从等待模式返回的外围功能中断的ILVL2～ILVL0位均置 “000b”（中断禁止）。
2. 将 I标志置 “1”。
3. 运行用于从等待模式返回的外围功能。

通过外围中断返回时，从产生中断请求到执行中断程序为止的时间 （周期数）与 FMR0 寄存器的 FMSTP 位设定相对应，如图 11.11 所示。
通过外围功能中断从等待模式返回时的 CPU 时钟与执行 WAIT 指令时的 CPU 时钟为同一时钟。

FMR0寄存器 FMSTP位	闪存返回前的时间(T1)	提供CPU时钟前的时间(T2)	中断响应顺序时间(T3)	备注
0 (闪存运行)	系统时钟周期 ×12周期+30µs(最大)	CPU时钟周期 ×6周期	CPU时钟周期 ×20周期	左边所述的总计时间为从等待模式到执行中断程序为止的时间。
1 (闪存停止)	系统时钟周期×12周期	同上	同上	

图 11.11 从等待模式到执行中断程序为止的时间

11.4.3 停止模式

停止模式时，所有振荡停止。因此， CPU 时钟与外围功能时钟停止，通过这些时钟运行的 CPU 及外围功能也停止运行。该停止模式的功率最低。 VCC 引脚的外上电压不低于 VRAM 时，内部 RAM 被保持。

另外，根据外部信号而运行的外围功能可以工作。

可用于从停止模式返回的中断与使用条件如表 11.4。

表 11.4 可用于从停止模式返回的中断与使用条件

中断	使用条件
键输入中断	—
$\overline{INT0}$ 、 $\overline{INT1}$ 、 $\overline{INT2}$、 $\overline{INT4}$ 中断	无滤波器时可使用
定时器 RA 中断	在事件计数器模式下对外部脉冲进行计数时
串行接口的中断	选择外部时钟时
电压监视 1 中断	数字滤波器无效模式 （VW1C 寄存器的 VW1C1 位为 “1”）时可使用
电压监视 2 中断	数字滤波器无效模式 （VW2C 寄存器的 VW2C1 位为 “1”）时可使用

11.4.3.1 向停止模式的转换

将 CM1 寄存器的 CM10 位置 “1”（所有时钟停止）时，变为停止模式。同时， CM0 寄存器的 CM03 位为 “1”（XCIN 时钟振荡电路的驱动能力 HIGH）、 CM06 位为 “1”（8 分频模式）。

11.4.3.2 停止模式时的引脚状态

保持转换至停止模式前的状态。

CM0 寄存器的 CM04 位为 “1”（XCIN-XOUT 引脚）时， XCIN （P4_3）引脚为高阻抗状态、 XCOUT （P4_4）引脚为 “H”电平。 CM04 位为 “0”（输入、输出端口 P4_3、 P4_4）时， P4_3 （XCIN）引脚与 P4_4 （XCOUT）引脚保持输入 / 输出状态 （转换至停止模式前的状态）。

11.4.3.3 从停止模式的返回

通过复位或外围功能中断，从停止模式返回。

从停止模式到执行中断程序为止的时间如图 11.12 所示。

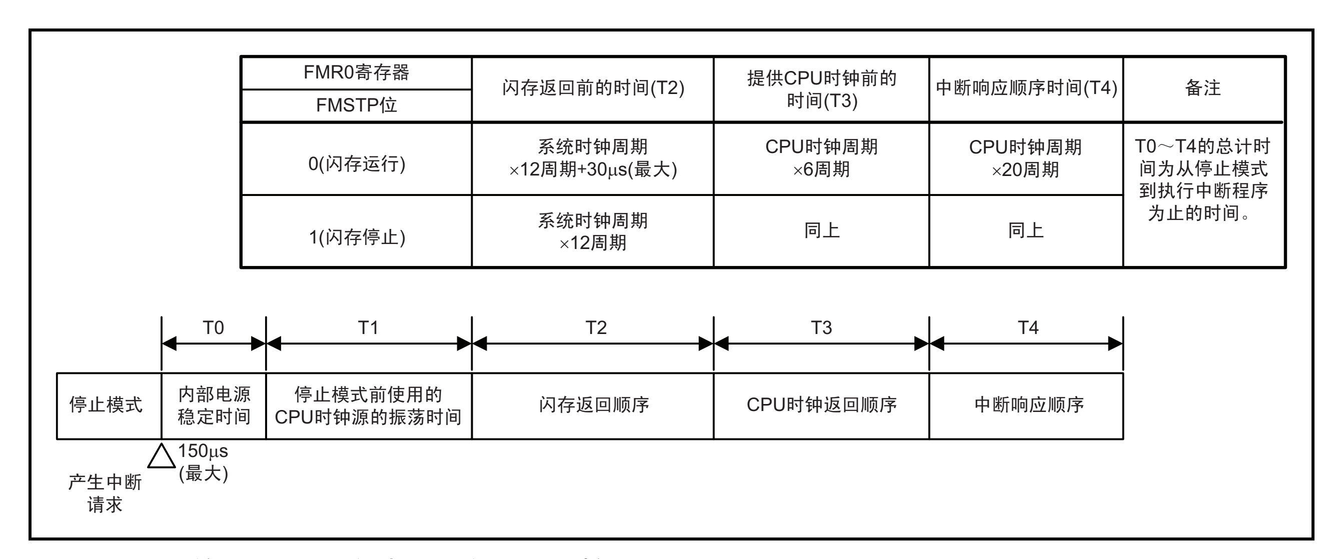
通过外围功能中断返回时，请进行以下设定后，将 CM10 位置 “1”。

1. 给可用于从停止模式返回的外围功能中断ILVL2 ～ ILVL0位设定中断优先级。
   另外，将所有不可用于从停止模式返回的外围功能中断ILVL2 ～ ILVL0位置 “000b”（中断禁止）。
2. 将I标志置 “1”。
3. 运行从停止模式返回时使用的外围功能。

通过外围功能中断返回时，产生中断请求；如果开始提供 CPU 时钟，则执行中断顺序。

停止模式之前使用的时钟为系统时钟时，通过外围功能中断从停止模式返回时的 CPU 时钟变为该时钟的 8 分频。

RENESAS



FMR0寄存器 FMSTP位	闪存返回前的时间(T2)	提供CPU时钟前的时间(T3)	中断响应顺序时间(T4)	备注
0(闪存运行)	系统时钟周期 ×12周期+30µs(最大)	CPU时钟周期 ×6周期	CPU时钟周期 ×20周期	T0～T4的总计时间为从停止模式到执行中断程序为止的时间。
1(闪存停止)	系统时钟周期 ×12周期	同上	同上	

图 11.12　　从停止模式到执行中断程序为止的时间

功率控制模式状态转换如图 11.13 所示。

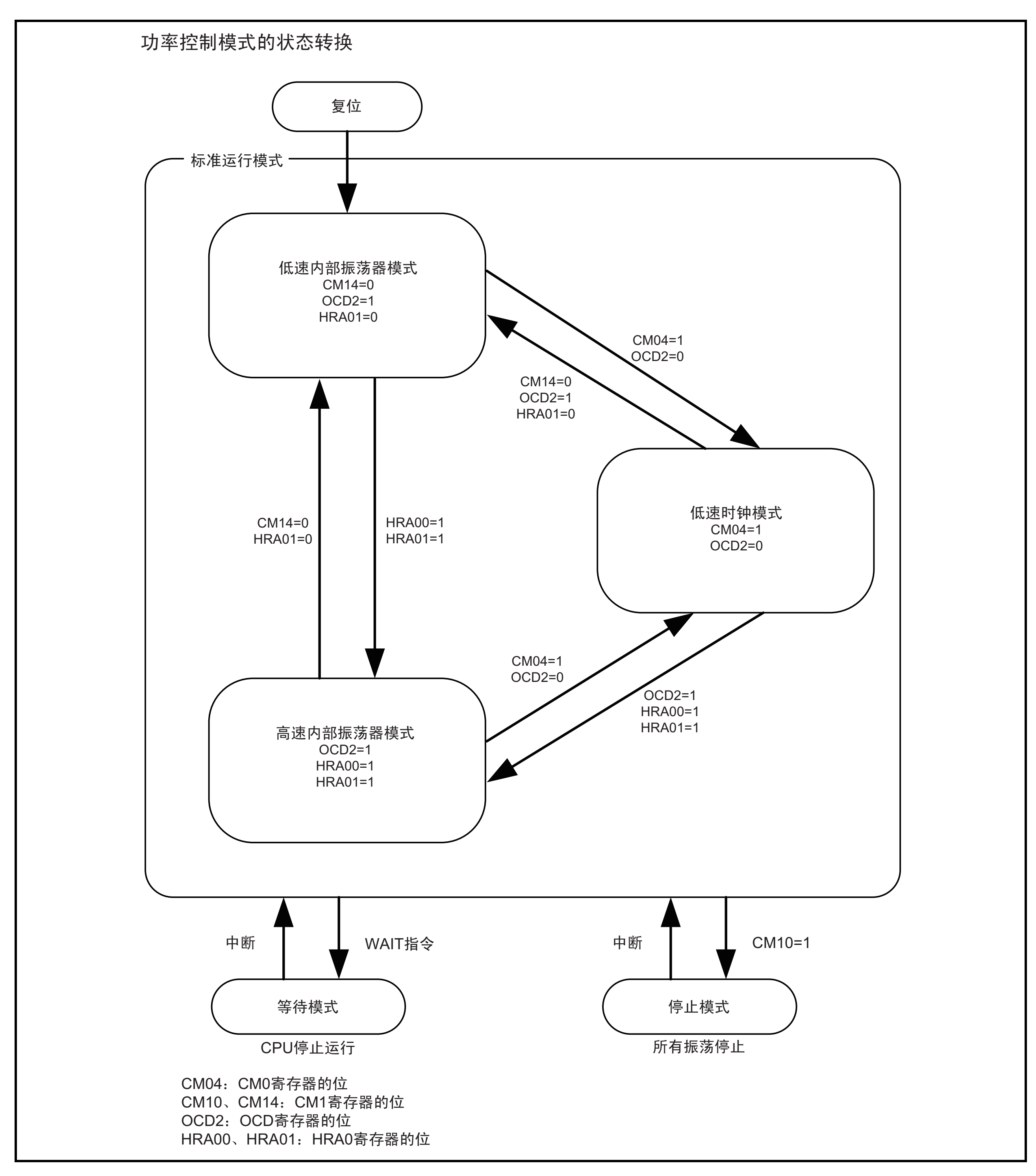


图 11.13 功率控制模式状态转换

11.5 时钟发生电路使用时的注意事项

11.5.1 停止模式

转换至停止模式时，将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效）后，请将 CM1 寄存器的 CM10 位置 “1”（停止模式）。指令队列从将 CM10 位置 “1”（停止模式）的指令开始，先读取 4 字节，再停止程序。

将 CM10 位置 “1” 的指令之后，接着插入 JMP.B 指令后，请至少插入 4 个 NOP 指令。

- 转换至停止模式的程序例

```
        BCLR    1, FMR0         ; CPU改写模式无效
        BSET    0, PRCR         ; 保护解除
        FSET    I               ; 中断允许
        BSET    0, CM1          ; 停止模式
        JMP.B   LABEL_001
LABEL_001:
        NOP
        NOP
        NOP
        NOP
```

11.5.2 等待模式

转换至等待模式时，请将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效）后，再执行 WAIT 指令。指令队列从 WAIT 指令开始，先读取 4 字节，然后停止程序。请在 WAIT 指令之后至少插入 4 个 NOP 指令。

- 执行WAIT指令的程序例

```
        BCLR    1, FMR0         ; CPU改写模式无效
        FSET    I               ; 中断允许
        WAIT                    ; 等待模式
        NOP
        NOP
        NOP
        NOP
```

11.5.3 振荡电路常数

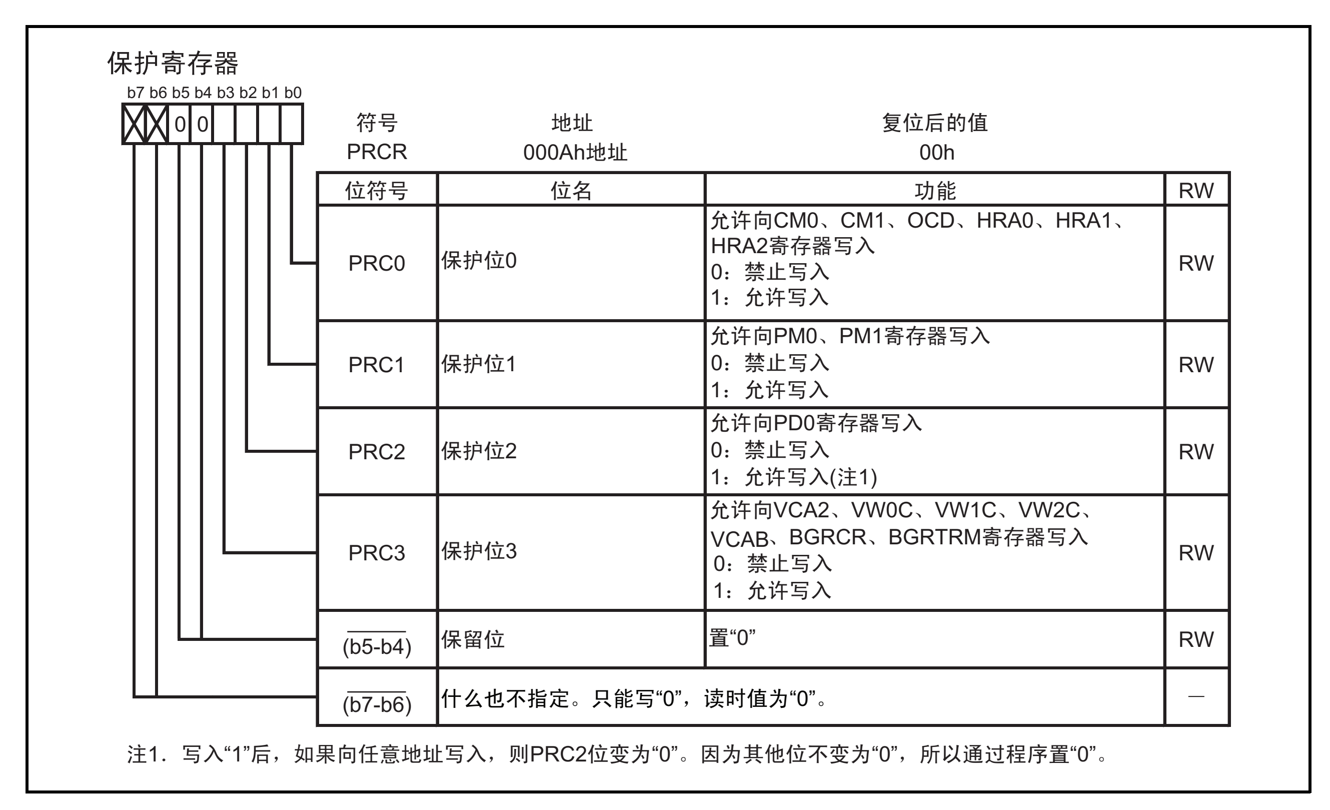
用户系统的最佳振荡电路常数，请与振荡器厂商协商后再作决定。

12. 保护

保护是为了使在程序失控时使重要的寄存器不被轻易改写的功能。

PRCR 寄存器如图 12.1 所示。 PRCR 寄存器所保护的寄存器如下所示：

- 通过PRC0位保护的寄存器：CM0、 CM1、 OCD、 HRA0、 HRA1、 HRA2寄存器。
- 通过PRC1位保护的寄存器：PM0、 PM1寄存器。
- 通过PRC2位保护的寄存器：PD0寄存器。。
- 通过PRC3位保护的寄存器：VCA2、 VW0C、 VW1C、 VW2C、 VCAB寄存器。


保护寄存器

b7 b6 b5 b4 b3 b2 b1 b0：X X 0 0 . . . .

符号	地址	复位后的值
PRCR	000Ah地址	00h

位符号	位名	功能	RW
PRC0	保护位0	允许向CM0、CM1、OCD、HRA0、HRA1、HRA2寄存器写入 0：禁止写入 1：允许写入	RW
PRC1	保护位1	允许向PM0、PM1寄存器写入 0：禁止写入 1：允许写入	RW
PRC2	保护位2	允许向PD0寄存器写入 0：禁止写入 1：允许写入(注1)	RW
PRC3	保护位3	允许向VCA2、VW0C、VW1C、VW2C、VCAB、BGRCR、BGRTRM寄存器写入 0：禁止写入 1：允许写入	RW
— (b5-b4)	保留位	置“0”	RW
— (b7-b6)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．写入“1”后，如果向任意地址写入，则PRC2位变为“0”。因为其他位不变为“0”，所以通过程序置“0”。

图 12.1 PRCR 寄存器

13. 中断

13.1 中断的概要

13.1.1 中断的分类

中断分类如图 13.1 所示。

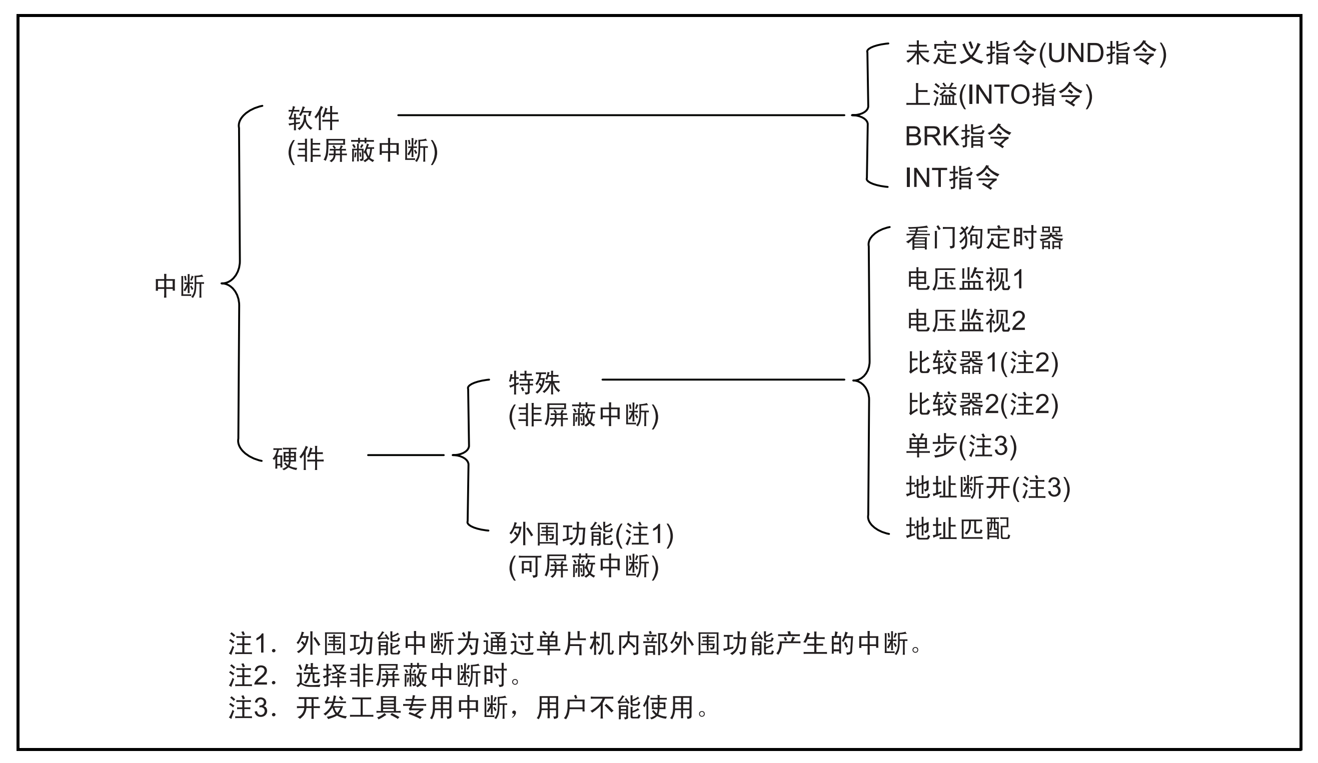


图 13.1 中断的分类

- 可屏蔽中断：能通过中断允许标志 （I标志）允许 （禁止）中断或能通过变更中断优先级改变中断优先权。
- 非屏蔽中断：不能通过中断允许标志 （I标志）允许 （禁止）中断或不能通过变更中断优先级改变中断优先权。

13.1.2 软件中断

通过执行指令产生软件中断。软件中断为非屏蔽中断。

13.1.2.1 未定义指令中断

执行 UND 指令时，产生未定义指令中断。

13.1.2.2 上溢中断

O 标志为 “1”（运算结果上溢）时，如果执行 INTO 指令，则产生上溢中断。通过运算，使 O 标志发生变化的指令如下：

ABS、 ADC、 ADCF、 ADD、 CMP、 DIV、 DIVU、 DIVX、 NEG、 RMPA、 SBB、 SHA、 SUB

13.1.2.3 BRK 中断

执行 BRK 指令时，产生 BRK 中断。

13.1.2.4 INT 指令中断

执行 INT 指令时，产生 INT 指令中断。可通过 INT 指令可指定的软件中断号为 0 ～ 63。因为软件中断号 3 ～ 31 分配给了外围功能中断，所以，通过执行 INT 指令，可执行与外围功能中断相同的中断程序。

软件中断号 0 ～ 31，执行指令时保存 U 标志，将 U 标志置 “0”（选择 ISP）后，执行中断顺序。从中断程序返回时，返回预先保存的 U 标志。软件中断号 32 ～ 63 ，在执行指令时， U 标志不发生变化，此时，使用选择的 SP。

13.1.3 特殊中断

特殊中断为非屏蔽中断。但比较器 1、比较器 2 也可选择为可屏蔽中断。

13.1.3.1 看门狗定时器中断

看门狗定时器中断为通过看门狗定时器产生的中断。看门狗定时器的详细内容请参考 “**16. 看门狗定时器**”。

13.1.3.2 电压监视 1 中断

电压监视 1 中断为通过电压监视 1 电路产生的中断。电压监视 1 电路的详细内容请参考 “**6. 电压检测电路**”。

13.1.3.3 电压监视 2 中断

电压监视 2 中断为通过电压监视 2 电路产生的中断。电压监视 2 电路的详细内容请参考 “**6. 电压检测电路**”。

13.1.3.4 比较器 1 中断

比较器 1 中断为通过比较器 1 产生的中断。可选择非屏蔽中断或可屏蔽中断。比较器 1 的详细内容请参考 “**7. 比较器**”。

13.1.3.5 比较器 2 中断

比较器 2 中断为通过比较器 2 产生的中断。可选择非屏蔽中断或可屏蔽中断。比较器 2 的详细内容请参考 “**7. 比较器**”。

13.1.3.6 单步中断、地址断开中断

单步中断与地址断开中断为开发工具专用中断，请勿使用。

13.1.3.7 地址匹配中断

AIER 寄存器的 AIER0 位与 AIER1 位中任意一个为 “1”（地址匹配中断允许）时，在执行相应 RMAD0 ～ RMAD1 寄存器指示的地址指令之前，产生地址匹配中断。

地址匹配中断的详细内容请参考 “**13.4 地址匹配中断**”。

13.1.4 外围功能中断

外围功能中断为通过单片机内部的外围功能产生的中断。外围功能中断为可屏蔽中断。外围功能中断的中断源请参考 “**表 13.2 可变向量表所配置的中断与向量表的地址**”。另外，外围功能的详细内容请参考各外围功能的说明。

13.1.5 中断与中断向量

1 个向量为 4 个字节。必须给各中断向量设定中断程序的起始地址。接受中断请求时，转移至中断向量所设定的地址。

中断向量如图 13.2 所示。

	MSB	LSB
向量地址(L)	地址的低位	
	地址的中位	
	0 0 0 0	地址的高位
向量地址(H)	0 0 0 0	0 0 0 0

图 13.2 中断向量

13.1.5.1 固定向量表

给固定向量表分配了从 0FFDCh 到 0FFFFh 的地址。

固定向量表如表 13.1 所示。固定向量的向量地址（H）用于 ID 码检查功能，详细内容请参考“20.3 禁止闪存改写功能”。

表 13.1 固定向量表

中断源	向量地址 地址（L）～地址（H）	备注	参考
未定义指令	0FFDCh ～ 0FFDFh	通过 UND 指令中断	R8C/Tiny 系列软件手册
上溢	0FFE0h ～ 0FFE3h	通过 INTO 指令中断	
BRK 指令	0FFE4h ～ 0FFE7h	0FFE7h 地址的内容为 FFh 时，从可变向量表内的向量指示的地址开始执行该指令	
地址匹配	0FFE8h ～ 0FFEBh		13.4 地址匹配中断
单步 （注 1）	0FFECh ～ 0FFEFh		
看门狗定时器 电压监视 1、电压监视 2、 比较器 1、比较器 2	0FFF0h ～ 0FFF3h		16. 看门狗定时器 6. 电压检测电路 7. 比较器
地址断开 （注 1）	0FFF4h ～ 0FFF7h		
（保留）	0FFF8h ～ 0FFFBh		
复位	0FFFCh ～ 0FFFFh		5. 复位

注 1. 为开发工具专用中断，所以请勿使用。

13.1.5.2 可变向量表

从 INTB 寄存器所设定的起始地址开始 256 字节为可变向量表区域。
可变向量表如表 13.2 所示。

表 13.2 可变向量表

中断源	向量地址 （注 1） 地址 （L） ～地址 （H）	软件中断号	中断控制寄存器	参考
BRK 指令 （注 2）	+0 ～ +3(0000h ～ 0003h)	0	—	R8C/Tiny 系列软件手册
比较器 1	+4 ～ +7(0004h ～ 0007h)	1	VCMP1IC	7. 比较器
比较器 2	+8 ～ +11(0008h ～ 000Bh)	2	VCMP2IC	
— （保留）		3 ～ 9	—	—
定时器 RE	+40 ～ +43(0028h ～ 002Bh)	10	TREIC	17.3 定时器 RE
UART2 发送	+44 ～ +47(002Ch ～ 002Fh)	11	S2TIC	18. 串行接口
UART2 接收	+48 ～ +51(0030h ～ 0033h)	12	S2RIC	
键输入	+52 ～ +55(0034h ～ 0037h)	13	KUPIC	13.3 键输入中断
— （保留）		14	—	—
— （保留）		15	—	—
比较 1	+64 ～ +67(0040h ～ 0043h)	16	CMP1IC	17.4 定时器 RF
UART0 发送	+68 ～ +71(0044h ～ 0047h)	17	S0TIC	18. 串行接口
UART0 接收	+72 ～ +75(0048h ～ 004Bh)	18	S0RIC	
— （保留）		19	—	—
— （保留）		20	—	—
$\overline{\text{INT2}}$	+84 ～ +87(0054h ～ 0057h)	21	INT2IC	13.2 $\overline{\text{INT}}$ 中断
定时器 RA	+88 ～ +91(0058h ～ 005Bh)	22	TRAIC	17.1 定时器 RA
— （保留）		23	—	—
定时器 RB	+96 ～ +99(0060h ～ 0063h)	24	TRBIC	17.2 定时器 RB
$\overline{\text{INT1}}$	+100 ～ +103(0064h ～ 0067h)	25	INT1IC	13.2 $\overline{\text{INT}}$ 中断
— （保留）		26	—	—
定时器 RF	+108 ～ +111(006Ch ～ 006Fh)	27	TRFIC	17.4 定时器 RF
比较 0	+112 ～ +115(0070h ～ 0073h)	28	CMP0IC	
$\overline{\text{INT0}}$	+116 ～ +119(0074h ～ 0077h)	29	INT0IC	13.2 $\overline{\text{INT}}$ 中断
$\overline{\text{INT4}}$	+120 ～ +123(0078h ～ 007Bh)	30	INT4IC	
捕捉	+124 ～ +127(007Ch ～ 007Fh)	31	CAPIC	17.4 定时器 RF
软件 （注 2）	+128 ～ +131(0080h ～ 0083h) ～ +252 ～ +255(00FCh ～ 00FFh)	32 ～ 63	—	R8C/Tiny 系列软件手册

注 1. 是从 INTB 寄存器指向的地址开始的相对地址。
注 2. 不可通过 I 标志禁止中断。

13.1.6 中断控制

说明如何允许或者禁止可屏蔽中断以及如何设定接受的优先权。此处说明的内容不适合非屏蔽中断。

通过 FLG 寄存器的 I 标志、 IPL 及各中断控制寄存器的 ILVL2 ～ ILVL0 位来允许 / 禁止可屏蔽中断。另外，各中断控制寄存器的 IR 位指示有无中断请求。

中断控制寄存器如图 13.3 所示； INT0IC、 INT1IC、 INT2IC、 INT4IC 寄存器如图 13.4 所示。

中断控制寄存器(注2)

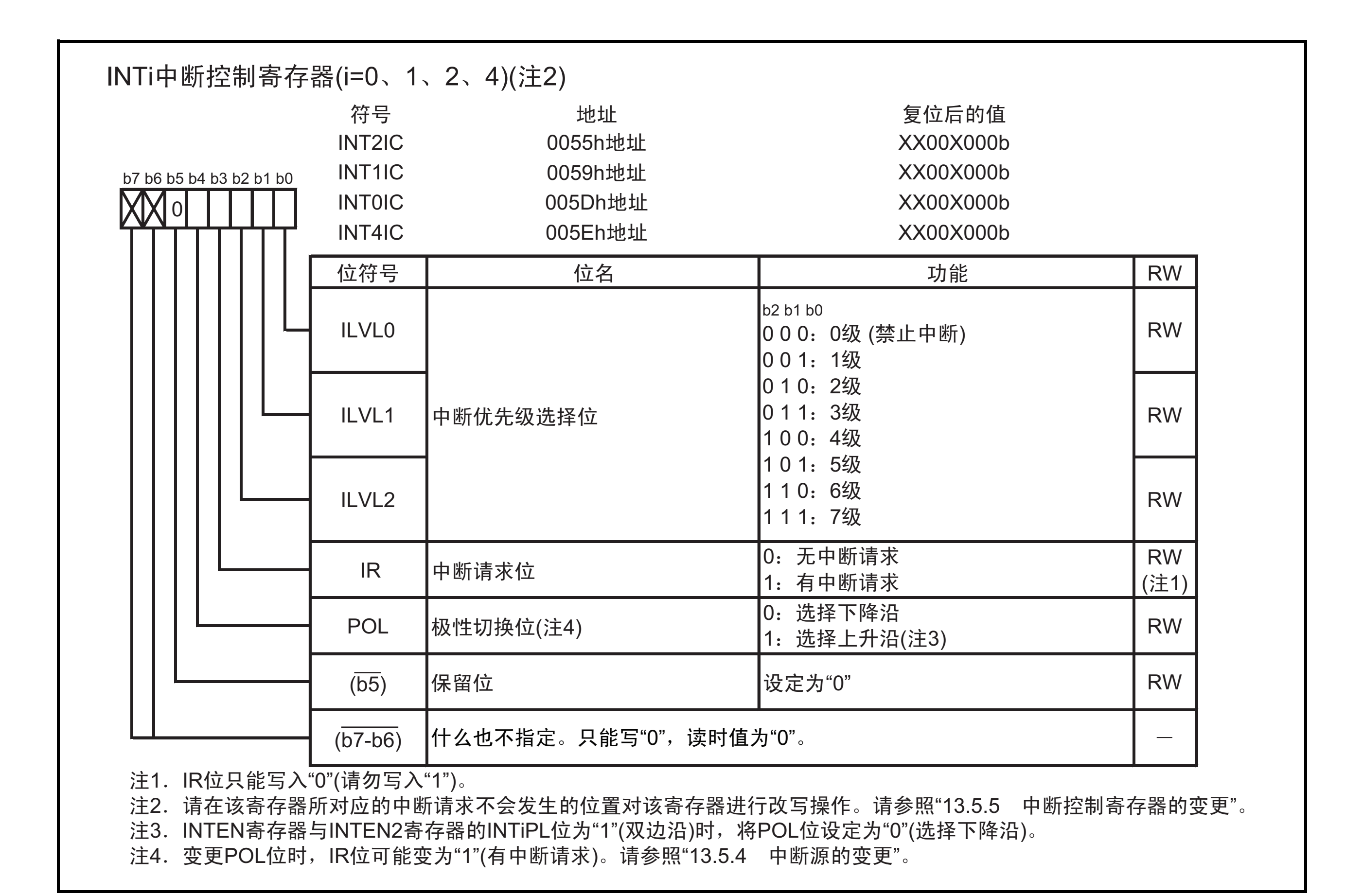
符号	地址	复位后的值
VCMP1IC	0041h地址	XXXXX000b
VCMP2IC	0042h地址	XXXXX000b
TREIC	004Ah地址	XXXXX000b
S2TIC	004Bh地址	XXXXX000b
S2RIC	004Ch地址	XXXXX000b
KUPIC	004Dh地址	XXXXX000b
CMP1IC	0050h地址	XXXXX000b
S0TIC	0051h地址	XXXXX000b
S0RIC	0052h地址	XXXXX000b
TRAIC	0056h地址	XXXXX000b
TRBIC	0058h地址	XXXXX000b
TRFIC	005Bh地址	XXXXX000b
CMP0IC	005Ch地址	XXXXX000b
CAPIC	005Fh地址	XXXXX000b

b7 b6 b5 b4 b3 b2 b1 b0

位符号	位名	功能	RW
ILVL0	中断优先级选择位	b2 b1 b0 0 0 0：0级 (禁止中断) 0 0 1：1级 0 1 0：2级 0 1 1：3级 1 0 0：4级 1 0 1：5级 1 1 0：6级 1 1 1：7级	RW
ILVL1			RW
ILVL2			RW
IR	中断请求位	0：无中断请求 1：有中断请求	RW (注1)
— (b7-b4)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．IR位只能写入“0”(请勿写入“1”)。
注2．请在该寄存器所对应的中断请求不会发生的位置对该寄存器进行改写操作。请参照“13.5.5　中断控制寄存器的变更”。

图 13.3 中断控制寄存器



INTi中断控制寄存器(i=0、1、2、4)(注2)

符号	地址	复位后的值
INT2IC	0055h地址	XX00X000b
INT1IC	0059h地址	XX00X000b
INT0IC	005Dh地址	XX00X000b
INT4IC	005Eh地址	XX00X000b

位符号	位名	功能	RW
ILVL0	中断优先级选择位	b2 b1 b0 0 0 0：0级 (禁止中断) 0 0 1：1级 0 1 0：2级 0 1 1：3级 1 0 0：4级 1 0 1：5级 1 1 0：6级 1 1 1：7级	RW
ILVL1			RW
ILVL2			RW
IR	中断请求位	0：无中断请求 1：有中断请求	RW (注1)
POL	极性切换位(注4)	0：选择下降沿 1：选择上升沿(注3)	RW
$\overline{(b5)}$	保留位	设定为“0”	RW
$\overline{(b7\text{-}b6)}$	什么也不指定。只能写“0”，读时值为“0”。		—

注1．IR位只能写入“0”(请勿写入“1”)。
注2．请在该寄存器所对应的中断请求不会发生的位置对该寄存器进行改写操作。请参照“13.5.5　中断控制寄存器的变更”。
注3．INTEN寄存器与INTEN2寄存器的INTiPL位为“1”(双边沿)时，将POL位设定为“0”(选择下降沿)。
注4．变更POL位时，IR位可能变为“1”(有中断请求)。请参照“13.5.4　中断源的变更”。

图 13.4　　INT0IC、 INT1IC、 INT2IC、 INT4IC 寄存器

13.1.6.1 I 标志

I 标志允许或者禁止可屏蔽中断。 I 标志为 “1”（允许）时，允许可屏蔽中断；为 “0”（禁止）时，禁止所有的可屏蔽中断。

13.1.6.2 IR 位

产生中断请求时， IR 位为 “1”（有中断请求）。接受中断请求并转移至相应的中断向量后， IR 位为 “0”（无中断请求）。

通过程序， IR 位可变为 “0”。不能写 “1”。

13.1.6.3 ILVL2 ～ ILVL0 位、 IPL

可通过 ILVL2 ～ ILVL0 位设定中断优先级。

中断优先级的设定如表 13.3 所示；通过 IPL 允许的中断优先级如表 13.4 所示。

接受中断请求的条件如下所示：

- I标志 = 1
- IR位 = 1
- 中断优先级 ＞IPL

I 标志、 IR 位、 ILVL2 ～ ILVL0 位与 IPL 相互独立，互不影响

表 13.3 中断优先级的设定

ILVL2 ～ ILVL0	中断优先级	优先顺序
000b	0 级 （中断禁止）	—
001b	1 级	低
010b	2 级	↓
011b	3 级	
100b	4 级	
101b	5 级	
110b	6 级	
111b	7 级	高

表 13.4 通过 IPL 允许的中断优先级

IPL	允许的中断优先级
000b	允许 1 级及 1 级以上
001b	允许 2 级及 2 级以上
010b	允许 3 级及 3 级以上
011b	允许 4 级及 4 级以上
100b	允许 5 级及 5 级以上
101b	允许 6 级及 6 级以上
110b	允许 7 级及 7 级以上
111b	禁止所有的可屏蔽中断

13.1.6.4 中断顺序

对从接受中断请求到执行中断程序为止的中断顺序加以说明。

指令执行过程中产生中断请求时，该指令执行结束后，判定优先级，从下一周期转移至中断顺序。但是，SMOVB、 SMOVF、 SSTR、 RMPA 各指令在指令执行过程中，产生中断请求时，暂停指令的运行，转移至中断顺序。

中断顺序运行如下。

中断顺序的执行时间如图 13.5 所示。

1. 通过读取00000h地址， CPU获得中断信息 （中断号、中断请求级别）。此后，符合条件的中断的IR位变为 “0”（无中断请求）。
2. 将中断顺序前的FLG寄存器保存至CPU内部的暂存器 （注1）。
3. FLG寄存器中， I标志、 D标志、 U标志变为：
   I标志为 “0”（中断禁止）
   D标志为 “0”（禁止单步中断）
   U标志为 “0”（指定ISP）
   但在执行软件中断号32～63的INT指令时， U标志不发生变化。
4. 将CPU内部的暂存器 （注1）保存至堆栈。
5. 将PC保存至堆栈。
6. 在IPL中设定接受中断的中断优先级。
7. 将中断向量中所设定的中断程序起始地址放入PC。

中断顺序结束后，从中断程序的起始地址开始执行指令。

注 1. 用户不可使用。

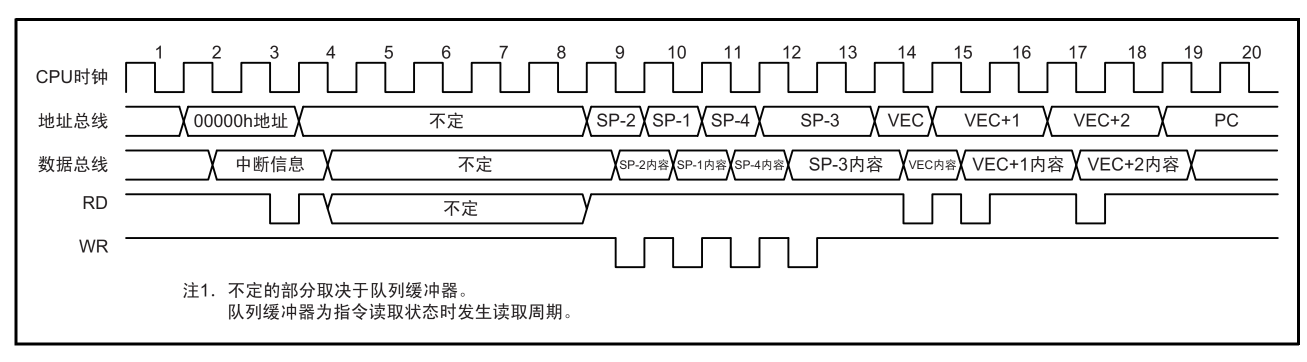


图 13.5 中断顺序执行时间

13.1.6.5 中断响应时间

中断响应时间如图 13.6 所示。中断响应时间为从产生中断请求开始到执行中断程序内的第一条指令为止的时间。这段时间由从产生中断请求时起到结束当时正在执行的指令为止的时间 （见图 13.6 中的 (a)）与执行中断顺序的时间 （20 个周期，见图 13.6 中的 (b)）所构成。

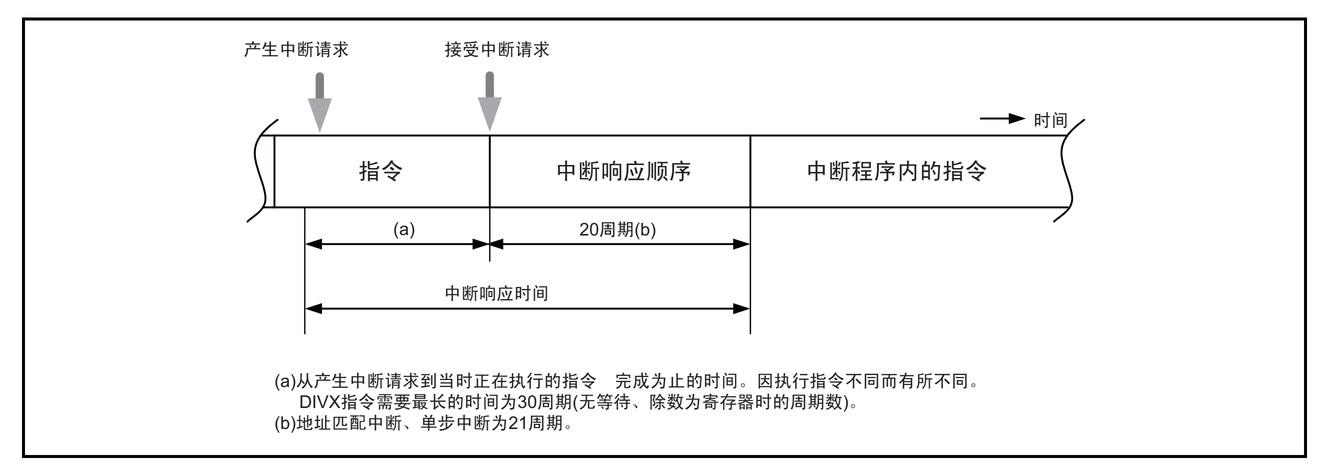


图 13.6　　中断响应时间

13.1.6.6 接受中断请求时的 IPL 的变化

接受可屏蔽中断的中断请求时，在 IPL 中设定所接受中断的中断优先级。

接受软件中断或者特殊中断请求时，在 IPL 中设定表 13.5 所示的值。

接受软件中断或者特殊中断时的 IPL 的值如表 13.5 所示。

表 13.5　　接受软件中断与特殊中断时的 IPL 的值

无中断优先级的中断源	设定的 IPL 值
看门狗定时器、电压监视 1、电压监视 2、比较器 1 （注 1）、比较器 2 （注 1）、地址断开	7
软件、地址匹配、单步	不发生变化

注 1.　选择非屏蔽中断时

13.1.6.7 寄存器保存

中断顺序时，将 FLG 寄存器与 PC 保存至堆栈。

首先将 PC 的高 4 位与 FLG 寄存器的高 4 位 （IPL）、低 8 位合计 16 位保存至堆栈，然后保存 PC 的低 16 位。

中断请求接受前后的堆栈状态如图 13.7 所示。

请通过程序将其他必要的寄存器保存至中断程序的开头。使用 PUSHM 指令时，可通过 1 条指令保存此时正在使用的寄存器组的多个寄存器 （注 1）。

注 1. 可从 R0、 R1、 R2、 R3、 A0、 A1、 SB、 FB 寄存器中进行选择。

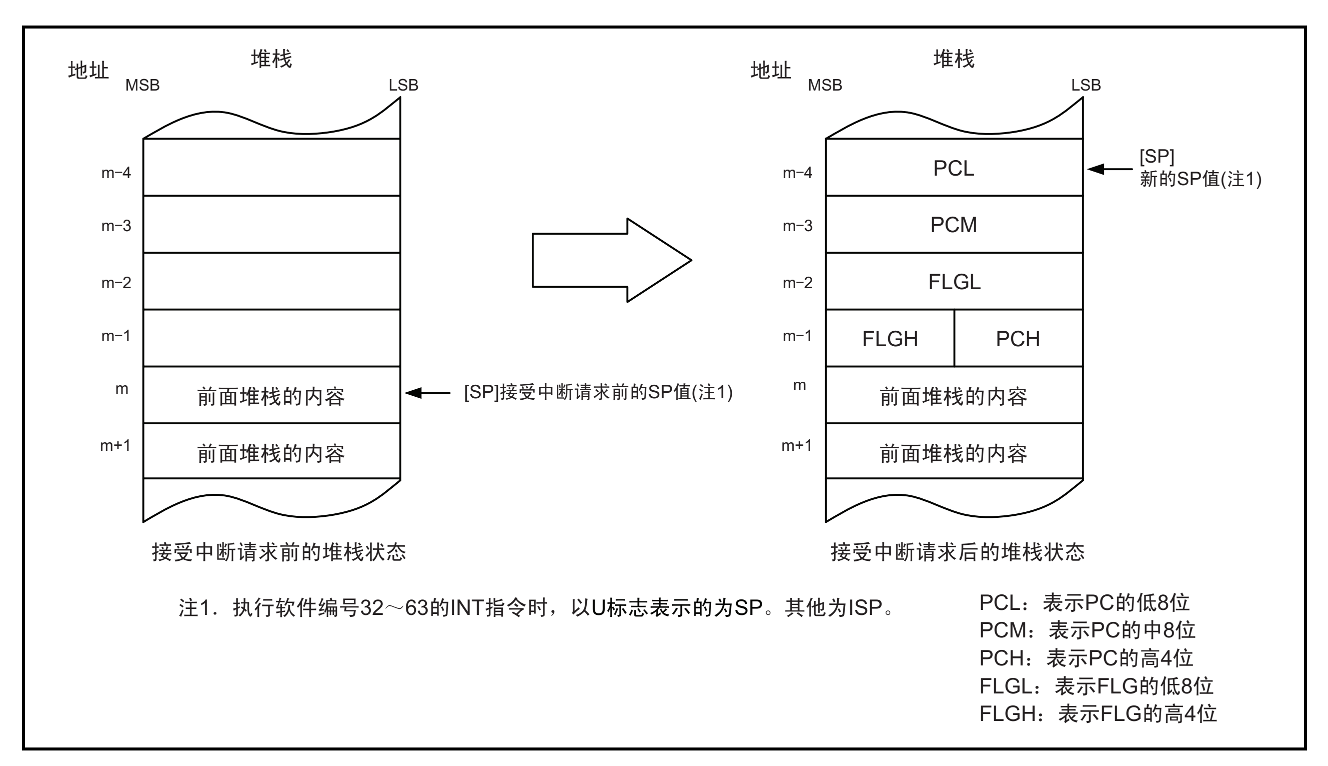


图 13.7 中断请求接受前后的堆栈状态

作为中断顺序的一部分来执行的寄存器保存操作，每次 8 位分 4 次进行保存。
寄存器保存操作如图 13.8 所示。

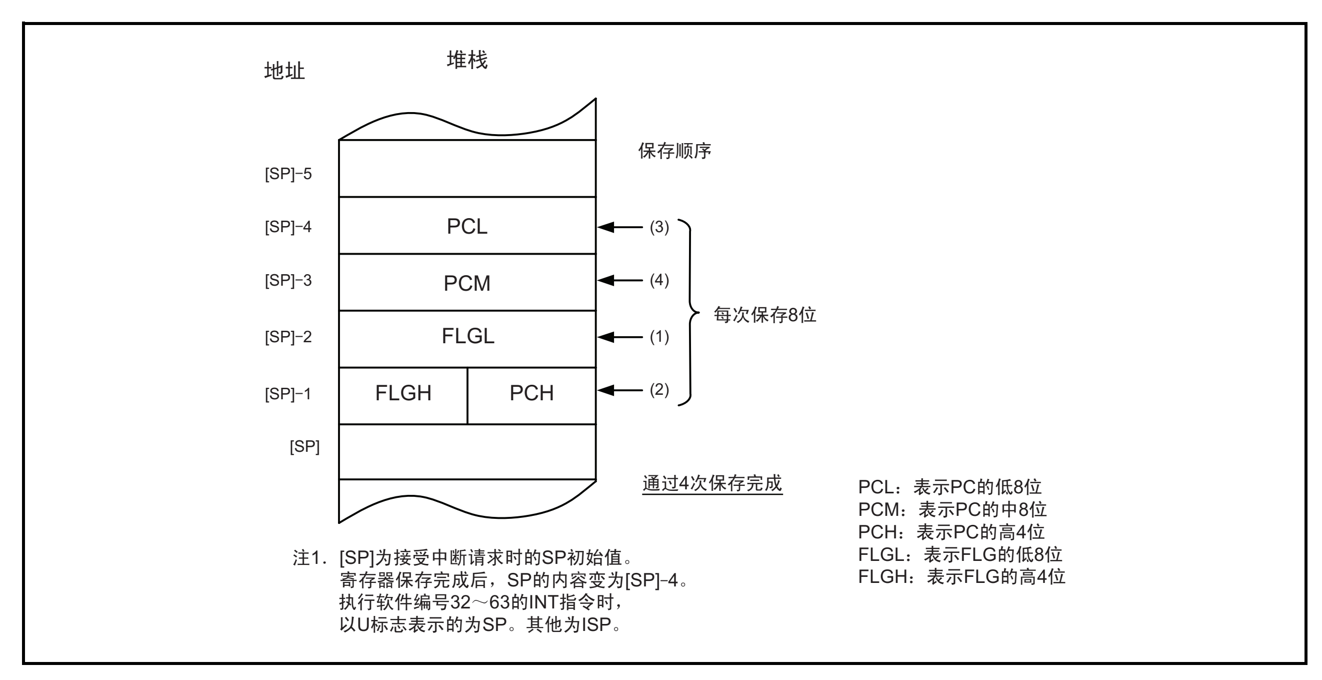


图 13.8 寄存器保存操作

13.1.6.8　　从中断程序返回

在中断程序的最后，执行 REIT 指令时，返回保存至堆栈的中断顺序之前的 FLG 寄存器与 PC。此后，返回至接受中断请求之前所执行的程序。

REIT 指令执行前，请使用 POPM 指令等，返回通过中断程序保存的寄存器。

13.1.6.9　　中断优先级

正在执行 1 个指令时，如果产生 2 个或 2 个以上的中断请求，接受优先级高的中断。

通过 ILVL2 ～ ILVL0 位，可任意选择可屏蔽中断 （外围功能）的优先级。但中断优先级为同一设定值时，接受硬件设定的优先级高的中断。

通过硬件设定看门狗定时器中断等特殊中断的优先级。

硬件中断的中断优先级如图 13.9 所示。

软件中断不受中断优先级的影响。执行指令时，执行中断程序。

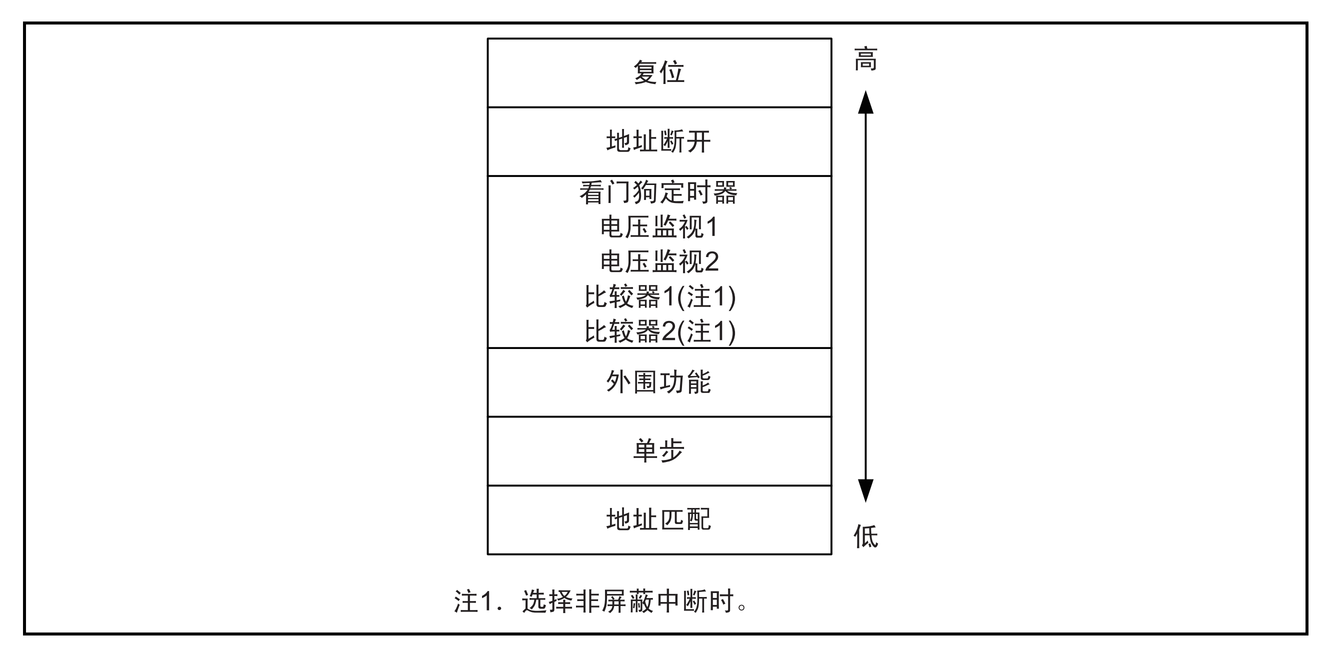


图 13.9　　硬件中断的中断优先级

13.1.6.10 中断优先级判定电路

中断优先级判定电路为用于选择最高优先级中断的电路。

中断优先级判定电路如图 13.10 所示。

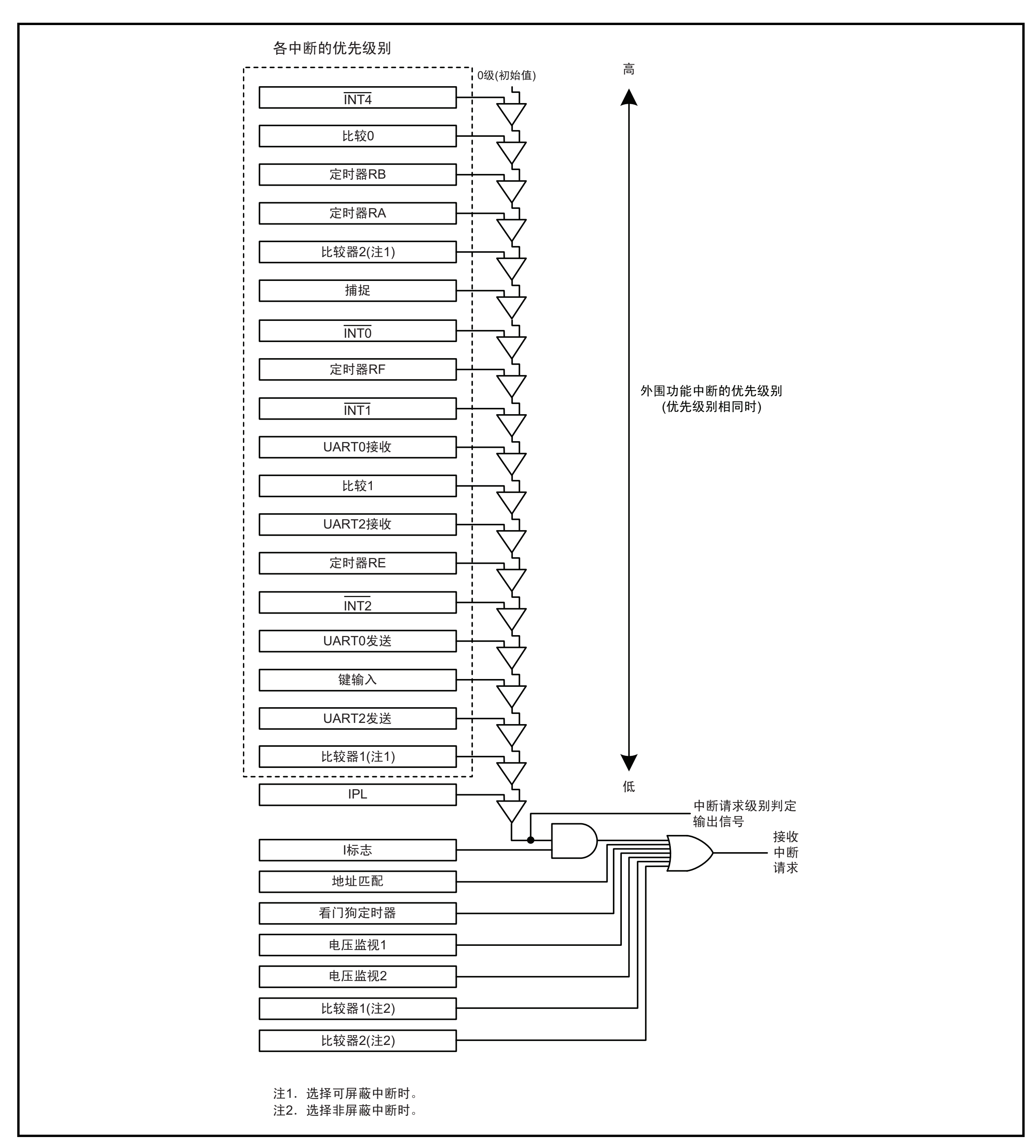


图 13.10 中断优先级判定电路

13.2 INT 中断

13.2.1 INTi 中断（i=0、 1、 2、 4）

INTi 中断为通过 INTi 输入产生的中断。 INT 中断的引脚结构如表 13.6 所示。使用 INTi 中断时，请将 INTEN 寄存器及 INTEN2 寄存器的 INTiEN 位置 “1”（允许）。可通过 INTEN 寄存器、 INTEN2 寄存器的 INTiPL 位与 INTiIC 寄存器的 POL 位来选择极性。

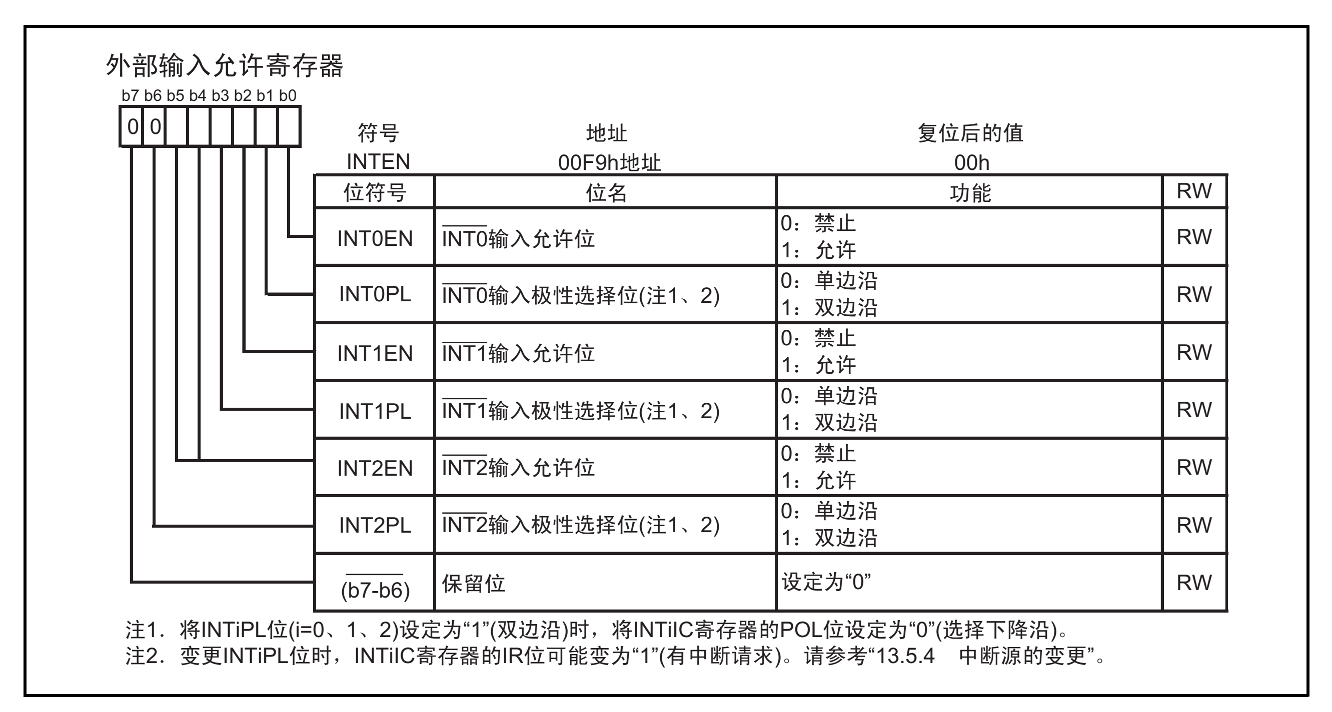
另外，也可通过拥有 3 种采样时钟的数字滤波器进行输入。

INTEN 寄存器如图 13.11 所示， INTF 寄存器如图 13.12 所示， INTEN2 寄存器如图 13.13 所示， INTF2 寄存器如图 13.14 所示。

表 13.6 INT 中断的引脚结构

引脚名称	输入 / 输出	功能
INT0 (P4_5)	输入	INT0 中断输入、定时器 RB 外部触发输入
INT1 （P1_5 、 P1_7、 P3_6 中的任意一个 （注 1））	输入	INT1 中断输入
INT2 (P3_2)	输入	INT2 中断输入
INT4 (P0_6)	输入	INT4 中断输入

注 1. 可通过 PMR 寄存器的 INT1SEL 位与 TRAIOC 寄存器的 TIOSEL 位，选择 INT1 引脚。详细情况请参考 “8. I/O 端口”。



位符号	位名	功能	RW
INT0EN	INT0输入允许位	0：禁止 1：允许	RW
INT0PL	INT0输入极性选择位(注1、2)	0：单边沿 1：双边沿	RW
INT1EN	INT1输入允许位	0：禁止 1：允许	RW
INT1PL	INT1输入极性选择位(注1、2)	0：单边沿 1：双边沿	RW
INT2EN	INT2输入允许位	0：禁止 1：允许	RW
INT2PL	INT2输入极性选择位(注1、2)	0：单边沿 1：双边沿	RW
(b7-b6)	保留位	设定为“0”	RW

注1．将INTiPL位(i=0、1、2)设定为“1”(双边沿)时，将INTiIC寄存器的POL位设定为“0”(选择下降沿)。
注2．变更INTiPL位时，INTiIC寄存器的IR位可能变为“1”(有中断请求)。请参考“13.5.4 中断源的变更”。

图 13.11 INTEN 寄存器

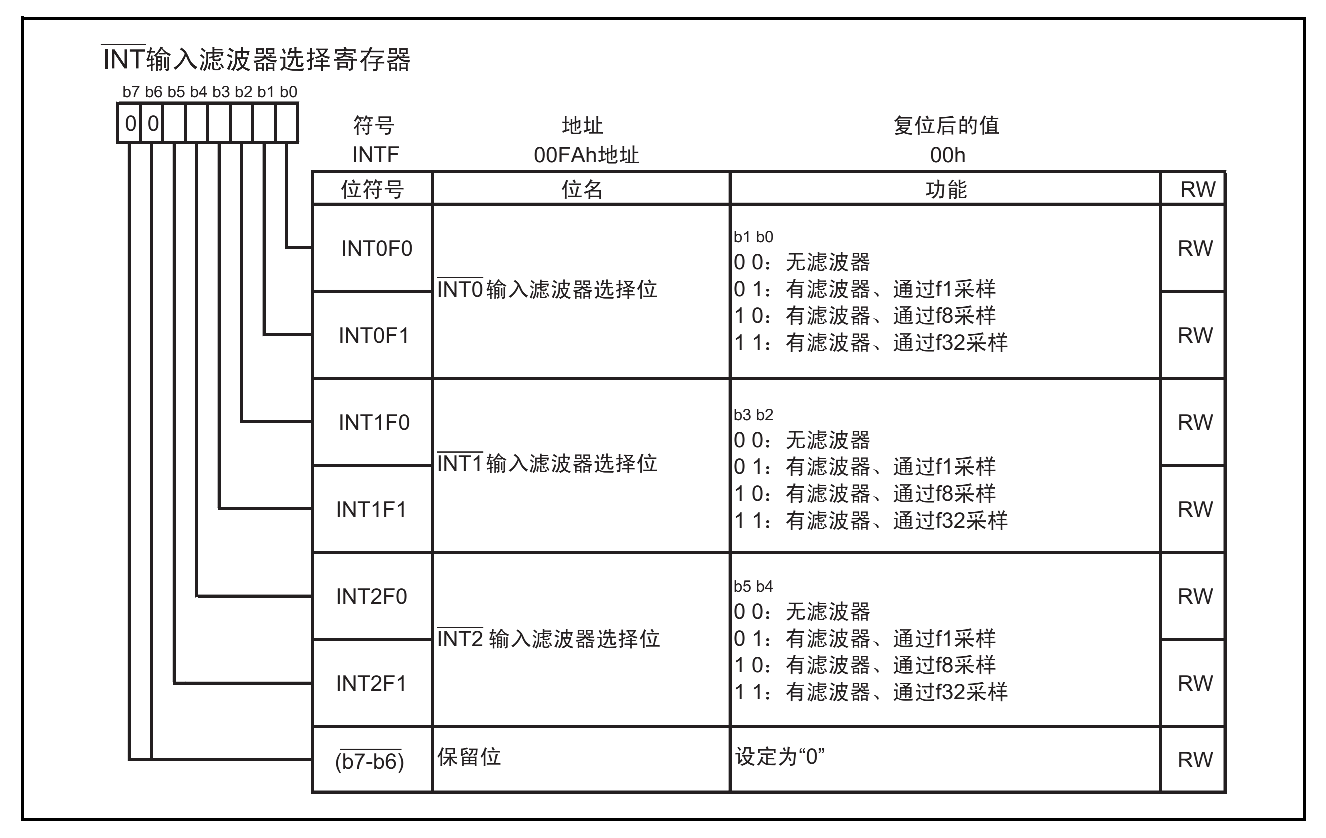


图 13.12 INTF 寄存器

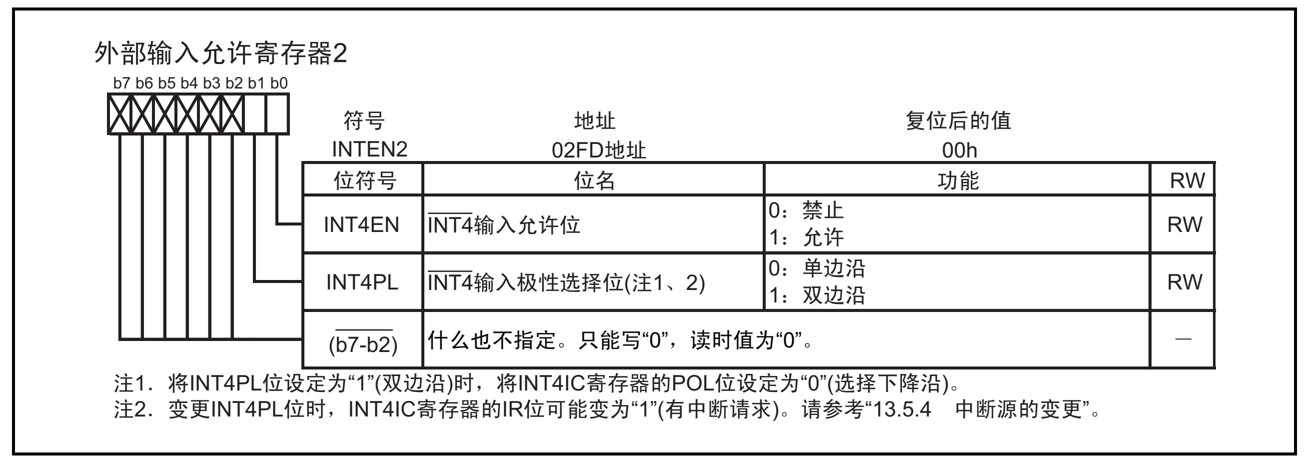


图 13.13 INTEN2 寄存器



INT输入滤波器选择寄存器2

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
INTF2	02FEh地址	00h

位符号	位名	功能	RW
INT4F0	INT4输入滤波器选择位	b1 b0 0 0：无滤波器 0 1：有滤波器、通过f1采样 1 0：有滤波器、通过f8采样 1 1：有滤波器、通过f32采样	RW
INT4F1			RW
(b7-b2)	什么也不指定。只能写“0”，读时值为“0”。		—

图 13.14 INTF2 寄存器

13.2.2 INTi 输入滤波器（i=0、 1、 2、 4）

INTi 输入拥有数字滤波器。可通过 INTF 寄存器与 INTF2 寄存器的 INTiF0 ～ INTiF1 位，选择采样时钟。每个采样时钟对 INTi 的电平进行采样，电平 3 次达到一致时， INTiIC 寄存器的 IR 位变为 “1”（有中断请求）。

INTi 输入滤波器的结构如图 13.15 所示； INTi 输入滤波器运行例如图 13.16 所示。

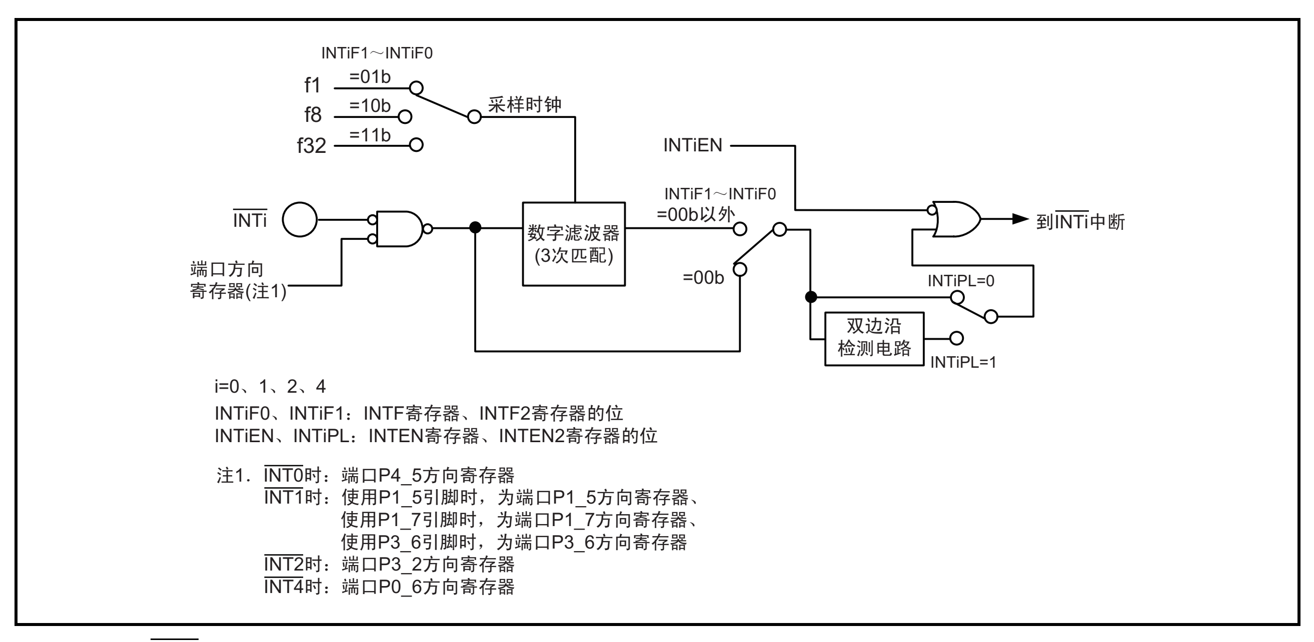


图 13.15 INTi 输入滤波器的结构

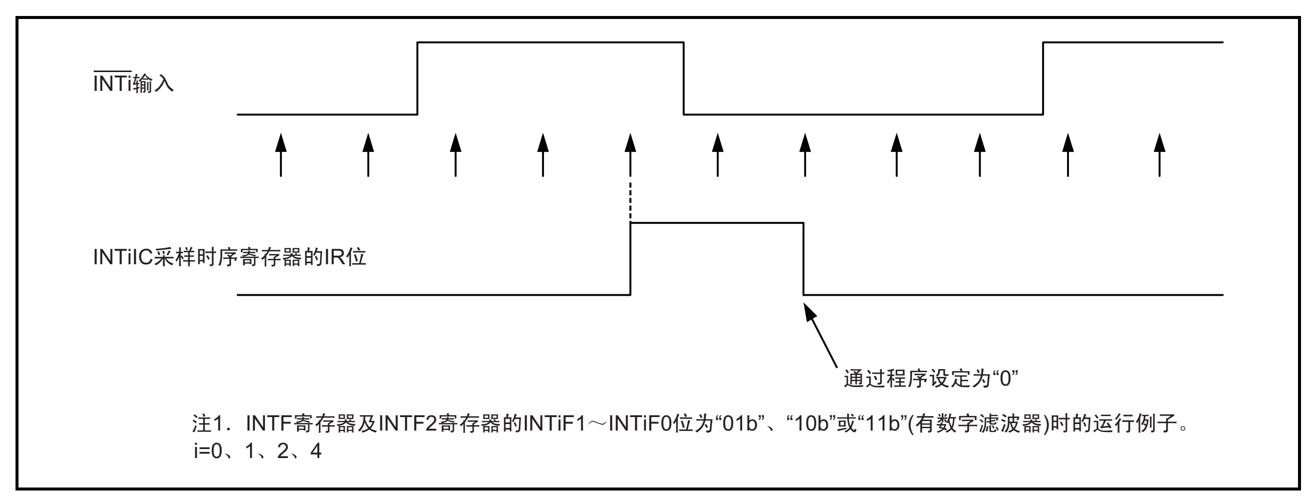


图 13.16 INTi 输入滤波器的运行例

13.3 键输入中断

$\overline{KI0}$ ～ $\overline{KI3}$ 引脚中，任意一个输入边沿均可产生键输入中断请求。键输入中断的引脚结构如表 13.7 所示。键输入中断也可作为解除等待模式或停止模式的键唤醒功能使用。

通过 KIEN 寄存器的 KIiEN 位 （i=0 ～ 3），可选择是否将引脚作为 $\overline{KIi}$ 输入使用。另外，可通过 KIEN 寄存器的 KIiPL 位，选择输入极性。

将 KIiPL 位置 “0”（下降沿）的 KIi 引脚输入 “L” 电平时，其他 $\overline{KI0}$ ～ $\overline{KI3}$ 引脚的输入不可作为中断进行检测。同样，将 KIiPL 位置 “1”（上升沿）的 $\overline{KIi}$ 引脚输入 “H” 电平时，其他 $\overline{KI0}$ ～ $\overline{KI3}$ 引脚的输入不可作为中断进行检测。

键输入中断的框图如图 13.17 所示。

表 13.7 键输入中断的引脚结构

引脚名称	输入 / 输出	功能
$\overline{KI0}$ (P0_7 或 P1_0 （注 1）)	输入	$\overline{KI0}$ 输入
$\overline{KI1}$ (P1_1 或 P6_6 （注 2）)	输入	$\overline{KI1}$ 输入
$\overline{KI2}$ (P1_2)	输入	$\overline{KI2}$ 输入
$\overline{KI3}$ (P1_3)	输入	$\overline{KI3}$ 输入

注 1. 通过 PINSR4 寄存器的 KI0SEL 位，可选择 $\overline{KI0}$ 引脚。详细内容请参考 “8. I/O 端口”。
注 2. 通过 PINSR4 寄存器的 KI1SEL 位，可选择 $\overline{KI1}$ 引脚。详细内容请参考 “8. I/O 端口”。

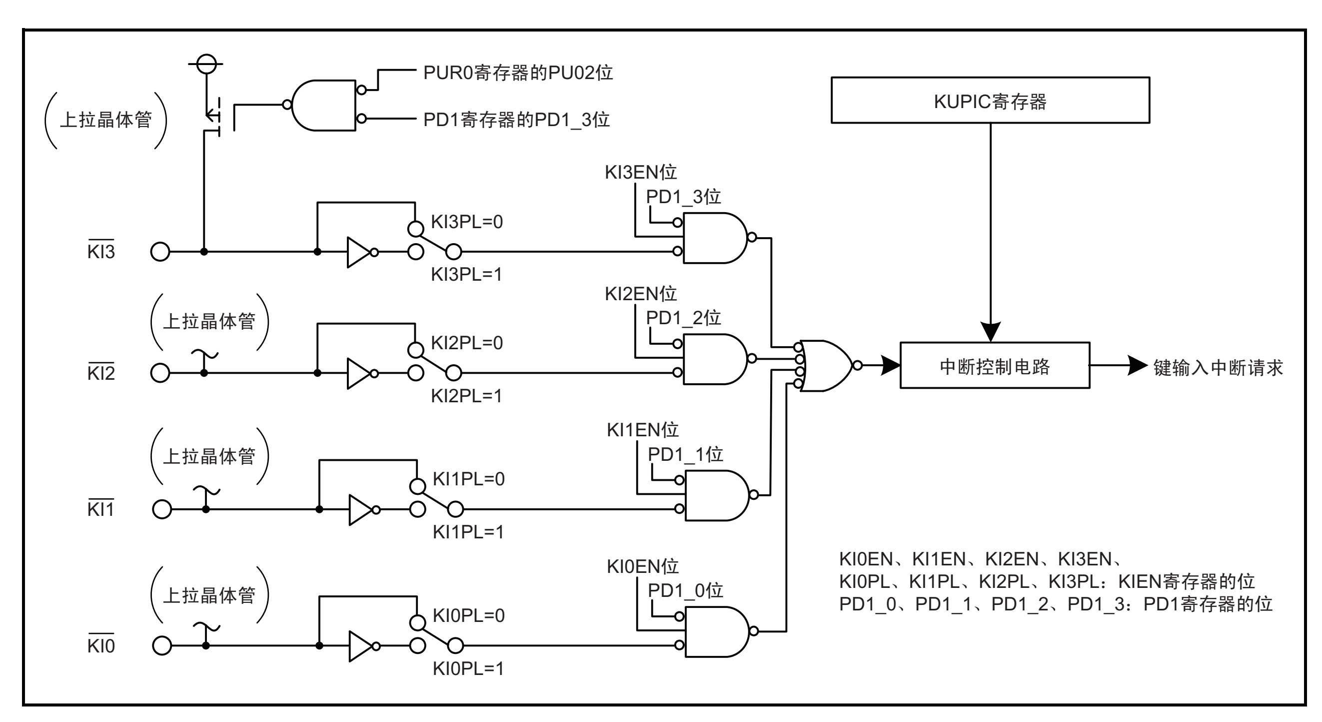


图 13.17　　键输入中断的框图



键输入允许寄存器 (注1)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
KIEN	00FBh地址	00h

位符号	位名	功能	RW
KI0EN	KI0输入允许位	0：禁止 1：允许	RW
KI0PL	KI0输入极性选择位	0：下降沿 1：上升沿	RW
KI1EN	KI1输入允许位	0：禁止 1：允许	RW
KI1PL	KI1输入极性选择位	0：下降沿 1：上升沿	RW
KI2EN	KI2输入允许位	0：禁止 1：允许	RW
KI2PL	KI2输入极性选择位	0：下降沿 1：上升沿	RW
KI3EN	KI3输入允许位	0：禁止 1：允许	RW
KI3PL	KI3输入极性选择位	0：下降沿 1：上升沿	RW

注1．变更KIEN寄存器时，KUPIC寄存器的IR位可能变为“1”(有中断请求)的情况。请参考“13.5.4　中断源的变更”。

图 13.18　　KIEN 寄存器

13.4 地址匹配中断

执行 RMADi(i=0 ～ 1) 寄存器指示地址的指令之前，产生地址匹配中断请求。该中断作为调试程序的暂停功能使用。另外，使用内部调试程序时，请勿通过用户系统设定地址匹配中断（AIER、RMAD0、RMAD1 寄存器、固定向量表）。

请在 RMADi(i=0 ～ 1) 中设定指令的起始地址。可通过 AIER0 寄存器的 AIER0 与 AIER1 位，选择中断的禁止或允许。地址匹配中断不受 I 标志或 IPL 的影响。

接受地址匹配中断请求时保存的 PC 值，（参考 “13.1.6.7 寄存器保存”），因 RMADi 寄存器指示地址的指令不同，而有所不同（正确的返回地址未保存在堆栈中）。因此，从地址匹配中断返回时，请以下述任意一种方法返回。

- 改写堆栈内容，通过REIT指令返回。
- 使用POP指令等，将堆栈返回至接受中断请求之前的状态，并通过转移指令返回。

接受地址匹配中断请求时保存的 PC 值如表 13.8 所示； AIER、 RMAD0 ～ RMAD1 寄存器如表 13.9 所示。

表 13.8 接受地址匹配中断请求时保存的 PC 值

RMADi 寄存器（i=0 ～ 1）指示地址的指令	保存的 PC 值（注 1）
• 操作码为 2 字节指令（注 2） • 操作码为 1 字节指令（注 2） ADD.B:S #IMM8,dest SUB.B:S #IMM8,dest AND.B:S #IMM8,dest OR.B:S #IMM8,dest MOV.B:S #IMM8,dest STZ #IMM8,dest STNZ #IMM8,dest STZX #IMM81,#IMM82,dest CMP.B:S #IMM8,dest PUSHM src POPM dest JMPS #IMM8 JSRS #IMM8 MOV.B:S #IMM8,dest （但， dest=A0 或 A1）	RMADi 寄存器指示的地址 +2
除上述外	RMADi 寄存器指示的地址 +1

注 1. 保存的 PC 值：请参考 “13.1.6.7 寄存器保存”。

注 2. 操作码：参考 R8C/Tiny 系列软件手册 (RCJ09B0006)。
“第4章 指令码/周期数”的各章节中有表示指令代码的图。
图的粗框图部分为操作码。

表 13.9 地址匹配中断源与相关寄存器的对应表

地址匹配中断源	地址匹配中断允许位	地址匹配中断寄存器
地址匹配中断 0	AIER0	RMAD0
地址匹配中断 1	AIER1	RMAD1

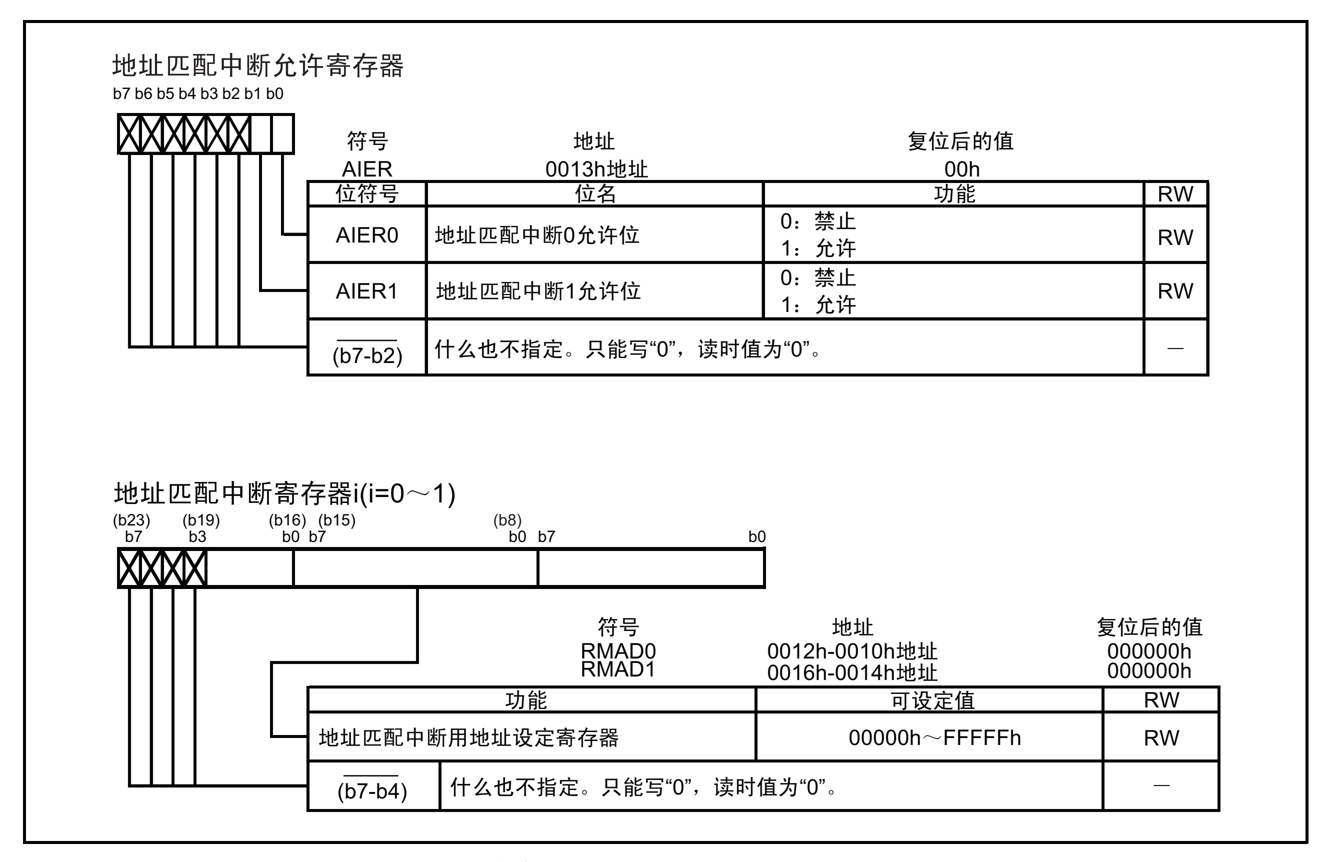


图 13.19 AIER、 RMAD0 ～ RMAD1 寄存器

13.5 使用中断时的注意事项

13.5.1 00000h 地址的读取

请勿通过程序读取 00000h 地址。接受可屏蔽中断的中断请求时，CPU 在中断顺序中从 00000h 地址读取中断信息 （中断号与中断请求级别）。此时，已接受中断的 IR 位为 “0”。

通过程序读取 00000h 地址时，允许中断中，只有优先级最高的中断的 IR 位为 “0”。因此，有时会取消中断或产生未预期中断的情况。

13.5.2 SP 的设定

请在接受中断之前，给 SP 设定值。复位后， SP 为 “0000h”。因此，如果在给 SP 设定值之前接受中断，会引起失控。

13.5.3 外部中断、键输入中断

$\overline{\text{INT0}}$、 $\overline{\text{INT1}}$、 $\overline{\text{INT2}}$、 $\overline{\text{INT4}}$ 引脚、 $\overline{\text{KI0}}$ ～ $\overline{\text{KI3}}$ 引脚的输入信号需要电特性的外部中断 $\overline{\text{INTi}}$ 输入 （i = 0、1、 2、 4）显示的 “L” 电平宽度或 “H” 电平宽度，而与 CPU 运行时钟无关。［详细内容请参考 “表 22.17 （V_{CC} = 5V）、表 22.23 （V_{CC} = 3V）、表 22.29 （V_{CC} = 2.2V） 外部中断 $\overline{\text{INTi}}$ 输入 （i = 0、1、2、4）”］。

13.5.4 中断源的变更

变更中断源时，存在中断控制寄存器的 IR 位变为 “1”（有中断请求）的情况。使用中断时，请在变更中断源以后，将 IR 位置 “0”（无中断请求）。

此处所讲的中断源的变更包括可改变分配给各软件中断号的中断源・极性・时序等所有因素。因此，外围功能的模式变更等与中断源・极性・时序有关时，请在变更这些因素后，将 IR 位置 “0”（无中断请求）。外围功能的中断请参考各外围功能。

中断源的变更顺序例如图 13.20 所示。

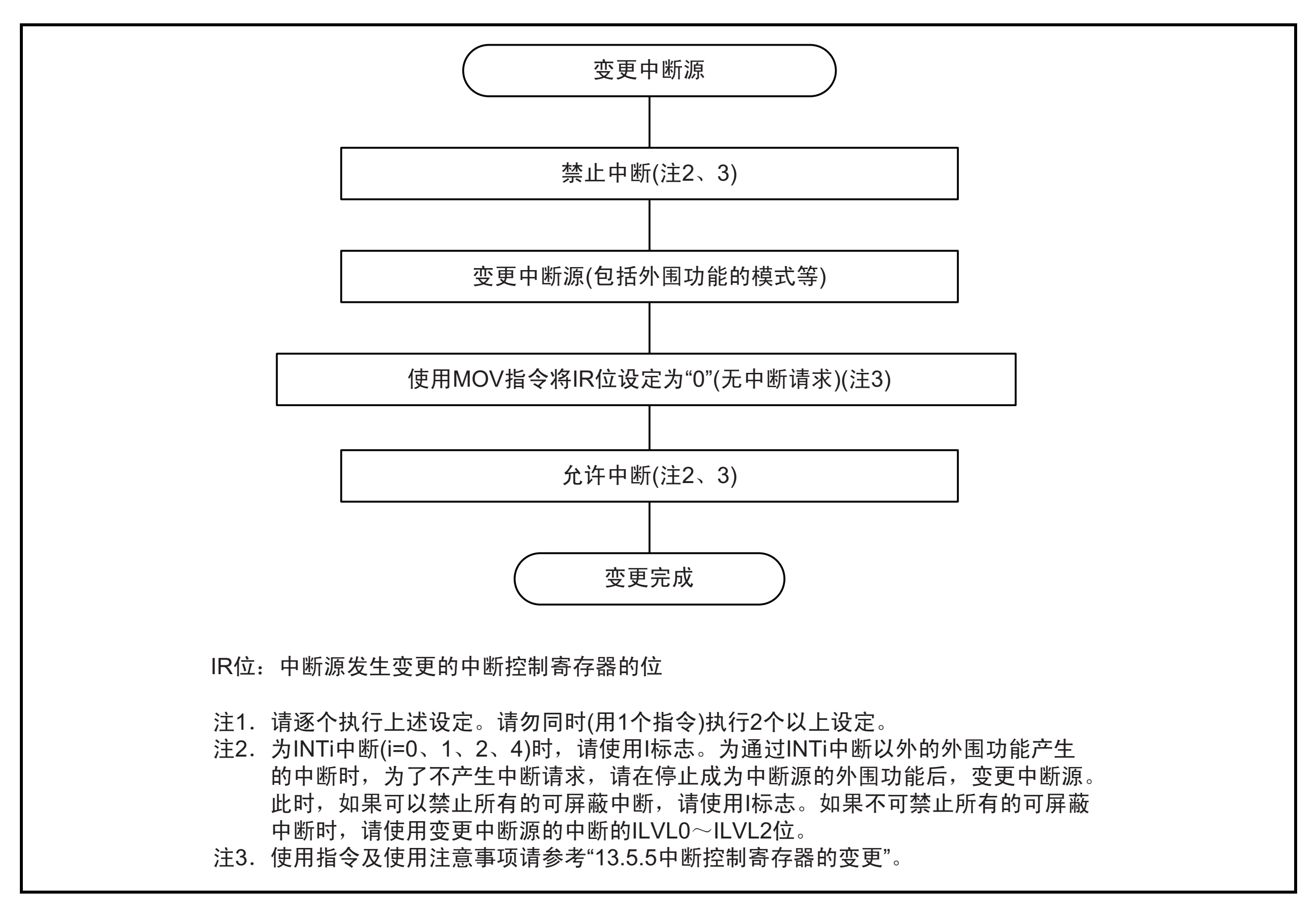


图 13.20 中断源的变更顺序例

13.5.5 中断控制寄存器的变更

1. 请在不产生与中断控制寄存器相对应的中断请求处，变更中断控制寄存器。有可能产生中断请求时，请在禁止中断后，变更中断控制寄存器。

2. 禁止中断并变更中断控制寄存器时，请注意所使用的指令。
   IR位以外的位的变更
   执行指令时，如果产生与该寄存器相对应的中断请求，会出现IR位不为 “1”（有中断请求），忽视中断的情况。出现上述问题时，请使用以下指令变更寄存器。
   对象指令...... AND、 OR、 BCLR、 BSET

   IR位的变更
   将IR位置 “0”（无中断请求）时，有时会出现通过所使用的指令， IR位不变为 “0”的情况。请使用MOV指令，将IR位置 “0”。

3. 使用I标志禁止中断时，请按照以下的参考程序例，设定I标志。（参考程序例的中断控制寄存器的变更，请参考2。）

因受内部总线与指令队列缓冲的影响，在中断控制寄存器变更之前， I标志变为 “1”（中断允许）。为避免上述情况的发生请使用例 1 ～例 3。

例 1：通过 NOP 指令，等待至中断控制寄存器变更的例子

```
INT_SWITCH1:
FCLR    I               ; 中断禁止
AND.B   #00H,0056H      ; 将TRAIC寄存器置 “00h”
NOP                     ;
NOP
FSET    I               ; 中断允许
```

例 2：通过虚读，等待 FSET 指令的例子

```
INT_SWITCH2:
FCLR    I               ; 中断禁止
AND.B   #00H, 0056H     ; 将TRAIC寄存器置 “00h”
MOV.W   MEM, R0         ; 虚读
FSET    I               ; 中断允许
```

例 3：通过 POPC 指令，变更 I 标志的例子

```
INT_SWITCH3:
PUSHC   FLG
FCLR    I               ; 中断禁止
AND.B   #00H, 0056H     ; 将TRAIC寄存器置 “00h”
POPC    FLG             ; 中断允许
```

14. ID 码区域

14.1 概要

ID 码区域用于在标准串行输入 / 输出模式下的闪存改写禁止功能。禁止闪存改写功能用来禁止闪存的读取、改写及擦除。

ID 码区域为固定向量表中 0FFDFh、0FFE3h、0FFEBh、0FFEFh、0FFF3h、0FFF7h、0FFFBh 地址的最高位地址区域。 ID 码区域如图 14.1 所示。

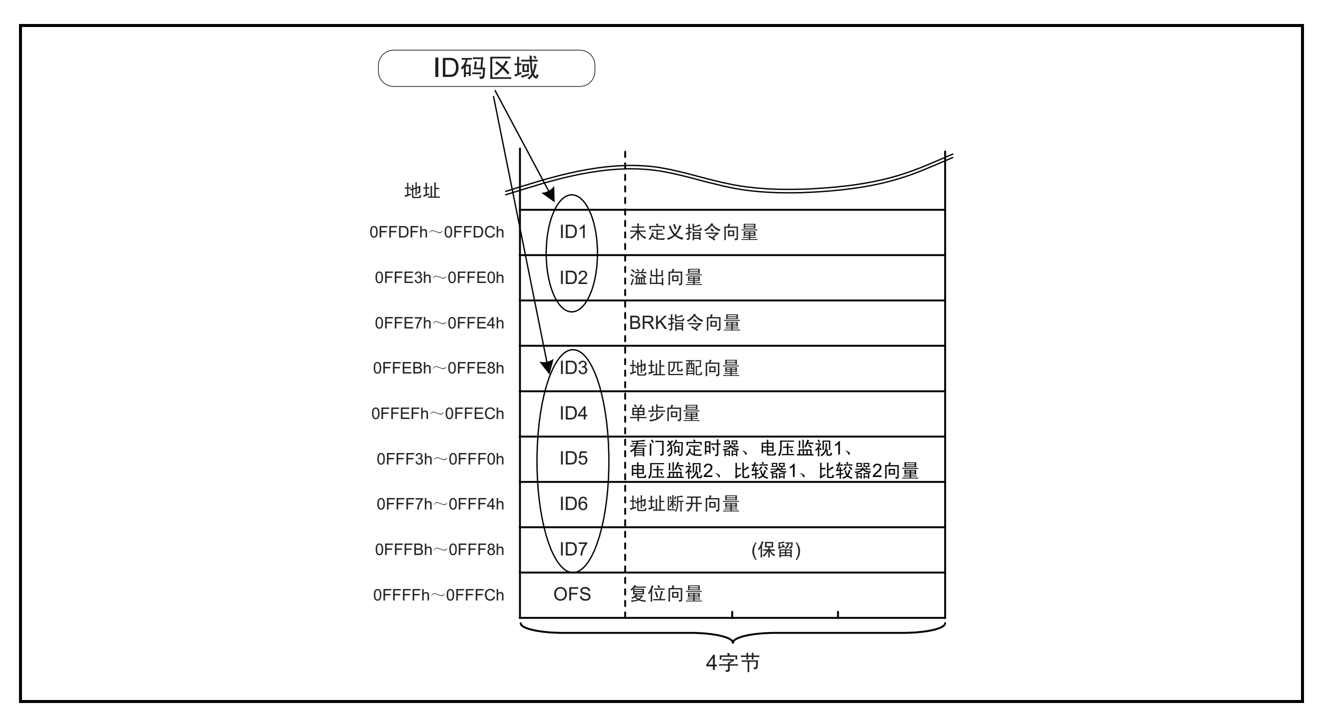


图 14.1 ID 码区域

14.2 功能

ID 码区域在标准串行输入 / 输出模式下使用。标准串行输入 / 输出模式下，复位向量的 3 字节 （0FFFCh ～ 0FFFEh 地址）不为 “FFFFFFh”时，判断从串行编程器或 on-chip 仿真器传送来的 ID 码与 ID 码区域所保存的 ID 码是否匹配，如果匹配则接受传送来的命令，如果不匹配则不接受。因此，预定使用串行编程器或 on-chip 仿真器时，请在 ID 码区域写入预先设定的 ID 码。

ID 码区域为闪存 （不是 SFR），因此执行指令时不可改写。编写程序时，请写入适当的值。

14.3 使用 ID 码区域时的注意事项

14.3.1 ID 码区域的设定例

ID 码区域为闪存 （不是 SFR），因此执行指令时不可改写。编写程序时，请写入适当的值。以下所示为设定例。

- 在所有ID码区域设定 “55h”时

```
.org 00FFDCH
.lword dummy | (55000000h)     ; UND
.lword dummy | (55000000h)     ; INTO
.lword dummy ; BREAK
.lword dummy | (55000000h)     ; ADDRESS MATCH
.lword dummy | (55000000h)     ; SET SINGLE STEP
.lword dummy | (55000000h)     ; WDT
.lword dummy | (55000000h)     ; ADDRESS BREAK
.lword dummy | (55000000h)     ; RESERVE
```

（程序的格式因编译器不同而异，请通过编译器手册进行确认。）

15. 选项功能选择区域

15.1 概要

选项功能选择区域为选择复位后的单片机状态与禁止并行输入 / 输出模式下的改写功能的区域。固定向量表的复位向量最高位、 0FFFFh 地址为选项功能选择区域。选项功能选择区域如图 15.1 所示。

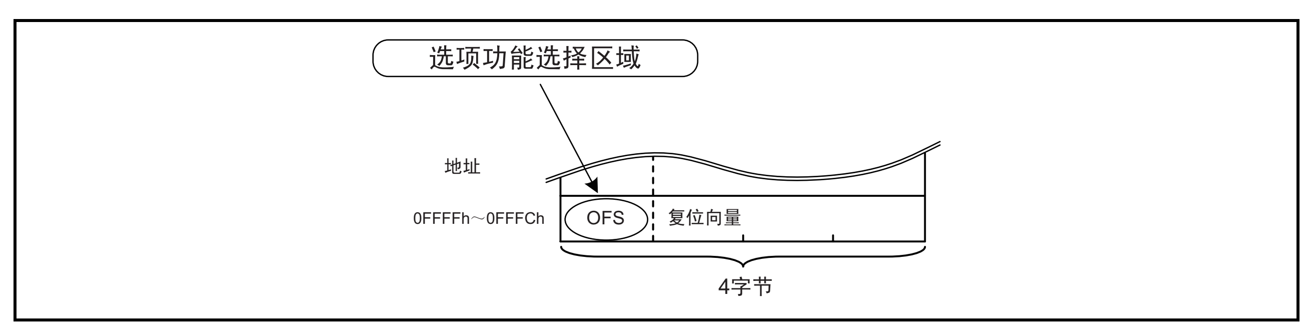
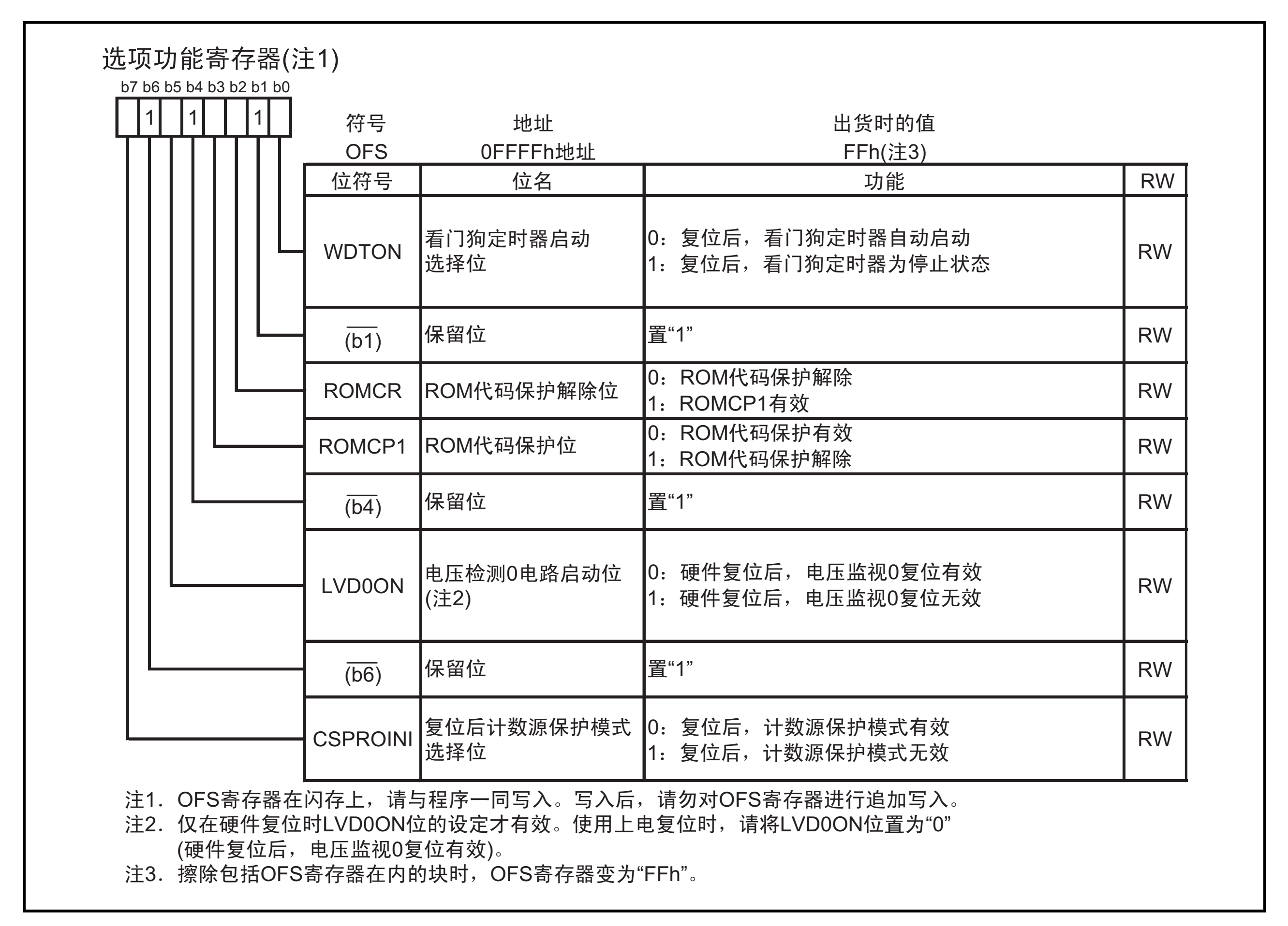


图 15.1 选项功能选择区域

15.2 OFS 寄存器

OFS 寄存器为选择复位后的单片机状态与禁止并行输入 / 输出模式下的改写功能的寄存器。 OFS 寄存器如图 15.2 所示。



选项功能寄存器(注1)

b7 b6 b5 b4 b3 b2 b1 b0

符号 OFS　地址 0FFFFh地址　出货时的值 FFh(注3)

位符号	位名	功能	RW
WDTON	看门狗定时器启动选择位	0：复位后，看门狗定时器自动启动 1：复位后，看门狗定时器为停止状态	RW
(b1)	保留位	置“1”	RW
ROMCR	ROM代码保护解除位	0：ROM代码保护解除 1：ROMCP1有效	RW
ROMCP1	ROM代码保护位	0：ROM代码保护有效 1：ROM代码保护解除	RW
(b4)	保留位	置“1”	RW
LVD0ON	电压检测0电路启动位(注2)	0：硬件复位后，电压监视0复位有效 1：硬件复位后，电压监视0复位无效	RW
(b6)	保留位	置“1”	RW
CSPROINI	复位后计数源保护模式选择位	0：复位后，计数源保护模式有效 1：复位后，计数源保护模式无效	RW

注1．OFS寄存器在闪存上，请与程序一同写入。写入后，请勿对OFS寄存器进行追加写入。
注2．仅在硬件复位时LVD0ON位的设定才有效。使用上电复位时，请将LVD0ON位置为“0”
(硬件复位后，电压监视0复位有效)。
注3．擦除包括OFS寄存器在内的块时，OFS寄存器变为“FFh”。

图 15.2 OFS 寄存器

15.3 使用选项功能选择区域的注意事项

15.3.1 选项功能选择区域的设定例

选项功能选择区域为闪存 （不是 SFR），因此执行指令时不可改写。编写程序时，请写入适当的值。以下所示为设定例：

- 在 OFS 寄存器设定 “FFh” 时

```
.org  00FFFCH
.lword  reset | (0FF000000h)      ; RESET
```

（程序格式因编译器不同而各异，请通过编译器手册进行确认。）

16. 看门狗定时器

看门狗定时器具有检测程序失控的功能。因此，为了提高系统的可靠性，推荐使用看门狗定时器。

看门狗定时器具有 15 位计数器，可选择计数源保护模式的有效与无效。

看门狗定时器的规格如表 16.1 所示。

看门狗定时器复位的详细内容请参考 “5.6 看门狗定时器复位”。

看门狗定时器的框图如图 16.1 所示，WDTR、WDTS、WDC 寄存器如图 16.2 所示，CSPR、OFS 寄存器图 16.3 所示。

表 16.1 看门狗定时器的规格

项目	计数源保护模式无效时		计数源保护模式有效时
计数源	CPU 时钟	XCIN 时钟的 32 分频时钟 (fC32)	低速内部振荡器时钟
计数运行	递减计数		
计数开始条件	可选择以下任意一个 • 复位后，开始自动计数 • 通过向 WDTS 寄存器写入来开始计数		
计数停止条件	停止模式、等待模式	停止模式	无
看门狗定时器初始化条件	• 复位 • 写入 “00h” 至 WDTR 寄存器，然后写入 “FFh”。 • 下溢		
下溢时的运行	看门狗定时器中断或看门狗定时器复位		看门狗定时器复位
选择功能	• 预分频器的分频比 （计数源选择 CPU 时钟时） 通过 WDC 寄存器的 WDC7 位选择。 • 看门狗定时器的初始值 （计数源选择 fC32 时） 通过 CSPR 寄存器的 CVS0 ～ CVS1 位选择。 • 计数源保护模式 通过 OFS 寄存器的 CSPROINI 位 (闪存) 选择复位后有效或无效，通过 CSPR 寄存器的 CSPRO 位 (程序) 选择复位后无效 • 复位后看门狗定时器的启动或停止 通过 OFS 寄存器的 WDTON 位 （闪存）选择。		

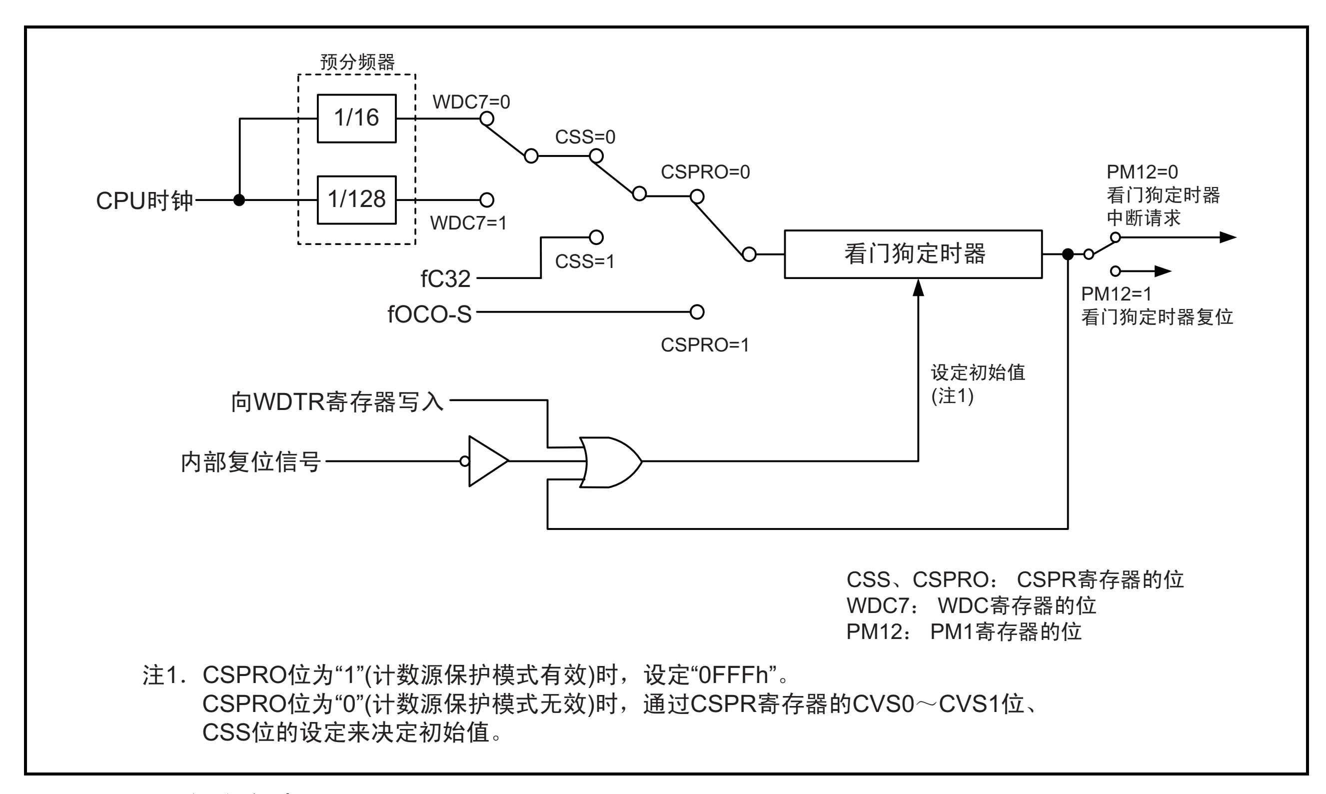
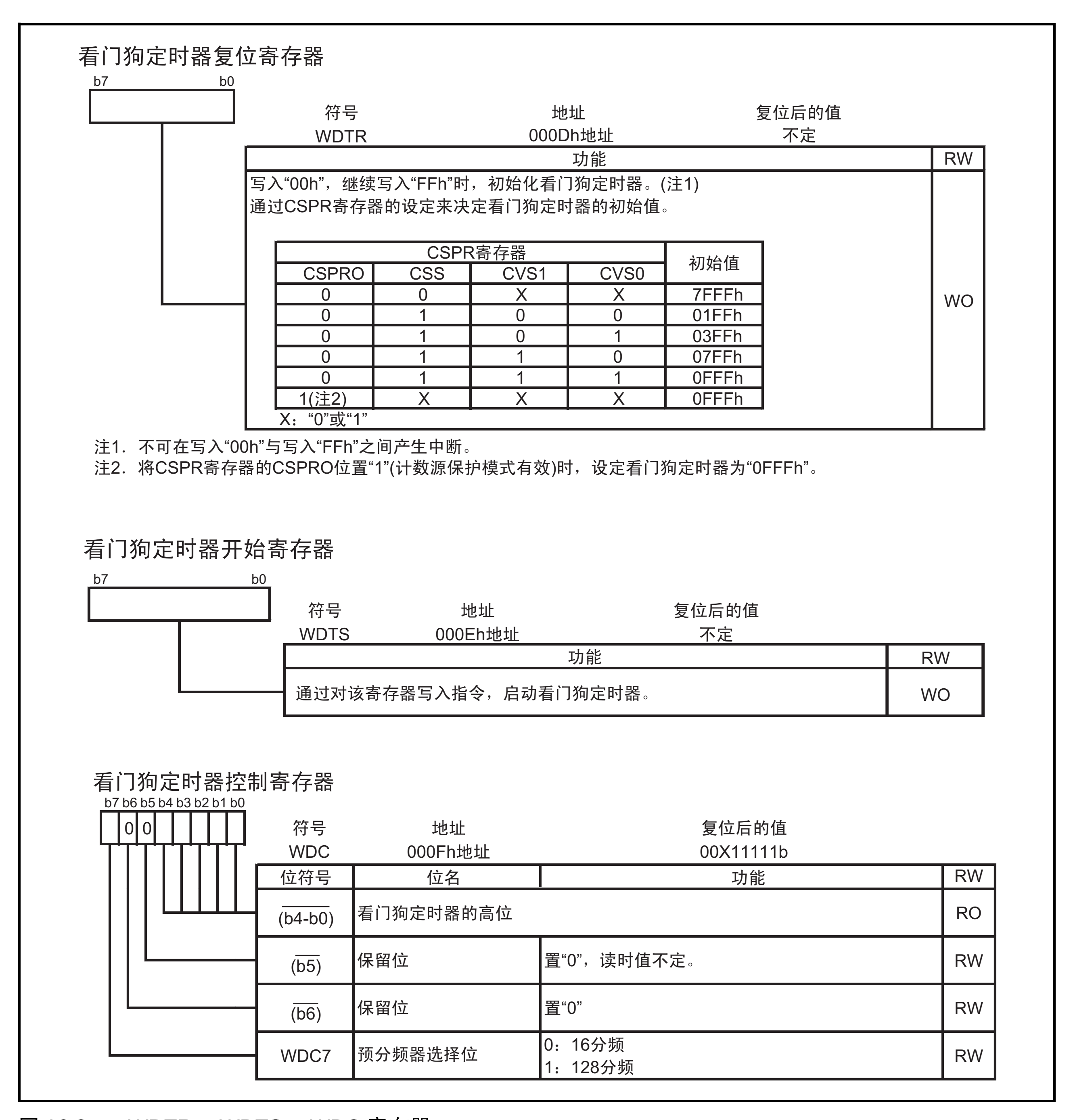


图 16.1 看门狗定时器框图

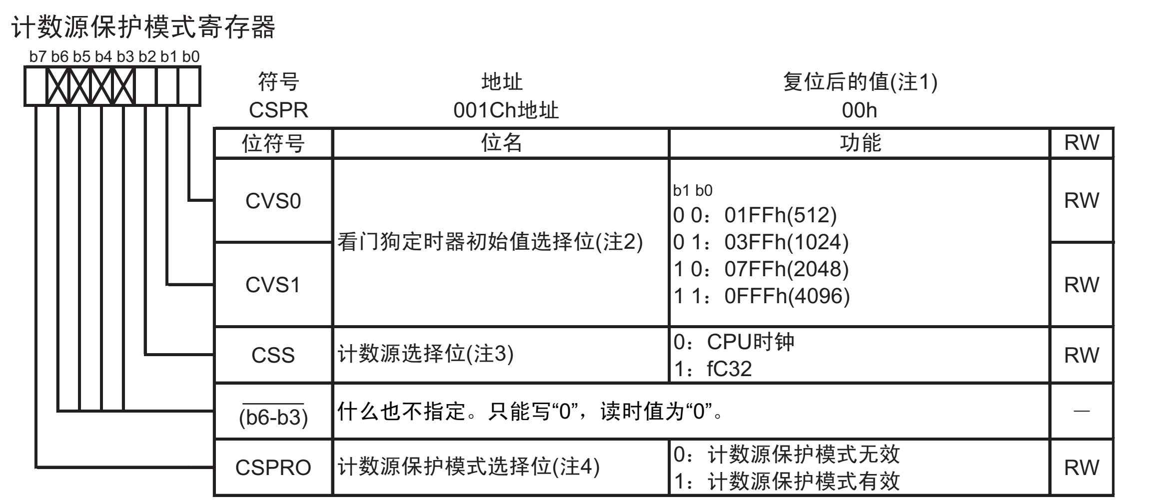


CSPR寄存器				初始值
CSPRO	CSS	CVS1	CVS0	
0	0	X	X	7FFFh
0	1	0	0	01FFh
0	1	0	1	03FFh
0	1	1	0	07FFh
0	1	1	1	0FFFh
1(注2)	X	X	X	0FFFh

位符号	位名	功能	RW
(b4-b0)	看门狗定时器的高位		RO
(b5)	保留位	置“0”，读时值不定。	RW
(b6)	保留位	置“0”	RW
WDC7	预分频器选择位	0：16分频 1：128分频	RW

图 16.2　　WDTR、 WDTS、 WDC 寄存器

计数源保护模式寄存器



b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值(注1)
CSPR	001Ch地址	00h

位符号	位名	功能	RW
CVS0	看门狗定时器初始值选择位(注2)	b1 b0 0 0：01FFh(512) 0 1：03FFh(1024) 1 0：07FFh(2048) 1 1：0FFFh(4096)	RW
CVS1			RW
CSS	计数源选择位(注3)	0：CPU时钟 1：fC32	RW
(b6-b3)	什么也不指定。只能写“0”，读时值为“0”。		—
CSPRO	计数源保护模式选择位(注4)	0：计数源保护模式无效 1：计数源保护模式有效	RW

注1．向OFS寄存器的CSPROINI位写入“0”时，复位后的值变为“10000000b”。
注2．CSS位为“1”(fC32)时，CVS0～CVS1位有效。
注3．CSPRO位为“0”(计数源保护模式无效)时，CSS位有效。
注4．为了将CSPRO位置“1”，请写入“0”后，继续写入“1”。通过程序不能将其置“0”。

选项功能寄存器(注1)



b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	出厂值
OFS	0FFFFh地址	FFh(注3)

位符号	位名	功能	RW
WDTON	看门狗定时器启动选择位	0：复位后，看门狗定时器自动启动 1：复位后，看门狗定时器为停止状态	RW
(b1)	保留位	置“1”	RW
ROMCR	ROM代码保护解除位	0：ROM代码保护解除 1：ROMCP1有效	RW
ROMCP1	ROM代码保护位	0：ROM代码保护有效 1：ROM代码保护解除	RW
(b4)	保留位	置“1”	RW
LVD0ON	电压检测0电路启动位(注2)	0：硬件复位后，电压监视0复位有效 1：硬件复位后，电压监视0复位无效	RW
(b6)	保留位	置“1”	RW
CSPROINI	复位后计数源保护模式选择位	0：复位后，计数源保护模式有效 1：复位后，计数源保护模式无效	RW

注1．OFS寄存器在闪存上，请与程序一同写入。写入后，请勿对OFS寄存器进行追加写入。
注2．仅在硬件复位时LVD0ON位的设定才有效。使用上电复位时，请将LVD0ON位置“0”
(硬件复位后，电压监视0复位有效)。
注3．擦除包括OFS寄存器在内的块时，OFS寄存器变为“FFh”。

图 16.3　　CSPR、OFS 寄存器

16.1 计数源保护模式无效时

计数源保护模式无效时，看门狗定时器的计数源可选择 CPU 时钟或 XCIN 时钟的 32 分频时钟 （fC32）。等待模式时， fC32 也不停止，看门狗定时器继续计数。

看门狗定时器规格 （计数源保护模式无效时）如表 16.2 所示。

表 16.2　看门狗定时器的规格 （计数源保护模式无效时）

项目	规格	
计数源	CPU 时钟	XCIN 时钟 32 分频时钟 （fC32）
计数运行	递减计数	
周期	$\frac{\text{预分频器分频比 (n)}}{\text{CPU 时钟}} \times$ 看门狗定时器计数值 (32768) （注 1、 2） n：16 或 128 （以 WDC 寄存器的 WDC7 位选择） 例：CPU 时钟为 8MHz，预分频器 16 分频时， 周期约为 65.5ms	$\frac{32}{\text{XCIN 时钟}} \times$ 看门狗定时器计数值 (m) （注 1） m ：512、 1024、 2048 或 4096 （以 CSPR 寄存器的 CVS0 ～ CVS1 选择） 例：XCIN 时钟为 32.768kHz，计数值为 512 时， 周期约为 0.5s
看门狗定时器初始化条件	• 复位 • 将 “00h”写入 WDTR 寄存器，然后写入 “FFh” • 下溢	
计数开始条件	通过 OFS 寄存器 （0FFFFh 地址）的 WDTON 位 （注 3）选择复位后看门狗定时器的运行 • WDTON 位为 “1”时 （复位后，看门狗定时器为停止状态）时 复位后，看门狗定时器与预分频器停止，通过写入 WDTS 寄存器开始计数 • WDTON 位为 “0”时 （复位后，看门狗定时器自动启动）时 复位后，看门狗定时器与预分频器自动开始计数	
计数停止条件	停止模式、等待模式 （解除后、从保持的值开始继续计数）	停止模式 （解除后、从保持的值开始继续计数）
下溢时的运行	• PM1 寄存器 PM12 位为 “0”时 看门狗定时器中断 • PM1 寄存器 PM12 位为 “1”时 看门狗定时器复位 （参考 “5.6 看门狗定时器复位”）	

注 1. 将 “00h”写入 WDTR 寄存器，然后将 “FFh”写入此寄存器时，看门狗定时器初始化。

注 2. MCU 复位后，预分频器被初始化。因此，看门狗定时器的周期会产生因预分频器引起的误差。

注 3. 不可通过程序变更 WDTON 位。设定 WDTON 位时，请通过闪存编程器将 “0”写入 0FFFFh 地址的 b0。

16.2 计数源保护模式有效时

计数源保护模式有效时，看门狗定时器的计数源为低速内部振荡器时钟。程序失控时，即使 CPU 时钟停止，也可给看门狗定时器提供时钟。

看门狗定时器规格（计数源保护模式有效时）如表 16.3 所示。

表 16.3 看门狗定时器规格（计数源保护模式有效时）

项目	规格
计数源	低速内部振荡器时钟
计数运行	递减计数
周期	看门狗定时器的计数值 (4096) / 低速内部振荡器时钟 例：低速内部振荡器时钟为 125 kHz 时，周期约为 32.8ms。
看门狗定时器初始化条件	• 复位 • 将“00h”写入 WDTR 寄存器，然后写入“FFh” • 下溢
计数开始条件	通过 OFS 寄存器（0FFFFh 地址）的 WDTON 位（注 1）选择复位后看门狗定时器的运行 • WDTON 位为“1”（复位后，看门狗定时器为停止状态）时 复位后，看门狗定时器与预分频器停止，通过写入 WDTS 寄存器，开始计数。 • WDTON 位为“0”（复位后，看门狗定时器自动启动）时 复位后，看门狗定时器与预分频器自动开始计数。
计数停止条件	无（计数开始后，等待模式下也不停止。不会成为停止模式。）
下溢时的运行	看门狗定时器复位（参考“5.6 看门狗定时器复位”）
寄存器、位	• 将 CSPR 寄存器的 CSPRO 位置为“1”（计数源保护模式有效）时（注 2），自动设定以下内容： — 在看门狗定时器中设定0FFFh — 将CM1寄存器CM14位置“0”（低速内部振荡器振荡） — 将PM1寄存器PM12位置“1”（看门狗定时器下溢时，看门狗定时器复位） • 计数源保护模式下，变成以下状态： — 禁止向CM1寄存器的CM10位写入（即使写入“1”也不发生变化，不转换至停止模式） — 禁止向CM1寄存器地CM14位写入（即使写入“1”也不发生变化，低速内部振荡器不停止）

注 1. 不可通过程序变更 WDTON 位。设定 WDTON 位时，请通过闪存编程器将“0”写入 0FFFFh 地址的 b0。

注 2. 即使将“0”写入 OFS 寄存器 CSPROINI 位，CSPRO 位仍不为“1”。在程序中，CSPROINI 位不可变更。设定 CSPROINI 位时，请通过闪存编程器将“0”写入 0FFFFh 地址的 b7。

17. 定时器

定时器内置 2 个带 8 位预分频器的 8 位定时器、1 个 16 位定时器、1 个带有 4 位计数器和 8 位计数器的定时器。带 8 位预分频器的 8 位定时器为定时器 RA 及定时器 RB。这些定时器含有存储计数器初始值的重加载寄存器。 16 位定时器是一个具有输入捕捉、输出比较的定时器 RF。 4 位计数器、 8 位计数器为具有输出比较的定时器 RE。所有定时器，分别独立运行。

各定时器的功能比较如表 17.1。

表 17.1 各定时器功能比较

项目		定时器 RA	定时器 RB	定时器 RE	定时器 RF
结构		带 8 位预分频器的 8 位定时器 （带重加载寄存器）	带 8 位预分频器的 8 位定时器 （带重加载寄存器）	4 位计数器 8 位计数器	16 位定时器 （带输入捕捉、输出比较）
计数		递减计数	递减计数	递增计数	递增计数
计数源		• f1 • f2 • f8 • fOCO • fC32	• f1 • f2 • f8 • 定时器 RA 下溢	• f4 • f8 • f32 • fC4	• f1 • f8 • f32
功能	内部计数源计数	定时器模式	定时器模式	—	输出比较模式
	外部计数源计数	事件计数器模式	—	—	—
	外部脉宽 / 周期测量	脉宽测量模式 脉冲周期测量模式	—	—	输入捕捉模式
	PWM 输出	脉冲输出模式 （注 1） 事件计数器模式 （注 1）	可编程波形发生模式	输出比较模式 （注 1）	输出比较模式
	单触发波形输出	—	可编程单触发发生模式 可编程等待单触发发生模式	—	—
	时钟	定时器模式 （仅 fC32 计数）	—	实时时钟模式	—
输入引脚		TRAIO	$\overline{\text{INT0}}$	—	TRFI
输出引脚		TRAO TRAIO	TRBO	TREO	TRFO00 ～ RFO02 、 TRFO10 ～ TRFO12
相关中断		定时器 RA 中断 $\overline{\text{INT1}}$ 中断	定时器 RB 中断 $\overline{\text{INT0}}$ 中断	定时器 RE 中断	定时器 RF 中断 比较 0 中断 比较 1 中断 捕捉中断
定时器停止		有	有	有	有

注 1. 为矩形波。每次上溢时反转，因此脉冲的 “H” 与 “L” 电平宽度相同。

RENESAS

17.1 定时器 RA

定时器 RA 为带 8 位预分频器的 8 位定时器。预分频器与定时器分别由重加载寄存器与计数器构成。将重加载寄存器与计数器配置于相同地址，如果对 TRAPRE 寄存器、 TRA 寄存器进行存取，则可以对重加载寄存器与计数器进行存取 (参考表 17.2 ～表 17.6 各模式的规格)。

定时器 RA 的计数源为计数、重加载等定时器运行的运行时钟。

定时器 RA 框图如图 17.1 所示；定时器 RA 相关寄存器如图 17.2、图 17.3 所示。定时器 RA 具有以下 5 种模式：

- 定时器模式　　　　对内部计数源进行计数的模式
- 脉冲输出模式　　　对内部计数源进行计数，通过定时器下溢输出反转极性后的脉冲的模式
- 事件计数器模式　　对外部脉冲进行计数的模式
- 脉宽测量模式　　　测量外部脉冲的脉宽的模式
- 脉冲周期测量模式　测量外部脉冲的脉冲周期的模式

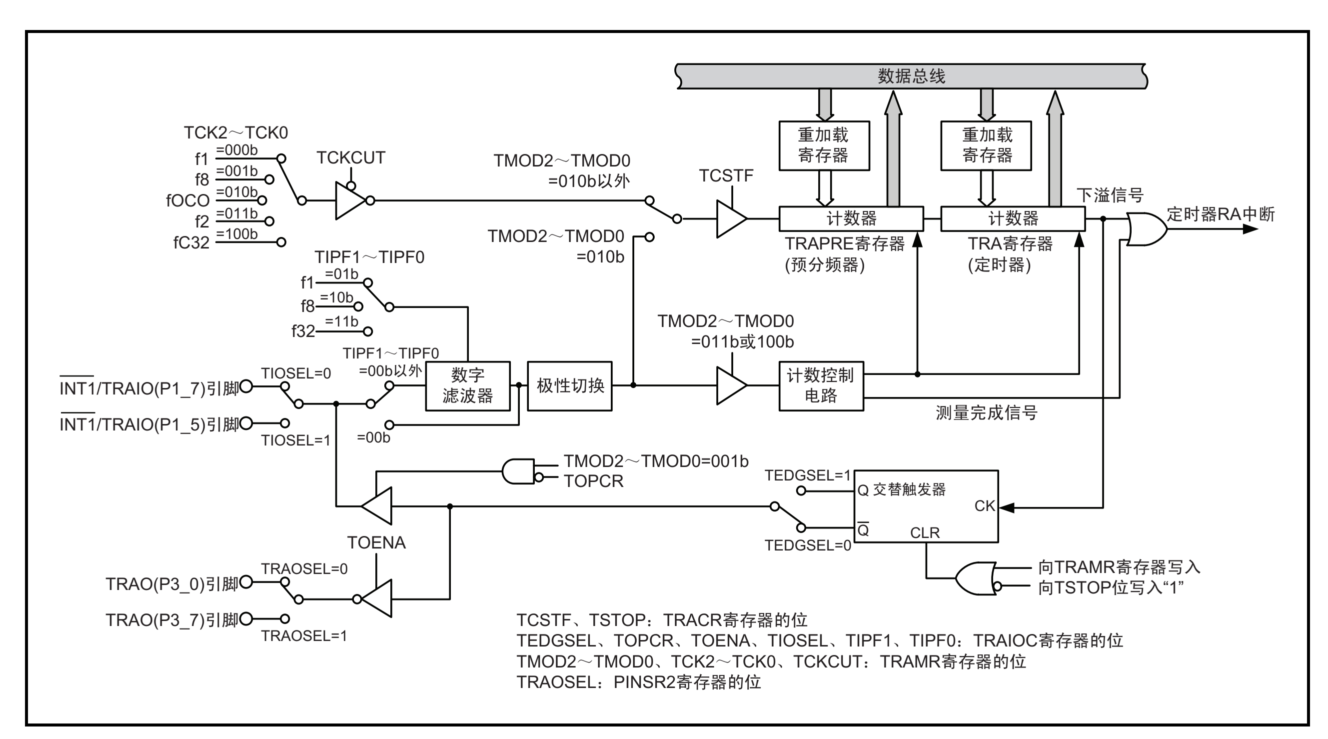
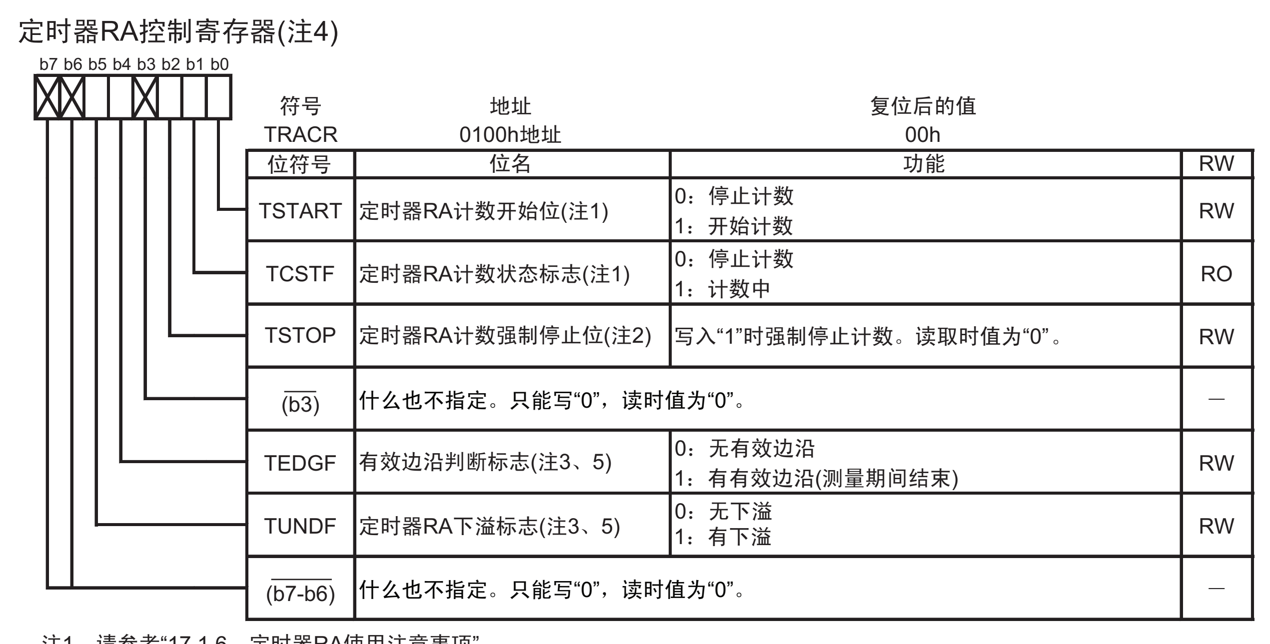


图 17.1 定时器 RA 框图

定时器RA控制寄存器(注4)



b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRACR	0100h地址	00h

位符号	位名	功能	RW
TSTART	定时器RA计数开始位(注1)	0：停止计数 1：开始计数	RW
TCSTF	定时器RA计数状态标志(注1)	0：停止计数 1：计数中	RO
TSTOP	定时器RA计数强制停止位(注2)	写入“1”时强制停止计数。读取时值为“0”。	RW
(b3)	什么也不指定。只能写“0”，读时值为“0”。		—
TEDGF	有效边沿判断标志(注3、5)	0：无有效边沿 1：有有效边沿(测量期间结束)	RW
TUNDF	定时器RA下溢标志(注3、5)	0：无下溢 1：有下溢	RW
(b7-b6)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．请参考“17.1.6　定时器RA使用注意事项”。
注2．向TSTOP位写入“1”时，TSTART位、TCSTF位、TRAPRE寄存器及TRA寄存器变为复位后的值。
注3．通过程序写入“0”时，则为“0”(即使写入“1”也不发生变化)。
注4．脉宽测量模式与脉冲周期测量模式下，请使用MOV指令设定TRACR寄存器。此时，为使TEDGF位、TUNDF位不发生变化，请向这些位写入“1”。
注5．定时器模式、脉冲输出模式与事件计数器模式下，请置为“0”。

定时器RA　I/O控制寄存器

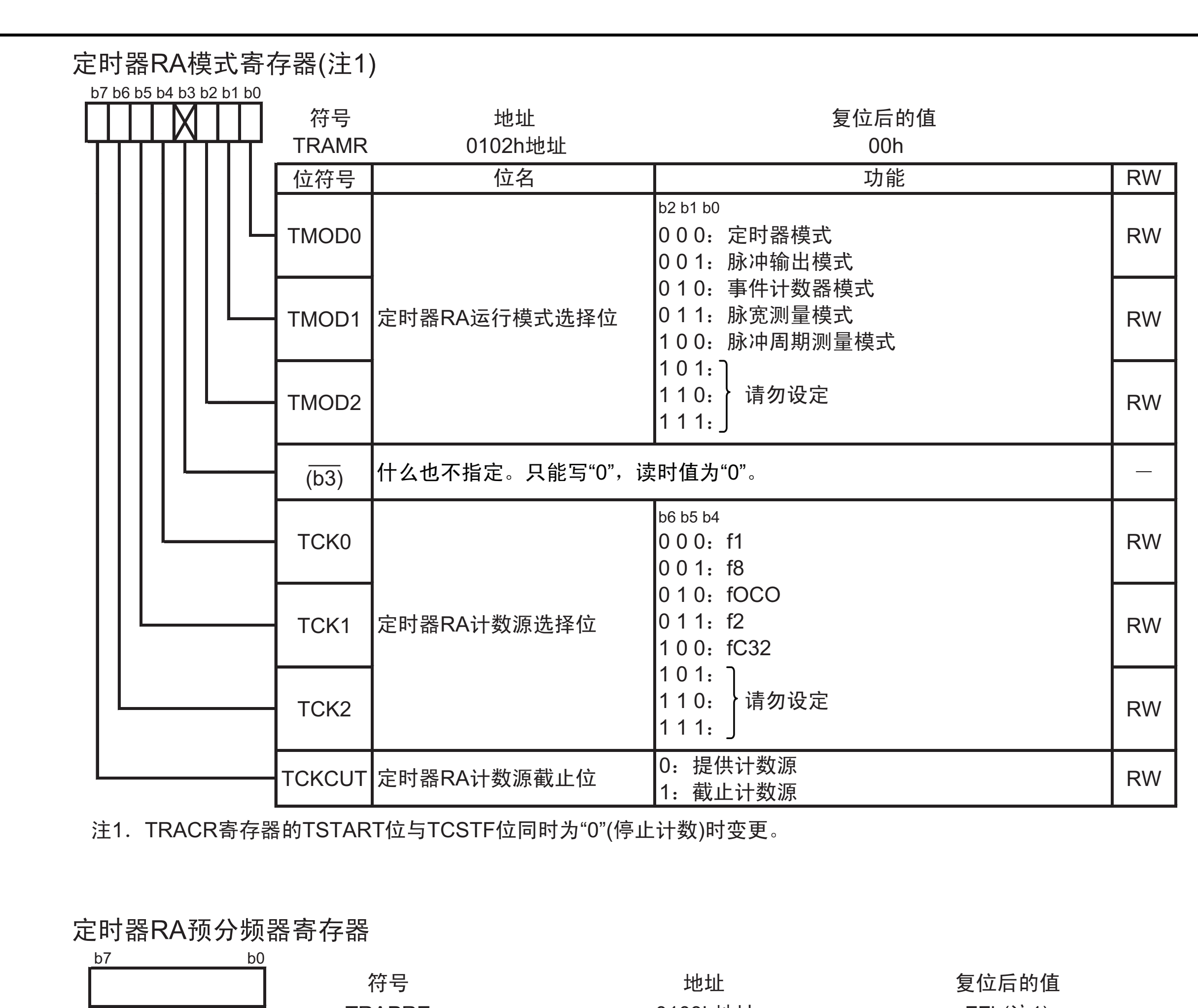


b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRAIOC	0101h地址	00h

位符号	位名	功能	RW
TEDGSEL	TRAIO极性切换位	因运行模式不同，功能也有所不同。	RW
TOPCR	TRAIO输出控制位		RW
TOENA	TRAO输出允许位		RW
TIOSEL	$\overline{\text{INT1}}$/TRAIO选择位		RW
TIPF0	TRAIO输入滤波器选择位		RW
TIPF1			RW
(b7-b6)	什么也不指定。只能写“0”，读时值为“0”。		—

图 17.2　　TRACR、TRAIOC 寄存器



定时器RA模式寄存器(注1)

符号 TRAMR　地址 0102h地址　复位后的值 00h

位符号	位名	功能	RW
TMOD0	定时器RA运行模式选择位	b2 b1 b0 0 0 0：定时器模式 0 0 1：脉冲输出模式 0 1 0：事件计数器模式 0 1 1：脉宽测量模式 1 0 0：脉冲周期测量模式 1 0 1： 1 1 0：　请勿设定 1 1 1：	RW
TMOD1			RW
TMOD2			RW
(b3)	什么也不指定。只能写“0”，读时值为“0”。		—
TCK0	定时器RA计数源选择位	b6 b5 b4 0 0 0：f1 0 0 1：f8 0 1 0：fOCO 0 1 1：f2 1 0 0：fC32 1 0 1： 1 1 0：　请勿设定 1 1 1：	RW
TCK1			RW
TCK2			RW
TCKCUT	定时器RA计数源截止位	0：提供计数源 1：截止计数源	RW

注1．TRACR寄存器的TSTART位与TCSTF位同时为“0”(停止计数)时变更。

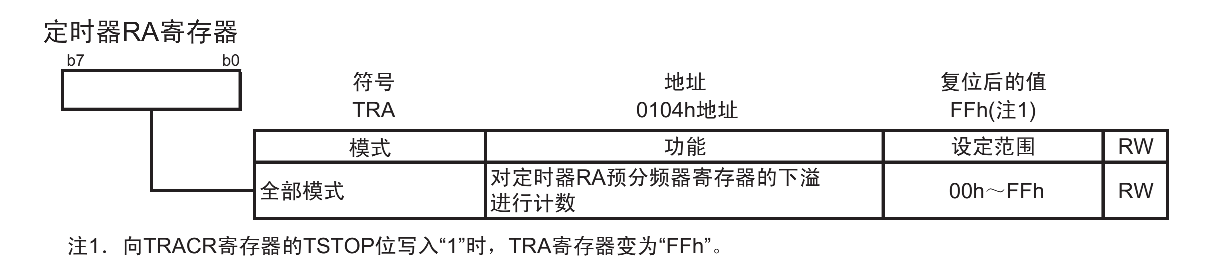


定时器RA预分频器寄存器

符号 TRAPRE　地址 0103h地址　复位后的值 FFh(注1)

模式	功能	设定范围	RW
定时器模式	对内部计数源进行计数	00h～FFh	RW
脉冲输出模式	对内部计数源进行计数	00h～FFh	RW
事件计数器模式	对外部计数源进行计数	00h～FFh	RW
脉宽测量模式	对内部计数源进行计数	00h～FFh	RW
脉冲周期测量模式	对内部计数源进行计数	00h～FFh	RW

注1．向TRACR寄存器的TSTOP位写入“1”时，TRAPRE寄存器变为“FFh”。



定时器RA寄存器

符号 TRA　地址 0104h地址　复位后的值 FFh(注1)

模式	功能	设定范围	RW
全部模式	对定时器RA预分频器寄存器的下溢进行计数	00h～FFh	RW

注1．向TRACR寄存器的TSTOP位写入“1”时，TRA寄存器变为“FFh”。

图 17.3　　TRAMR、 TRAPRE、 TRA 寄存器

17.1.1 定时器模式

定时器模式为对内部生成的计数源进行计数的模式。（表 17.2）

定时器模式时的 TRAIOC 寄存器如图 17.4 所示。

表 17.2 定时器模式的规格

项目	规格
计数源	f1、 f2、 f8、 fOCO 、 fC32
计数运行	• 递减计数 • 下溢时，重新装入重加载寄存器的内容，继续计数。
分频比	1/(n+1)(m+1) n：TRAPRE 寄存器的设定值 m：TRA 寄存器的设定值。
计数开始条件	向 TRACR 寄存器 TSTART 位写入 “1”（开始计数）
计数停止条件	• 向 TRACR 寄存器 TSTART 位写入 “0”（停止计数） • 向 TRACR 寄存器 TSTOP 位写入 “1”（强制停止计数）
中断请求产生时序	定时器 RA 下溢时 ［定时器 RA 中断］
$\overline{INT1}$/TRAIO 引脚功能	可编程输入 / 输出端口，或 $\overline{INT1}$ 中断输入。
TRAO 引脚功能	可编程输入 / 输出端口
定时器的读取	读取 TRA 寄存器、 TRAPRE 寄存器时，分别读出计数值。
定时器的写入	• 停止计数时，若写入 TRAPRE 寄存器、 TRA 寄存器，分别写入重加载寄存器与计数器。 • 计数时，若写入 TRAPRE 寄存器、 TRA 寄存器，分别向重加载寄存器与计数器写入。（参考 “17.1.1.1 计数时定时器写入控制”）

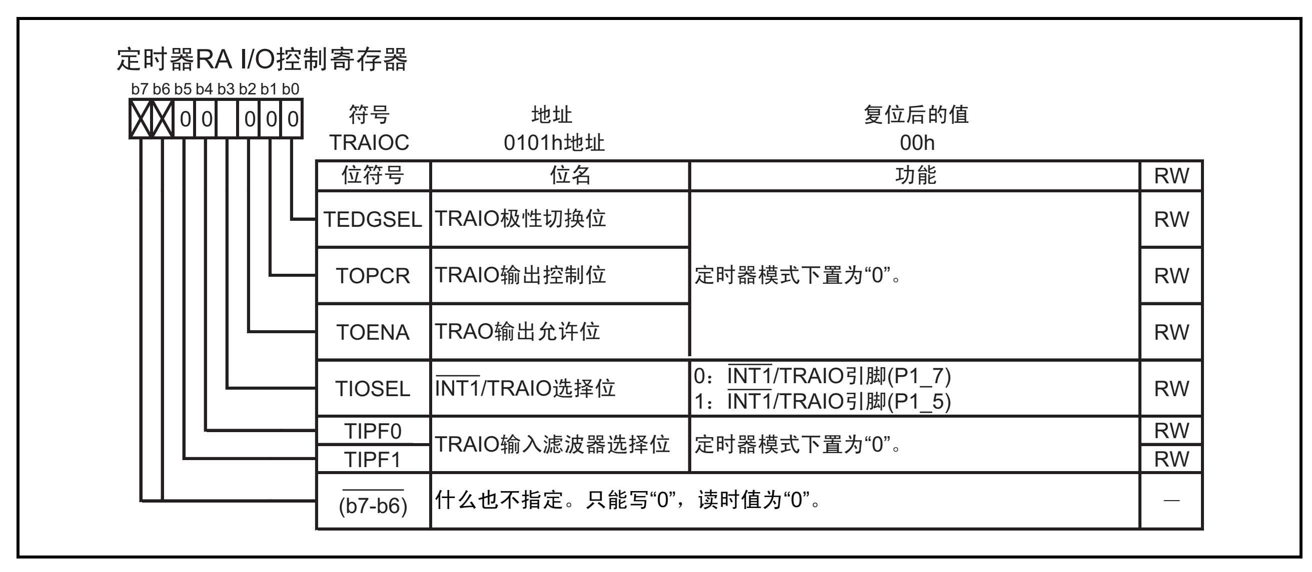


图 17.4 定时器模式时的 TRAIOC 寄存器

17.1.1.1 计数时定时器写入控制

定时器 RA 具有预分频器与定时器 （对预分频器的下溢进行计数的狭义定时器），各自具有重加载寄存器与计数器。写入预分频器与定时器时，可将值写入重加载寄存器与计数器。

但是，与计数源同步，将值从预分频器的重加载寄存器向计数器传送。另外，与预分频器下溢同步，将值从定时器的重加载寄存器向计数器传送。因此，计数时如果写入预分频器或定时器，执行写入指令后，计数器的值不能立即更新。定时器 RA 计数时改写计数值的运行例如图 17.5 所示。

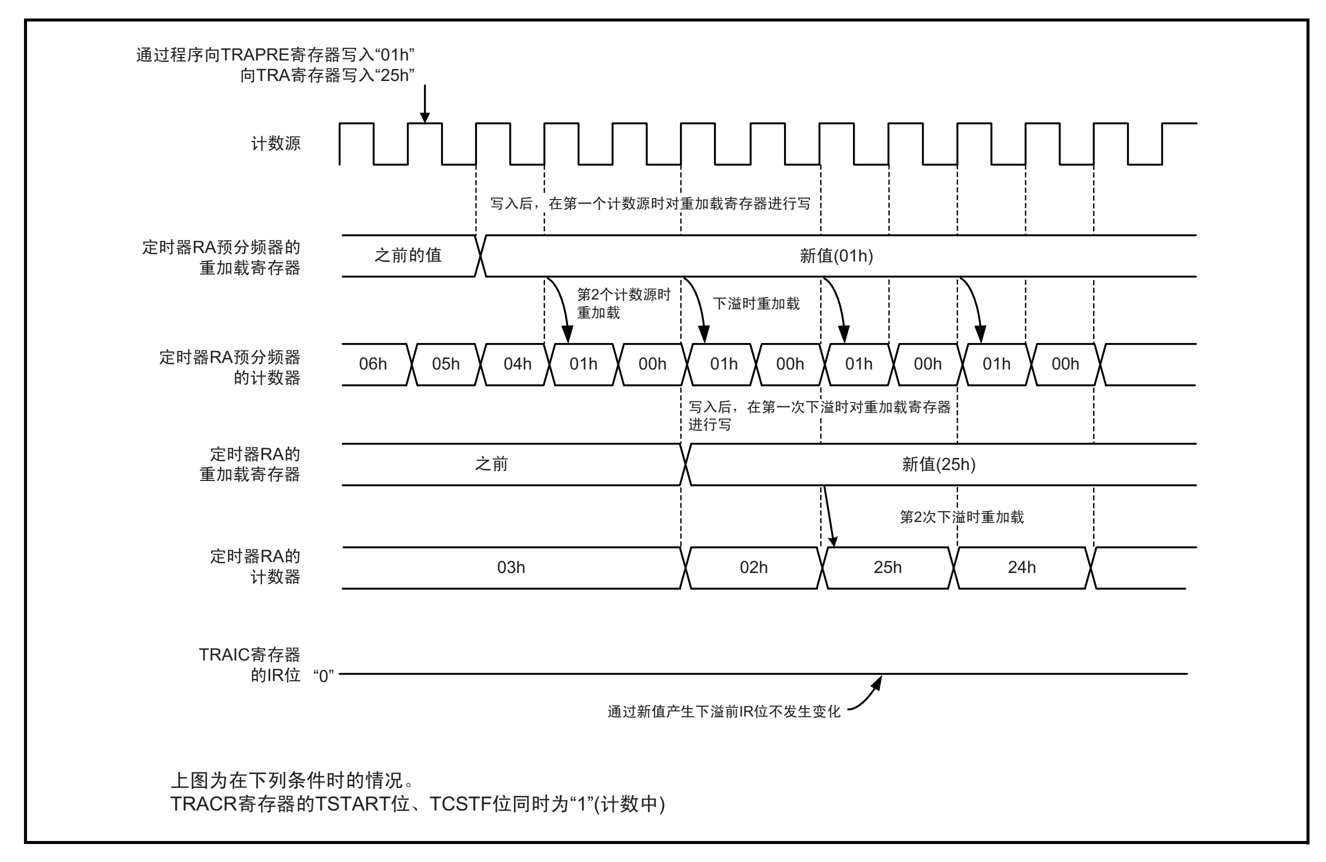


图 17.5 定时器 RA 计数时改写计数值的运行例

17.1.2 脉冲输出模式

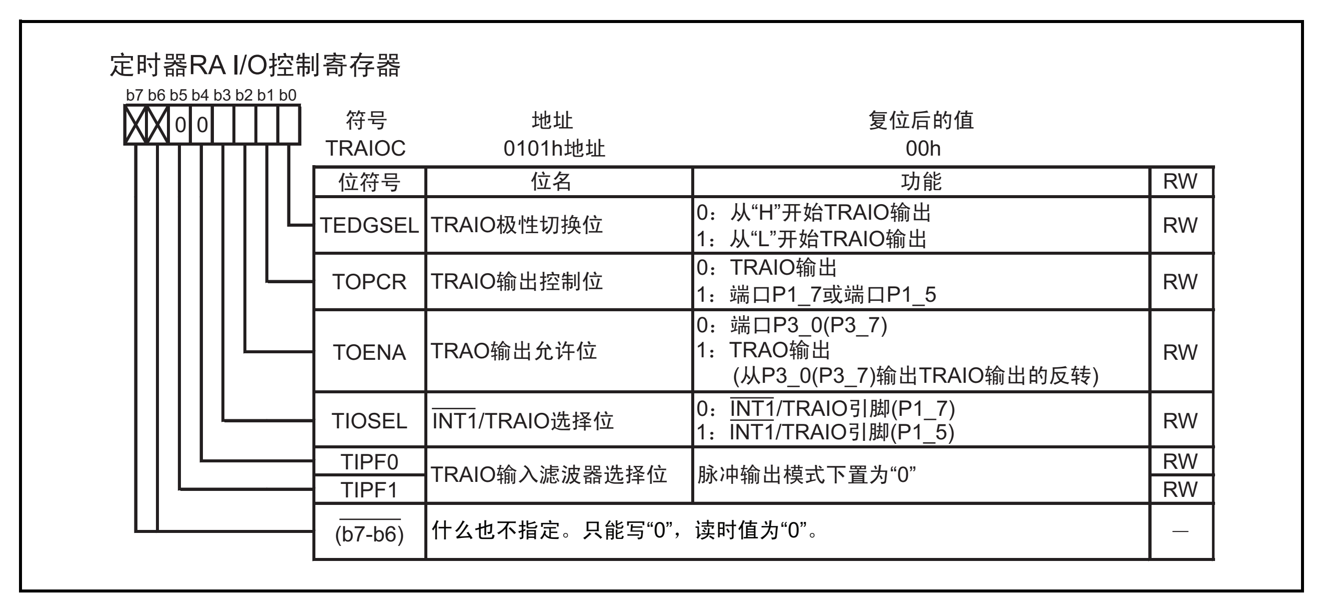
脉冲输出模式为计数内部生成的计数源，每次定时器下溢时从 TRAIO 引脚输出反转极性的脉冲的模式（表 17.3）。

脉冲输出模式时的 TRAIOC 寄存器如图 17.6 所示。

表 17.3 脉冲输出模式的规格

项目	规格
计数源	f1、 f2、 f8、 fOCO 、 fC32
计数运行	• 递减计数 • 下溢时重新装入重加载寄存器的内容，并继续计数
分频比	1/(n+1)(m+1) n：TRAPRE 寄存器的设定值　m：TRA 寄存器的设定值
计数开始条件	向 TRACR 寄存器 TSTART 位写入 “1”（开始计数）
计数停止条件	• 向 TRACR 寄存器 TSTART 位写入 “0”（停止计数） • 向 TRACR 寄存器 TSTOP 位写入 “1”（强制停止计数）
中断请求产生时序	定时器 RA 下溢时 ［定时器 RA 中断］
$\overline{\text{INT1}}$/TRAIO 信号引脚功能	脉冲输出或可编程输出端口、 $\overline{\text{INT1}}$ 中断输入 （注 1）
TRAO 引脚功能	可编程输入 / 输出端口或 TRAIO 输出的反转输出 （注 1）
定时器的读取	读取 TRA 寄存器、 TRAPRE 寄存器时，分别读取计数值
定时器的写入	• 计数停止时，若写入 TRAPRE 寄存器、 TRA 寄存器，则分别写入重加载寄存器与计数器 • 计数时，若写入 TRAPRE 寄存器、 TRA 寄存器，则分别写入重加载寄存器与计数器（参考 “17.1.1.1 计数时定时器写入控制”）
选择功能	• TRAIO 输出极性转换功能 通过 TEDGSEL 位选择脉冲输出开始时的电平 （注 1） • TRAO 输出功能 从 TRAO 引脚输出反转 TRAIO 输出极性的脉冲 (以 TOENA 位选择) • TRAO 引脚选择功能 通过 PINSR2 寄存器 TRAOSEL 位选择 P3_0 或 P3_7 • 脉冲输出停止功能 通过 TOPCR 位停止 TRAIO 引脚的脉冲输出 • $\overline{\text{INT1}}$/TRAIO 引脚选择功能 通过 TIOSEL 位选择 P1_7 或 P1_5

注 1. 通过向 TRAMR 寄存器写入，输出脉冲成为输出开始时的电平。



定时器RA I/O控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRAIOC	0101h地址	00h

位符号	位名	功能	RW
TEDGSEL	TRAIO极性切换位	0：从“H”开始TRAIO输出 1：从“L”开始TRAIO输出	RW
TOPCR	TRAIO输出控制位	0：TRAIO输出 1：端口P1_7或端口P1_5	RW
TOENA	TRAO输出允许位	0：端口P3_0(P3_7) 1：TRAO输出 (从P3_0(P3_7)输出TRAIO输出的反转)	RW
TIOSEL	INT1/TRAIO选择位	0：INT1/TRAIO引脚(P1_7) 1：INT1/TRAIO引脚(P1_5)	RW
TIPF0	TRAIO输入滤波器选择位	脉冲输出模式下置为“0”	RW
TIPF1			RW
(b7-b6)	什么也不指定。只能写“0”，读时值为“0”。		—

图 17.6 脉冲输出模式时的 TRAIOC 寄存器

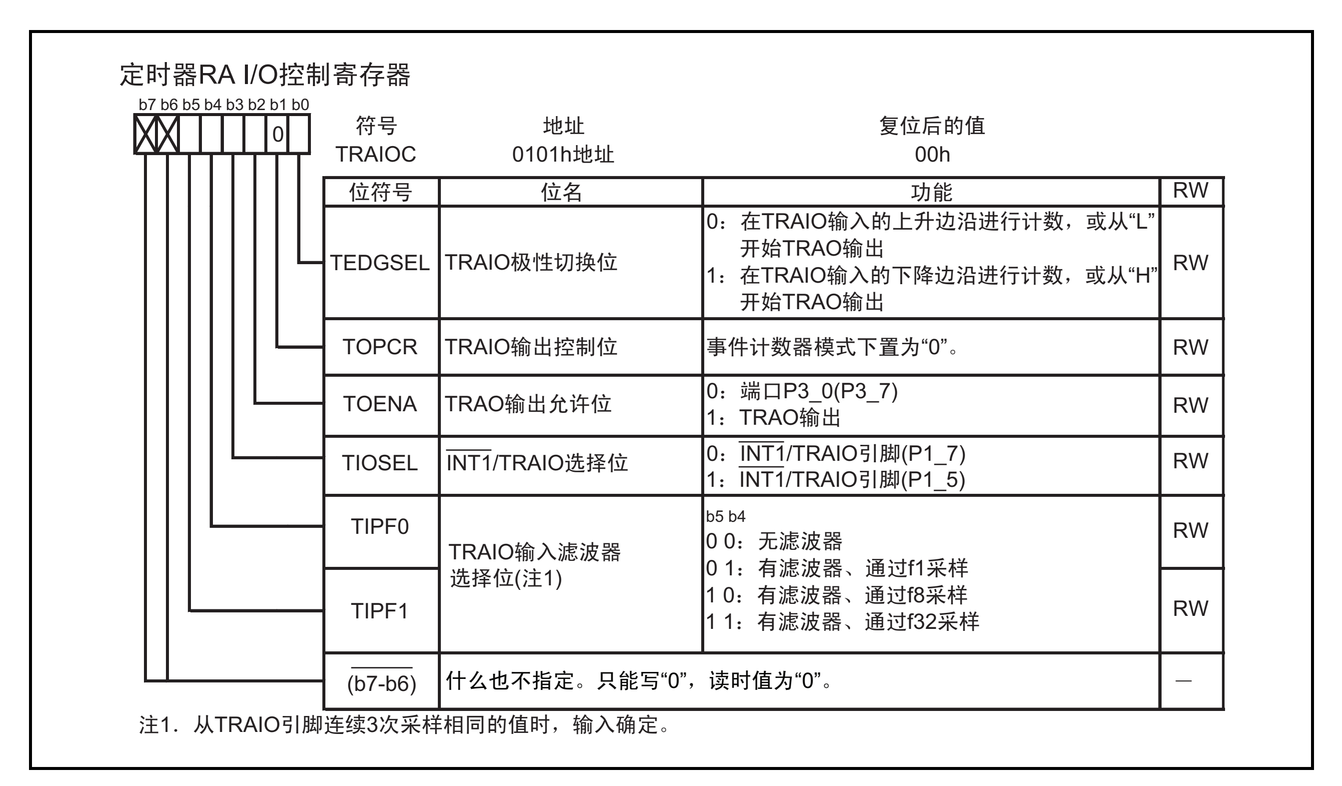
17.1.3 事件计数器模式

事件计数器模式为计数从 $\overline{\text{INT1}}$/TRAIO 引脚输入的外部信号的模式 （表 17.4）。
事件计数器模式时的 TRAIOC 寄存器如图 17.7 所示。

表 17.4 事件计数器模式的规格

项目	规格
计数源	输入至 TRAIO 引脚的外部信号 （可通过程序选择有效边沿）
计数运行	• 递减计数 • 下溢时重新装入重加载寄存器的内容，并继续计数。
分频比	1/(n+1)(m+1) n：TRAPRE 寄存器的设定值 m：TRA 寄存器的设定值。
计数开始条件	向 TRACR 寄存器 TSTART 位写入 “1”（开始计数）。
计数停止条件	• 向 TRACR 寄存器 TSTART 位写入 “0”（停止计数）。 • 向 TRACR 寄存器 TSTOP 位写入 “1”（强制停止计数）。
中断请求产生时序	定时器 RA 下溢时 ［定时器 RA 中断］。
$\overline{\text{INT1}}$/TRAIO 信号引脚功能	输入计数源 （$\overline{\text{INT1}}$ 中断输入）。
TRAO 引脚功能	可编程输入 / 输出端口或脉冲输出 （注 1）
定时器的读取	读取 TRA 寄存器、 TRAPRE 寄存器时，分别读取计数值。
定时器的写入	• 计数停止时，如果写入 TRAPRE 寄存器、 TRA 寄存器，可分别写入重加载寄存器与计数器。 • 计数时，如果写入 TRAPRE 寄存器、 TRA 寄存器，可分别向重加载寄存器与计数器写入 （参考 “17.1.1.1 计数时定时器写入控制”）。
选择功能	• $\overline{\text{INT1}}$ 输入极性转换功能 通过 TEDGSEL 位选择计数源的有效沿。 • 计数源输入引脚选择功能 通过 TIOSEL 位选择 P1_7 或 P1_5。 • 脉冲输出功能 每次定时器下溢时，就从 TRAO 引脚输出反转极性的脉冲 （以 TOENA 位选择）（注 1）。 • TRAO 引脚选择功能 通过 PINSR2 寄存器 TRAOSEL 位选择 P3_0 或 P3_7。 • 数字滤波器功能 通过 TIPF0 ～ TIPF1 位选择数字滤波器的有无与采样频率。

注 1. 通过向 TRAMR 寄存器写入，输出脉冲的电平成为脉冲输出开始时的电平。



定时器RA I/O控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0 (b1 = 0)

符号	地址	复位后的值
TRAIOC	0101h地址	00h

位符号	位名	功能	RW
TEDGSEL	TRAIO极性切换位	0：在TRAIO输入的上升边沿进行计数，或从“L”开始TRAO输出 1：在TRAIO输入的下降边沿进行计数，或从“H”开始TRAO输出	RW
TOPCR	TRAIO输出控制位	事件计数器模式下置为“0”。	RW
TOENA	TRAO输出允许位	0：端口P3_0(P3_7) 1：TRAO输出	RW
TIOSEL	$\overline{INT1}$/TRAIO选择位	0：$\overline{INT1}$/TRAIO引脚(P1_7) 1：$\overline{INT1}$/TRAIO引脚(P1_5)	RW
TIPF0	TRAIO输入滤波器选择位(注1)	b5 b4 0 0：无滤波器 0 1：有滤波器、通过f1采样 1 0：有滤波器、通过f8采样 1 1：有滤波器、通过f32采样	RW
TIPF1			RW
(b7-b6)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．从TRAIO引脚连续3次采样相同的值时，输入确定。

图 17.7　　事件计数器模式时的 TRAIOC 寄存器

17.1.4 脉宽测量模式

脉宽测量模式为测量从 $\overline{\text{INT1}}$/TRAIO 引脚输入的外部信号脉宽的模式 （表 17.5）。
脉宽测量模式时的 TRAIOC 寄存器如图 17.8 所示；脉宽测量模式时的运行例如图 17.9 所示。

表 17.5 脉宽测量规格

项目	规格
计数源	f1、 f2、 f8、 fOCO 、 fC32
计数运行	• 递减计数 • 仅在测量脉冲的 “H” 电平或 “L” 电平期间继续计数 • 下溢时重新装入重加载寄存器的内容，并继续计数
计数开始条件	向 TRACR 寄存器 TSTART 位写入 “1”（ 开始计数）
计数停止条件	• 向 TRACR 寄存器 TSTART 位写入 “0”（停止计数） • 向 TRACR 寄存器 TSTOP 位写入 “1”（强制停止计数）
中断请求产生时序	• 定时器 RA 下溢时 ［定时器 RA 中断］ • TRAIO 输入的上升或下降 （测量结束）［定时器 RA 中断］
$\overline{\text{INT1}}$/TRAIO 信号引脚功能	测量脉冲输入 （$\overline{\text{INT1}}$ 中断输入）
TRAO 引脚功能	可编程输入 / 输出端口
定时器的读取	读取 TRA 寄存器、 TRAPRE 寄存器时，分别读取计数值
定时器的写入	• 计数停止时，如果写入 TRAPRE 寄存器、 TRA 寄存器，可分别写入重加载寄存器与计数器 • 计数时，如果写入 TRAPRE 寄存器、 TRA 寄存器，可分别写入重加载寄存器与计数器 参考 “17.1.1.1 计数时定时器写入控制”
选择功能	• 选择测量电平 通过 TEDGSEL 位选择 “H” 电平期间或 “ L” 电平期间 • 测量脉冲输入引脚选择功能 通过 TIOSEL 位选择 P1_7 或 P1_5 • 数字滤波器功能 通过 TIPF0 ～ TIPF1 位选择数字滤波器的有无和采样频率

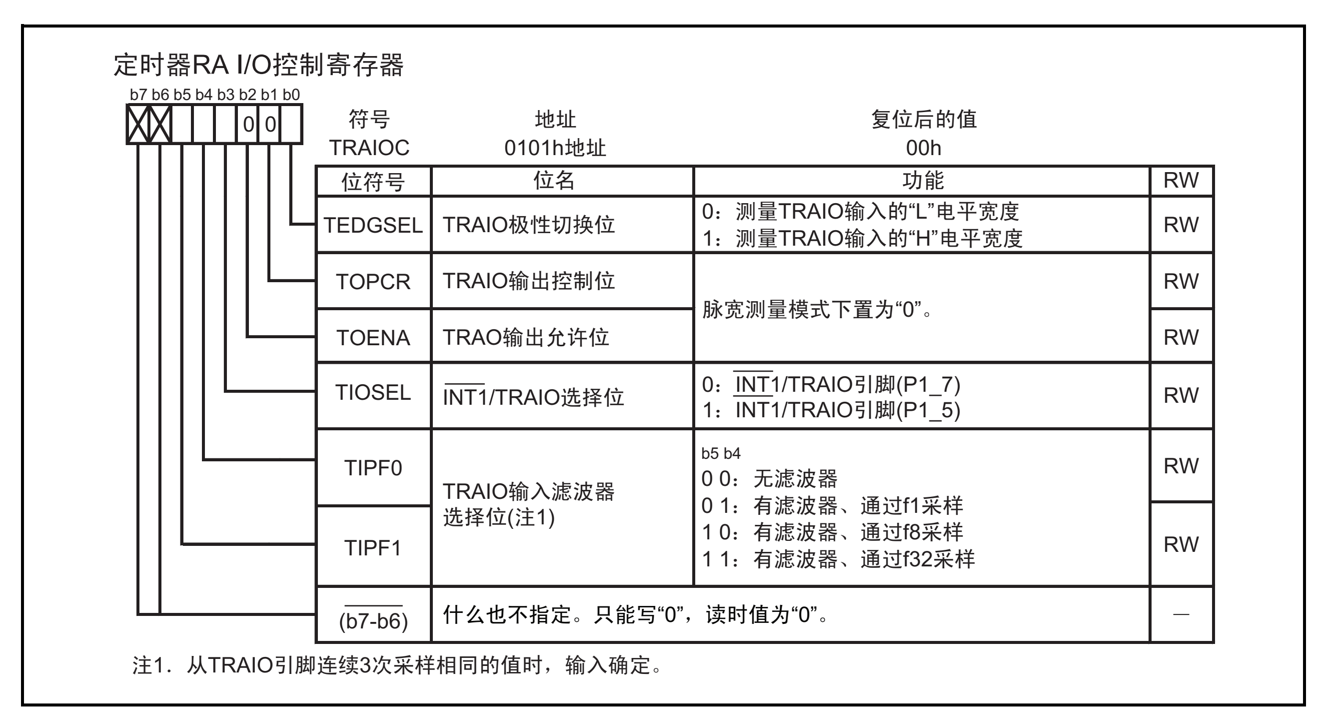


图 17.8　　脉宽测量模式时的 TRAIOC 寄存器

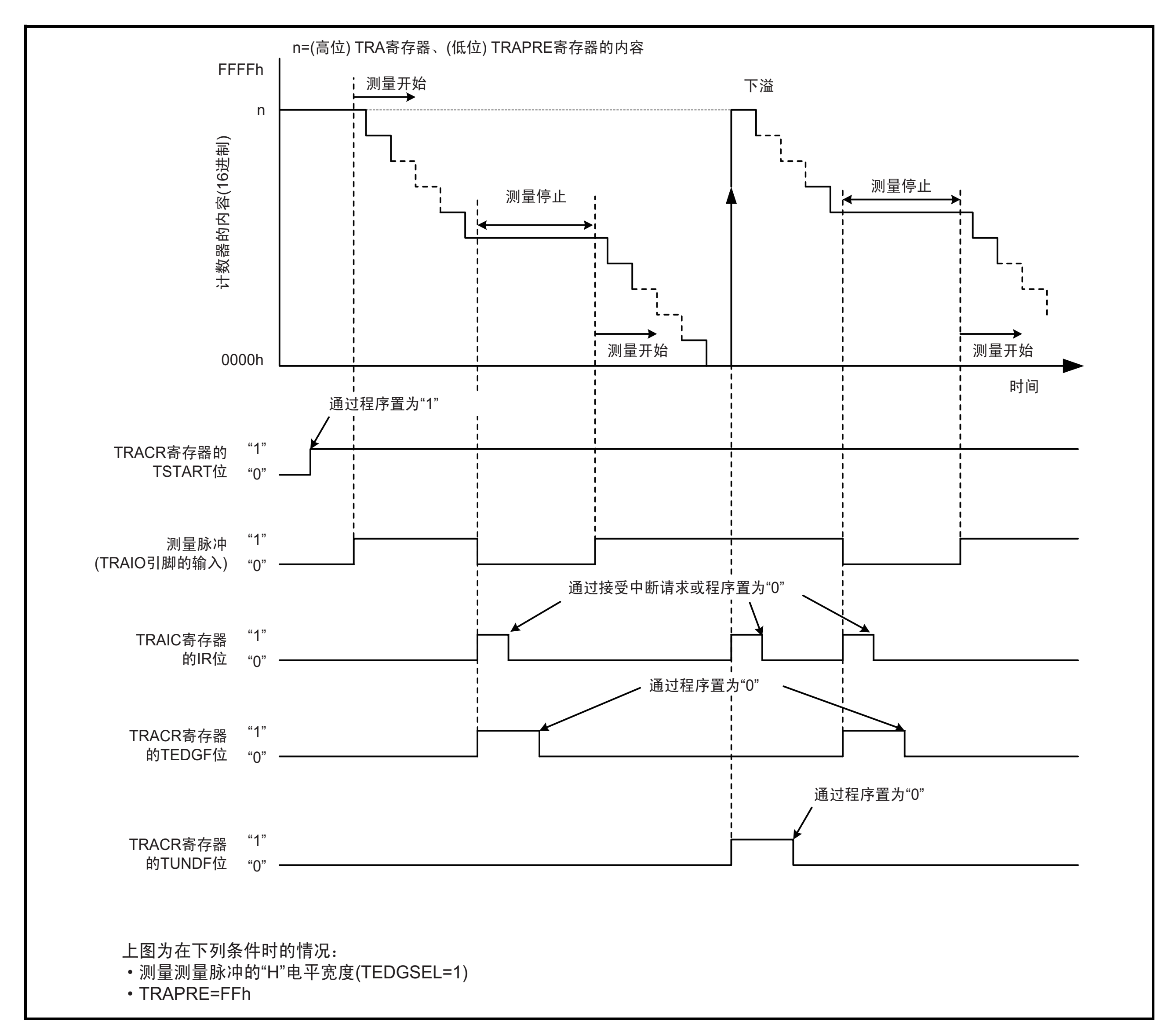


图 17.9　　脉宽测量模式时的运行例

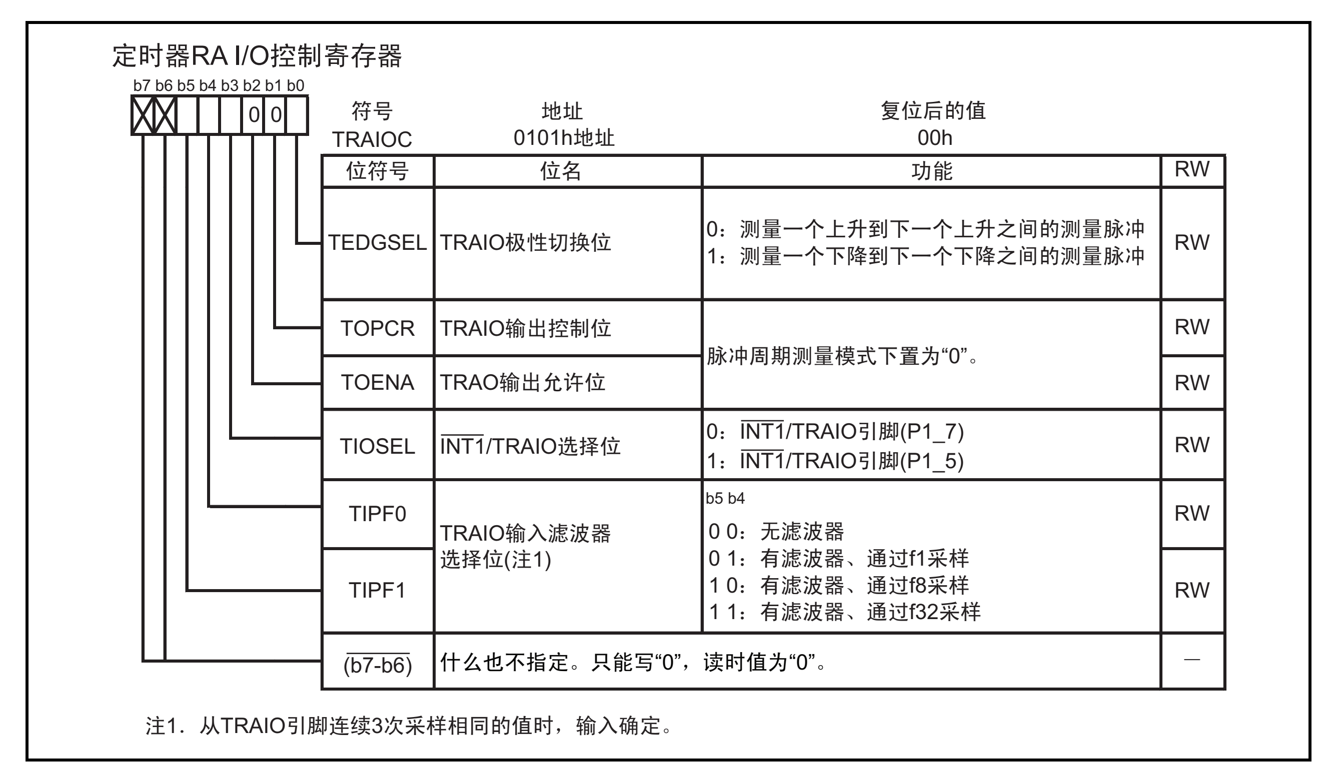
17.1.5 脉冲周期测量模式

脉冲周期测量模式为测量从 INT1/TRAIO 引脚输入的外部信号的脉冲周期的模式 （表 17.6）。
脉冲周期测量模式时的 TRAIOC 寄存器如图 17.10 所示；脉冲周期测量模式时的运行例如图 17.11 所示。

表 17.6 脉冲周期测量模式的规格

项目	规格
计数源	f1、 f2、 f8、 fOCO 、 fC32
计数运行	• 递减计数 • 输入测量脉冲有效边沿后，保存第一次定时器 RA 预分频器下溢时读取用缓冲器的内容，第二次定时器 RA 预分频器下溢时，定时器 RA 重新装入重加载寄存器的内容，并继续计数。
计数开始条件	向 TRACR 寄存器 TSTART 位写入 “1”（开始计数）。
计数停止条件	• 向 TRACR 寄存器 TSTART 位写入 “0”（停止计数）。 • 向 TRACR 寄存器 TSTOP 位写入 “1”（强制停止计数）。
中断请求产生时序	• 定时器 RA 下溢时或重新装入时 ［定时器 RA 中断］。 • TRAIO 输入的上升或下降 （测量结束）［定时器 RA 中断］。
INT1/TRAIO 信号引脚功能	测量脉冲输入 （注 1）（INT1 中断输入）。
TRAO 引脚功能	可编程输入 / 输出端口。
定时器的读取	读取 TRA 寄存器、 TRAPRE 寄存器时，分别读取计数值。
定时器的写入	• 计数停止中，如果写入 TRAPRE 寄存器、 TRA 寄存器，可分别写入重加载寄存器与计数器。 • 计数中，如果写入 TRAPRE 寄存器、 TRA 寄存器时，可分别向重加载寄存器与计数器写入。参考 “17.1.1.1 计数时定时器写入控制”。
选择功能	• 选择测量时间 通过 TEDGSEL 位选择输入脉冲的测量时间 • 测量脉冲输入引脚选择功能 通过 TIOSEL 位选择 P1_7 或 P1_5 • 数字滤波器功能 通过 TIPF0 ～ TIPF1 位选择数字滤波器的有无与采样频率。

注 1. 请输入比定时器 RA 预分频器周期的 2 倍长的脉冲。另外，“H” 宽度、“L” 宽度请分别输入比定时器 RA 预分频器周期长的脉冲。如果输入比此周期短的脉冲，有时忽略该输入。



定时器RA I/O控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0（b3、b2 固定为 0）

符号	地址	复位后的值
TRAIOC	0101h地址	00h

位符号	位名	功能	RW
TEDGSEL	TRAIO极性切换位	0：测量一个上升到下一个上升之间的测量脉冲 1：测量一个下降到下一个下降之间的测量脉冲	RW
TOPCR	TRAIO输出控制位	脉冲周期测量模式下置为“0”。	RW
TOENA	TRAO输出允许位		RW
TIOSEL	$\overline{\text{INT1}}$/TRAIO选择位	0：$\overline{\text{INT1}}$/TRAIO引脚(P1_7) 1：$\overline{\text{INT1}}$/TRAIO引脚(P1_5)	RW
TIPF0	TRAIO输入滤波器选择位(注1)	b5 b4 0 0：无滤波器 0 1：有滤波器、通过f1采样 1 0：有滤波器、通过f8采样 1 1：有滤波器、通过f32采样	RW
TIPF1			RW
(b7-b6)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．从TRAIO引脚连续3次采样相同的值时，输入确定。

图 17.10　脉冲周期测量模式时的 TRAIOC 寄存器

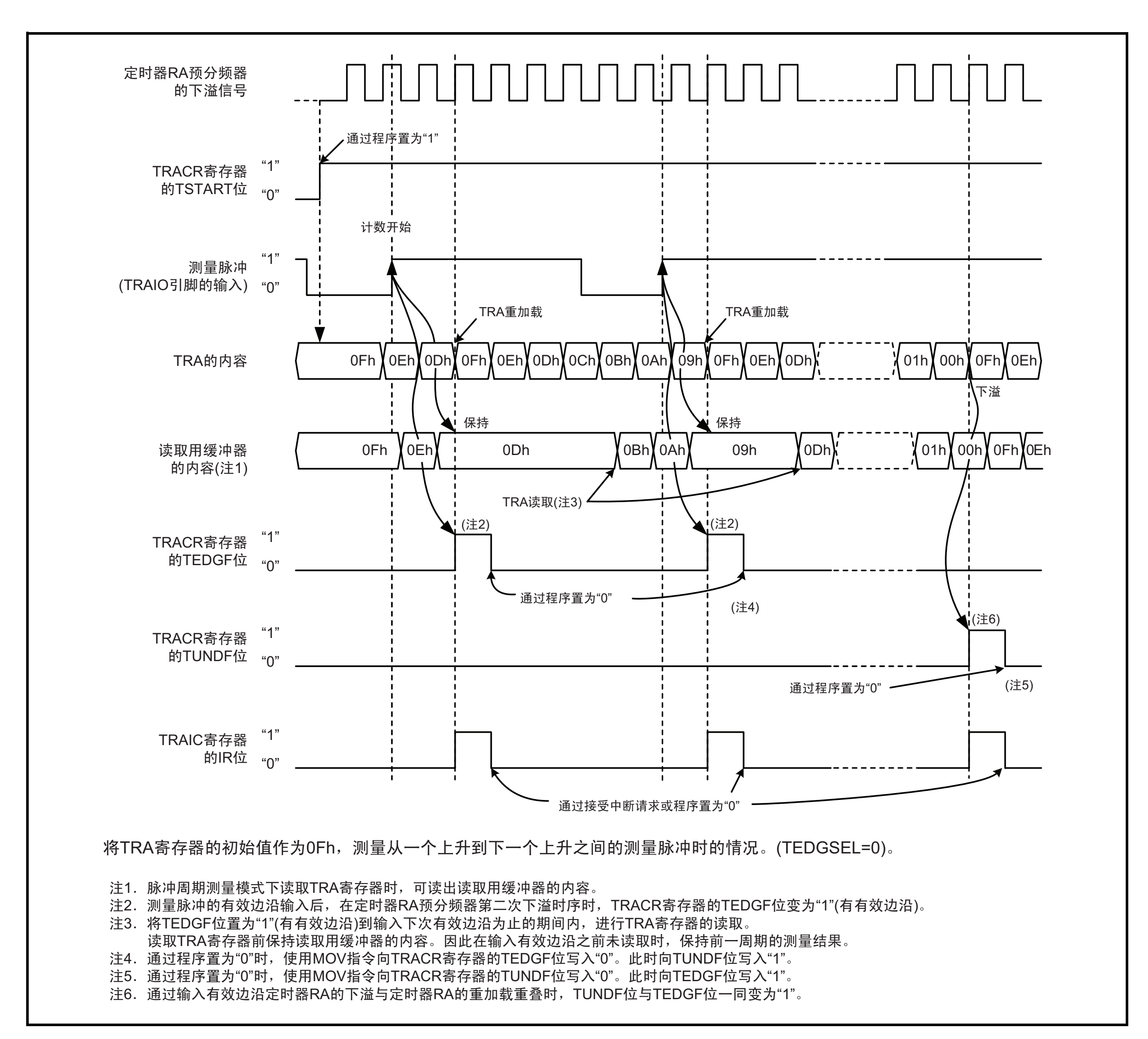


图 17.11 脉冲周期测量模式时的运行例

17.1.6 使用定时器 RA 时的注意事项

- 复位后，定时器停止计数。请在对定时器与预分频器设定值后，开始计数。
- 预分频器与定时器即使以16位为单位读取，单片机内部仍会按顺序读取每1字节。因此，读取这两个寄存器时，有可能会更新定时器值。
- 脉宽测量模式及脉冲周期测量模式下使用的TRACR寄存器的TEDGF位与TUNDF位，通过程序写入“0”时，则成为“0”，即使写入“1”也不发生变化。将读-改-写指令用于TRACR寄存器时，执行指令中，TEDGF位、TUNDF位即使为“1”，有时也会置“0”。此时，请通过MOV指令在不希望置“0”的TEDGF位、TUNDF位写入“1”。
- 从其它模式转换至脉宽测量模式及脉冲周期测量模式时，TEDGF位与TUNDF位不确定。请给TEDGF位与TUNDF位写入“0”后，再开始定时器RA的计数。
- 计数开始后，有时会因初次产生的定时器RA预分频器的下溢信号，TEDGF位成为“1”。
- 使用脉冲周期测量模式时，请在计数开始后间隔定时器RA预分频器2个或2个周期以上的时间，将TEDGF位置为“0”后再使用。
- 计数停止时，将“1”写入TSTART位后，计数源0～1周期期间，TCSTF位为“0”。
  TCSTF位成为“1”之前，请勿存取除TCSTF位以外的定时器RA相关寄存器（注1）。
  从TCSTF位成为“1”之后的最初计数源的有效边沿开始计数。
  计数时，给TSTART位写入“0”后，计数源0～1周期期间，TCSTF位为“1”。
  TCSTF位成为“0”之前，请勿存取除TCSTF位以外的定时器RA相关寄存器（注1）。
  TCSTF位为“0”时，计数停止。

  注 1. 定时器 RA 相关寄存器：TRACR、TRAIOC、TRAMR、TRAPRE、TRA。

- 计数中（TCSTF位为“1”），连续写入TRAPRE寄存器时，请将各自的写入间隔空出计数源时钟的3个或3个周期以上。
- 计数中（TCSTF位为“1”），连续写入TRA寄存器时，请将各自的写入间隔空出预分频器下溢的3个或3个周期以上。

17.2 定时器 RB

定时器 RB 为带 8 位预分频器的 8 位定时器。预分频器与定时器分别由重加载寄存器与计数器构成。（重加载寄存器与计数器的存取请参考表 17.7 ～表 17.10 各模式的规格）。定时器 RB 作为重加载寄存器，具有主定时器 RB 与从定时器 RB 两个寄存器。

定时器 RB 的计数源为计数、重加载等的定时器运行的运行时钟。

定时器 RB 框图如图 17.12 所示； TRBCR、TRBOCR、TRBIOC、TRBMR、TRBPRE、TRBSC、TRBPR 寄存器如图 17.13 ～图 17.15 所示。

定时器 RB，具有以下 4 种模式：

- 定时器模式　　对内部计数源 （外围功能时钟或定时器RA下溢）进行计数的模式
- 可编程波形发生模式　　连续输出任意脉冲的模式
- 可编程单触发发生模式　　输出单触发脉冲的模式
- 可编程等待单触发发生模式　　输出延迟单触发脉冲的模式

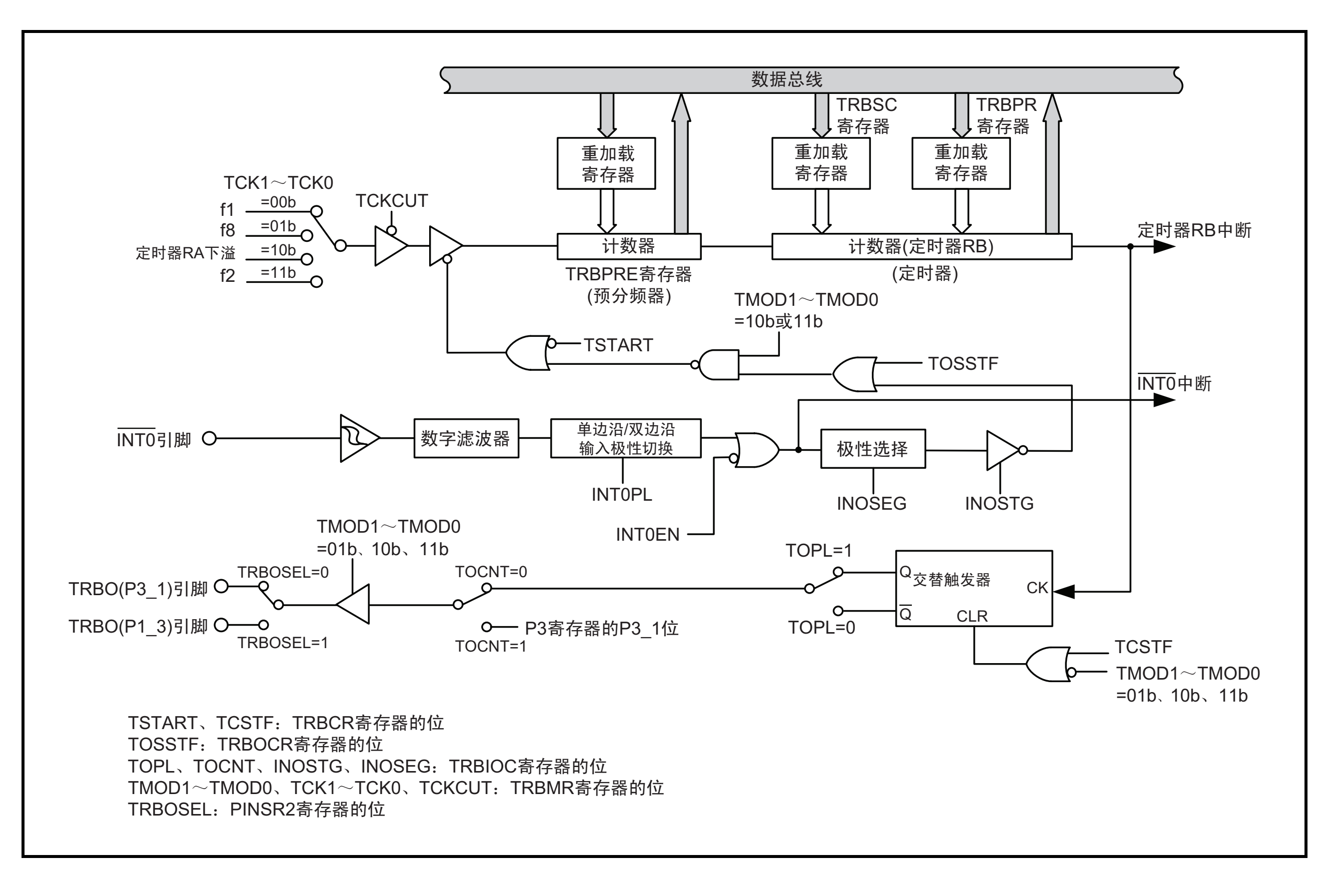


图 17.12 定时器 RB 框图



定时器RB控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRBCR	0108h地址	00h

位符号	位名	功能	RW
TSTART	定时器RB计数开始位(注1)	0：停止计数 1：开始计数	RW
TCSTF	定时器RB计数状态标志(注1)	0：停止计数 1：计数中(注3)	RO
TSTOP	定时器RB计数强制停止位(注1、2)	写入“1”时强制停止计数。读取时值为“0”。	RW
(b7-b3)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．使用TSTART、TCSTF、TSTOP位时的注意事项，请参考“17.2.5　定时器RB使用注意事项”。
注2．向TSTOP位写入“1”时，TRBPRE寄存器、TRBSC寄存器、TRBPR寄存器、TSTART位、TCSTF位及TRBOCR寄存器的TOSSTF位变为复位后的值。
注3．定时器模式与可编程波形发生模式下，表示计数中。 可编程单触发发生模式与可编程等待单触发发生模式下，表示可接受单触发脉冲的触发器。

定时器RB单触发控制寄存器(注2)

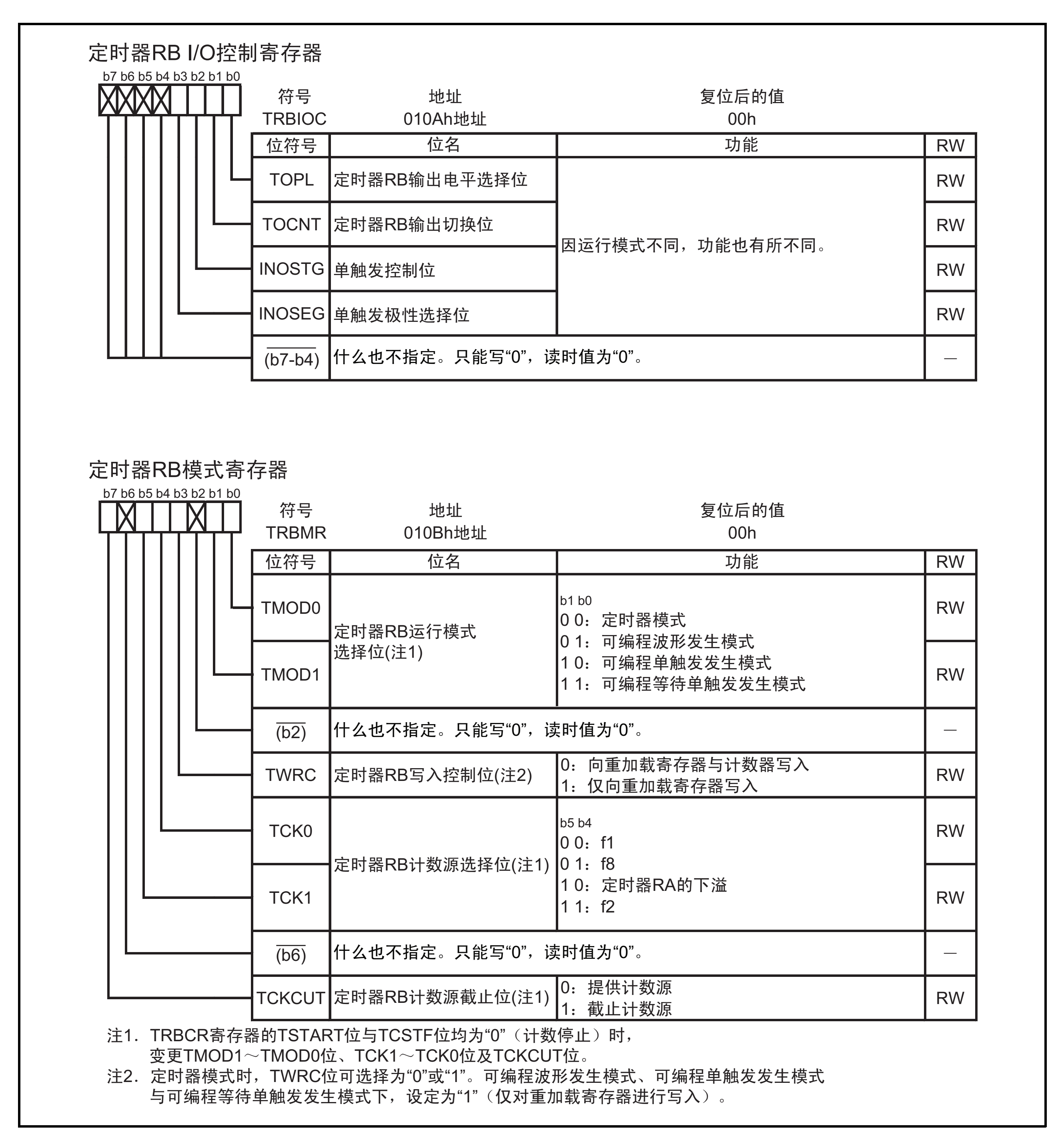
b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRBOCR	0109h地址	00h

位符号	位名	功能	RW
TOSST	定时器RB单触发开始位	写入“1”时发生单触发器。读取时值为“0”。	RW
TOSSP	定时器RB单触发停止位	写入“1”时，停止单触发脉冲(包括等待)的计数。读取时值为“0”。	RW
TOSSTF	定时器RB单触发状态标志(注1)	0：单触发停止中 1：单触发运行中(包括等待期间)	RO
(b7-b3)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．向TRBCR寄存器的TSTOP位写入“1”时，TOSSTF位变为“0”。
注2．TRBMR寄存器的TMOD1～TMOD0位为“10b”(可编程单触发发生模式)或为“11b”(可编程等待单触发发生模式)时有效。

图 17.13　TRBCR、TRBOCR 寄存器



定时器RB I/O控制寄存器

符号 TRBIOC　地址 010Ah地址　复位后的值 00h

位符号	位名	功能	RW
TOPL	定时器RB输出电平选择位	因运行模式不同，功能也有所不同。	RW
TOCNT	定时器RB输出切换位		RW
INOSTG	单触发控制位		RW
INOSEG	单触发极性选择位		RW
— (b7-b4)	什么也不指定。只能写“0”，读时值为“0”。		—

定时器RB模式寄存器

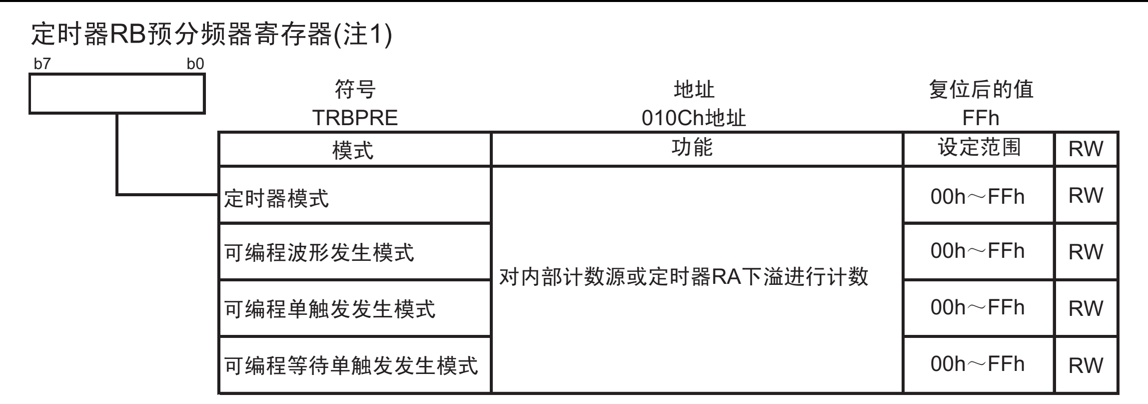
符号 TRBMR　地址 010Bh地址　复位后的值 00h

位符号	位名	功能	RW
TMOD0	定时器RB运行模式选择位(注1)	b1 b0 0 0：定时器模式 0 1：可编程波形发生模式 1 0：可编程单触发发生模式 1 1：可编程等待单触发发生模式	RW
TMOD1			RW
— (b2)	什么也不指定。只能写“0”，读时值为“0”。		—
TWRC	定时器RB写入控制位(注2)	0：向重加载寄存器与计数器写入 1：仅向重加载寄存器写入	RW
TCK0	定时器RB计数源选择位(注1)	b5 b4 0 0：f1 0 1：f8 1 0：定时器RA的下溢 1 1：f2	RW
TCK1			RW
— (b6)	什么也不指定。只能写“0”，读时值为“0”。		—
TCKCUT	定时器RB计数源截止位(注1)	0：提供计数源 1：截止计数源	RW

注1．TRBCR寄存器的TSTART位与TCSTF位均为“0”（计数停止）时，变更TMOD1～TMOD0位、TCK1～TCK0位及TCKCUT位。

注2．定时器模式时，TWRC位可选择为“0”或“1”。可编程波形发生模式、可编程单触发发生模式与可编程等待单触发发生模式下，设定为“1”（仅对重加载寄存器进行写入）。

图 17.14　TRBIOC、TRBMR 寄存器

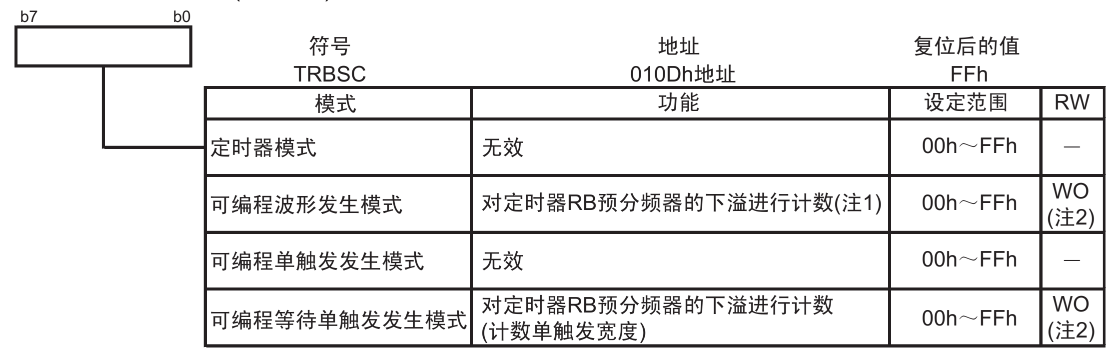


定时器RB预分频器寄存器(注1)

符号	地址	复位后的值
TRBPRE	010Ch地址	FFh

模式	功能	设定范围	RW
定时器模式	对内部计数源或定时器RA下溢进行计数	00h～FFh	RW
可编程波形发生模式	对内部计数源或定时器RA下溢进行计数	00h～FFh	RW
可编程单触发发生模式	对内部计数源或定时器RA下溢进行计数	00h～FFh	RW
可编程等待单触发发生模式	对内部计数源或定时器RA下溢进行计数	00h～FFh	RW

注1．向TRBCR寄存器的TSTOP位写入“1”时，TRBPRE寄存器变为“FFh”。

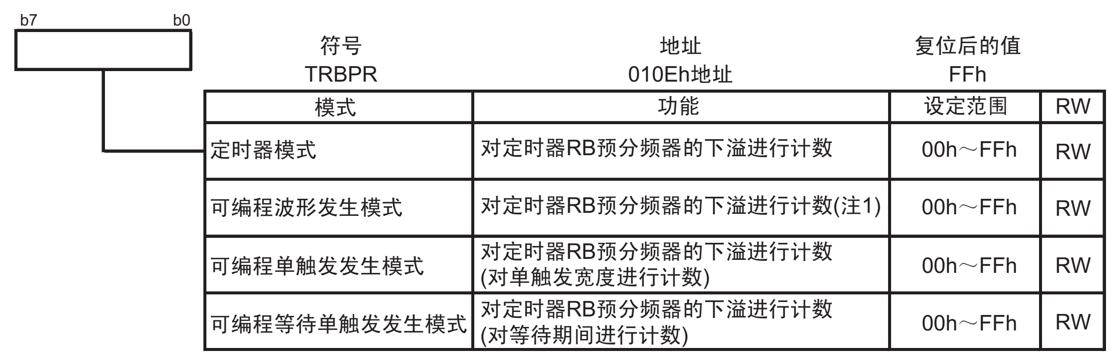


定时器RB从寄存器(注3、4)

符号	地址	复位后的值
TRBSC	010Dh地址	FFh

模式	功能	设定范围	RW
定时器模式	无效	00h～FFh	—
可编程波形发生模式	对定时器RB预分频器的下溢进行计数(注1)	00h～FFh	WO (注2)
可编程单触发发生模式	无效	00h～FFh	—
可编程等待单触发发生模式	对定时器RB预分频器的下溢进行计数 (计数单触发宽度)	00h～FFh	WO (注2)

注1．将TRBPR寄存器与TRBSC寄存器的值交替重加载入计数器，并计数。
注2．即使在从期间计数过程中，通过TRBPR寄存器也可读出计数值。
注3．向TRBCR寄存器的TSTOP位写入“1”时，TRBSC寄存器变为“FFh”。
注4．向TRBSC寄存器写入时，按照下列程序进行写入。
(1)向TRBSC寄存器写入值
(2)向TRBPR寄存器写入值(即使不变更值，也可再次写入与之前相同的值)



定时器RB主寄存器(注2)

符号	地址	复位后的值
TRBPR	010Eh地址	FFh

模式	功能	设定范围	RW
定时器模式	对定时器RB预分频器的下溢进行计数	00h～FFh	RW
可编程波形发生模式	对定时器RB预分频器的下溢进行计数(注1)	00h～FFh	RW
可编程单触发发生模式	对定时器RB预分频器的下溢进行计数 (对单触发宽度进行计数)	00h～FFh	RW
可编程等待单触发发生模式	对定时器RB预分频器的下溢进行计数 (对等待期间进行计数)	00h～FFh	RW

注1．将TRBPR寄存器与TRBSC寄存器的值交替重加载入计数器，并计数。
注2．向TRBCR寄存器的TSTOP位写入“1”时，TRBPR寄存器变为“FFh”。

图 17.15 TRBPRE、 TRBSC、 TRBPR 寄存器

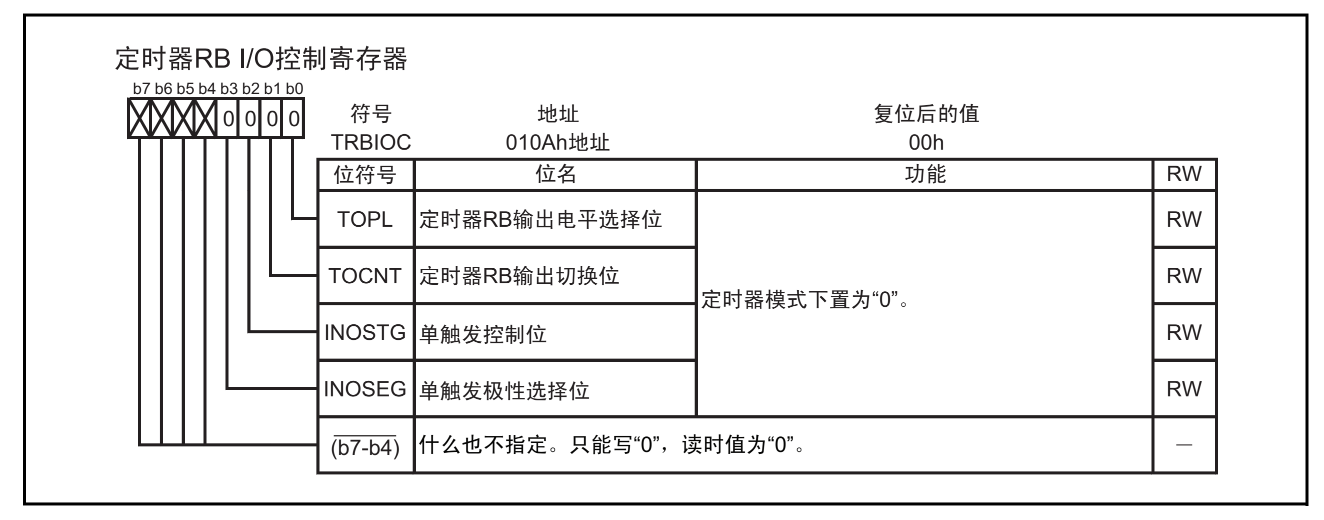
17.2.1 定时器模式

定时器模式为计数内部生成的计数源或定时器 RA 下溢的模式 （表 17.7）。定时器模式时，不使用 TRBOCR 及 TRBSC 寄存器。

定时器模式时的 TRBIOC 寄存器如图 17.16 所示。

表 17.7 定时器模式的规格

项目	规格
计数源	f1、 f2、 f8、定时器 RA 下溢
计数运行	• 递减计数 • 下溢时重新装入重加载寄存器的内容，并继续计数 （定时器 RB 下溢时，重新装入定时器 RB 主重加载寄存器的内容）
分频比	1/(n+1)(m+1) n：TRBPRE 寄存器的设定值、m：TRBPR 寄存器的设定值。
计数开始条件	向 TRBCR 寄存器 TSTART 位写入 “1”（开始计数）。
计数停止条件	• 向 TRBCR 寄存器 TSTART 位写入 “0”（停止计数）。 • 向 TRBCR 寄存器 TSTOP 位写入 “1”（强制停止计数）。
中断请求产生时序	定时器 RB 下溢时 ［定时器 RB 中断］
TRBO 引脚功能	可编程输入 / 输出端口
$\overline{\text{INT0}}$ 引脚功能	可编程输入 / 输出端口或 $\overline{\text{INT0}}$ 中断输入。
定时器的读取	读取 TRBPR 寄存器、 TRBPRE 寄存器时，分别读取计数值。
定时器的写入	• 计数停止中，如果写入 TRBPRE 寄存器、 TRBPR 寄存器，可分别写入重加载寄存器与计数器。 • 计数中，如果写入 TRBPRE 寄存器、 TRBPR 寄存器，如果 TRBMR 寄存器 TWRC 为 “0”，可分别写入重加载寄存器与计数器。 如果 TWRC 位为 “1” 时，仅可分别写入重加载寄存器 （参考 “17.2.1.1 计数时定时器写入控制”）。



位符号	位名	功能	RW
TOPL	定时器RB输出电平选择位	定时器模式下置为“0”。	RW
TOCNT	定时器RB输出切换位		RW
INOSTG	单触发控制位		RW
INOSEG	单触发极性选择位		RW
(b7-b4)	什么也不指定。只能写“0”，读时值为“0”。		—

图 17.16 定时器模式时的 TRBIOC 寄存器

17.2.1.1 计数时定时器写入控制

定时器 RB 具有预分频器与定时器（对预分频器的下溢进行计数的狭义的定时器），预分频器与定时器分别具有重加载寄存器与计数器。定时器模式下，写入计数中的预分频器或定时器时，可通过 TRBMR 寄存器的 TWRC 位，选择是写入重加载寄存器与计数器，还是仅写入重加载寄存器。

但是，与计数源同步，将值从预分频器重加载寄存器向计数器传送。另外，与预分频器的下溢同步，将值从定时器重加载寄存器向计数器传送。因此，通过 TWRC 位，选择向重加载寄存器与计数器写入时，执行写入指令后，计数器的值不能立即更新。另外，选择仅写入重加载寄存器时，如果改变预分频器的值，写入时的周期就会发生偏移。定时器 RB 计数中改写计数值时的运行例如图 17.17 所示。

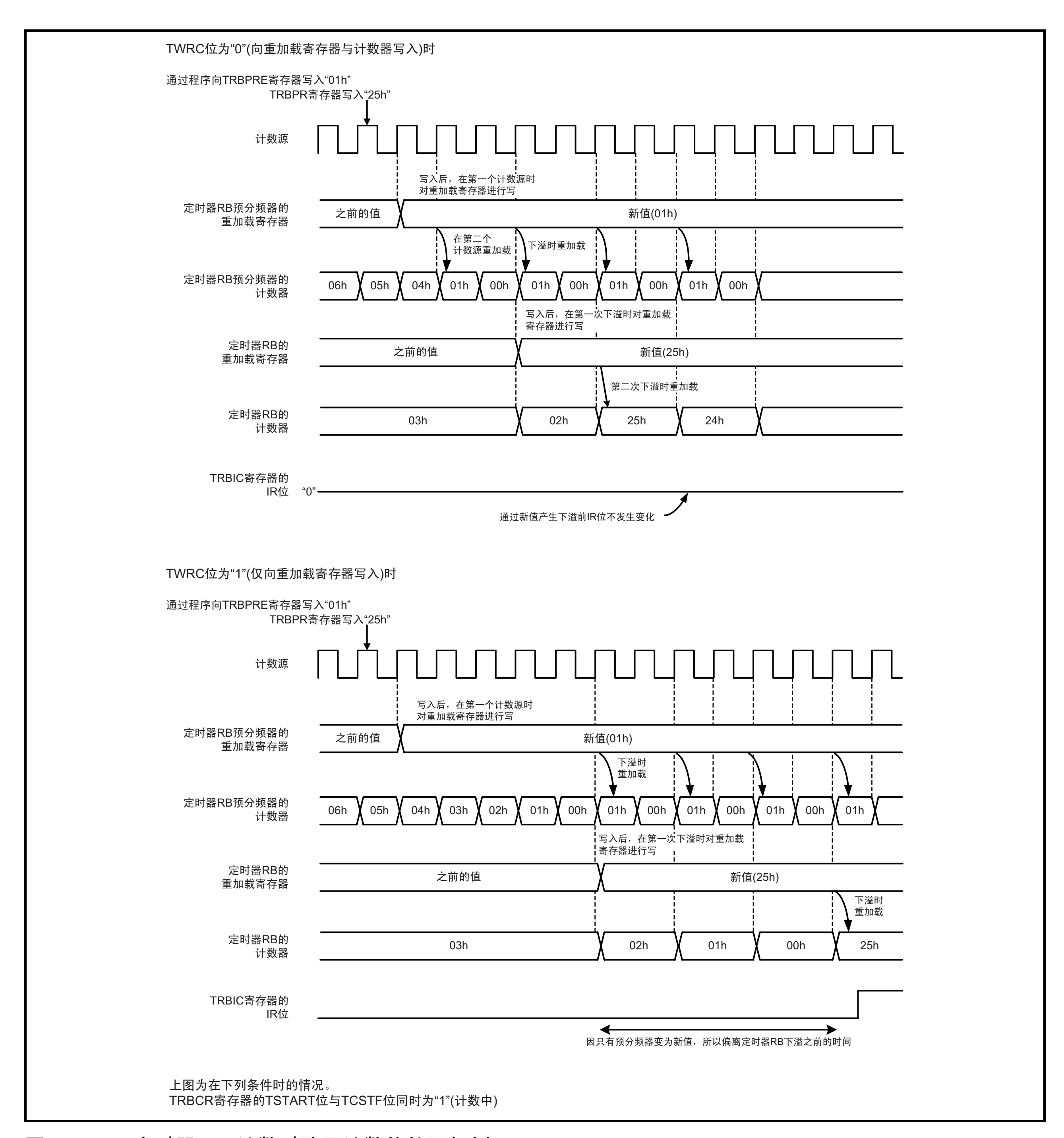


图 17.17 定时器 RB 计数时改写计数值的运行例

17.2.2 可编程波形发生模式

可编程波形发生模式为交替计数 TRBPR 寄存器与 TRBSC 寄存器的值，每次计数器下溢时，将从 TRBO 引脚输出的信号进行反转的模式 （表 17.8）。计数开始时，从设定至 TRBPR 寄存器的值开始计数。可编程波形发生模式时，不使用 TRBOCR 寄存器。

可编程波形发生模式时的 TRBIOC 寄存器如图 17.18 所示；可编程波形发生模式时的定时器 RB 运行例如图 17.19 所示。

表 17.8 可编程波形发生模式的规格

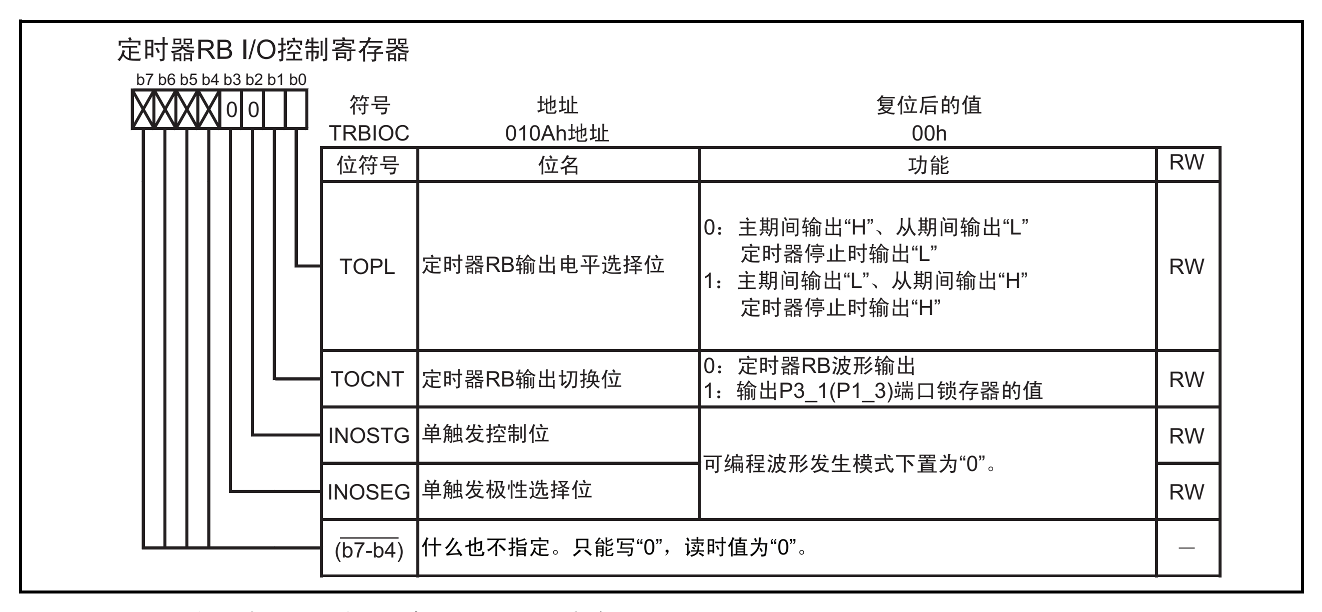
项目	规格
计数源	f1、 f2、 f8、定时器 RA 下溢
计数运行	• 递减计数 • 下溢时交替重新装入主重加载寄存器与从重加载寄存器的内容，并继续计数。
输出波形的宽度、周期	主时间：(n+1)(m+1)/fi 从时间：(n+1)(p+1)/fi 周期：(n+1)[(m+1)+(p+1)]/fi fi：计数源的频率 n：TRBPRE 寄存器的设定值、 m：TRBPR 寄存器的设定值 p：TRBSC 寄存器的设定值
计数开始条件	向 TRBCR 寄存器 TSTART 位写入 “1”（开始计数）
计数停止条件	• 向 TRBCR 寄存器 TSTART 位写入 “0”（停止计数） • 向 TRBCR 寄存器 TSTOP 位写入 “1”（强制停止计数）
中断请求产生时序	从从期间的定时器 RB 下溢开始至计数源 1/2 周期后 （与 TRBO 输出的变化同时） [定时器 RB 中断]
TRBO 引脚功能	可编程输出端口或脉冲输出
$\overline{\text{INT0}}$ 引脚功能	可编程输入 / 输出端口，或 $\overline{\text{INT0}}$ 中断输入
定时器的读取	读取 TRBPR 寄存器、 TRBPRE 寄存器时，分别读取计数值 （注 1）
定时器的写入	• 计数停止时，如果写入 TRBPRE 寄存器、 TRBSC 寄存器与 TRBPR 寄存器，可分别写入重加载寄存器与计数器。 • 计数时，如果写入 TRBPRE 寄存器、 TRBSC 寄存器、 TRBPR 寄存器，仅可分别写入重加载寄存器 （注 2）
选择功能	• 输出电平选择功能 通过 TOPL 位选择主期间、从期间的输出电平。 • TRBO 引脚输出转换功能 通过 TRBIOC 寄存器 TOCNT 位选择定时器 RB 脉冲输出或 P3_1 （P1_3）锁存输出 （注 3）。 • TRBO 引脚选择功能 通过 PINSR2 寄存器 TRBOSEL 位选择 P3_1 或 P1_3。

注 1. 计数从期间时，也请读取 TRBPR 寄存器。

注 2. 写入 TRBPR 寄存器后，波形输出从下一个主期间反映设定值。

注 3. 写入 TOCNT 位的值，在下一个时序有效。
- 计数开始时
- 定时器RB产生中断请求时

因此，改变 TOCNT 位后，可从下一个主期间的输出反映。



定时器RB I/O控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRBIOC	010Ah地址	00h

位符号	位名	功能	RW
TOPL	定时器RB输出电平选择位	0：主期间输出“H”、从期间输出“L” 定时器停止时输出“L” 1：主期间输出“L”、从期间输出“H” 定时器停止时输出“H”	RW
TOCNT	定时器RB输出切换位	0：定时器RB波形输出 1：输出P3_1(P1_3)端口锁存器的值	RW
INOSTG	单触发控制位	可编程波形发生模式下置为“0”。	RW
INOSEG	单触发极性选择位		RW
(b7-b4)	什么也不指定。只能写“0”，读时值为“0”。		—

图 17.18 可编程波形发生模式时的 TRBIOC 寄存器

通过程序置为“1”

TRBCR寄存器的TSTART位 “1” “0”

计数源

定时器RB预分频器的下溢信号

从定时器RB重加载 主定时器RB重加载

定时器RB的计数器 01h 00h 02h 01h 00h 01h 00h 02h

通过接受中断请求或程序置为“0”

TRBIC寄存器的IR位 “1” “0”

通过程序置为“0”

TRBIOC寄存器的TOPL位 “1” “0”

开始波形输出 反转波形输出 开始波形输出

TRBO引脚输出 “1” “0”

初始输出与从期间电平相同

主期间 从期间 主期间

上图为在下列条件时的情况：

TRBPRE=01h、TRBPR=01h、TRBSC=02h

TRBIOC寄存器的TOCNT=0(从TRBO引脚输出定时器RB波形)

图 17.19 可编程波形发生模式时定时器 RB 的运行例

RENESAS

17.2.3 可编程单触发发生模式

可编程单触发发生模式为通过程序或外部触发器（$\overline{\text{INT0}}$ 引脚的输入），从 TRBO 引脚输出单触发脉冲的模式（表 17.9）。从发生触发时的时间开始任意时间（TRBPR 寄存器的设定值），定时器仅运行一次。可编程单触发发生模式时，不使用 TRBSC 寄存器。

可编程单触发发生模式时的 TRBIOC 寄存器如图 17.20 所示；可编程单触发发生模式时的运行例如图 17.21 所示。

表 17.9 可编程单触发发生模式的规格

项目	规格
计数源	f1、 f2、 f8、定时器 RA 下溢
计数运行	• 递减计数 TRBPR 寄存器的设定值。 • 下溢时重新装入主重加载寄存器的内容后结束计数， TOSSTF 位为 “0”（单触发停止）。 • 停止计数时，重新装入重加载寄存器的内容后停止。
单触发脉冲输出时间	(n+1)(m+1)/fi fi：计数源频率 n：TRBPRE 寄存器的设定值 m：TRBPR 寄存器的设定值 （注 2）
计数开始条件	• TRBCR 寄存器的 TSTART 位为 “1”（开始计数），且发生下一次触发。 • 向 TRBOCR 寄存器的 TOSST 位写入 “1”（单触发开始）。 • 向 $\overline{\text{INT0}}$ 引脚输入触发。
计数停止条件	• 定时器 RB 主计数时的计数值下溢，重新装入后 • 向 TRBOCR 寄存器 TOSSP 位写入 “1”（停止单触发） • 向 TRBCR 寄存器 TSTART 位写入 “0”（停止计数） • 向 TRBCR 寄存器 TSTOP 位写入 “1”（强制停止计数）
中断请求产生时序	从下溢开始到计数源的 1/2 周期后 （与来自 TRBO 引脚的输出波形结束同时）［定时器 RB 中断］
TRBO 引脚功能	输出脉冲
$\overline{\text{INT0}}$ 引脚功能	• TRBIOC 寄存器的 INOSTG 位为 “0” 时 （$\overline{\text{INT0}}$ 单触发无效），为可编程输入 / 输出端口，或 $\overline{\text{INT0}}$ 中断输入。 • TRBIOC 寄存器的 INOSTG 位为 “1” 时 （$\overline{\text{INT0}}$ 单触发有效），为外部触发（$\overline{\text{INT0}}$ 中断输入）。
定时器的读取	读取 TRBPR 寄存器、 TRBPRE 寄存器时，可分别读取计数值。
定时器的写入	• 计数停止时，如果写入 TRBPRE 寄存器、 TRBPR 寄存器，可分别写入重加载寄存器与计数器。 • 计数时，如果写入 TRBPRE 寄存器、 TRBPR 寄存器，分别仅可写入重加载寄存器 （注 1）。
选择功能	• 输出电平选择功能 通过 TOPL 位选择单触发脉冲波形的输出电平 • 单触发选择功能 参考 “17.2.3.1 单触发选择” • TRBO 引脚选择功能 通过 PINSR2 寄存器的 TRBOSEL 位选择 P3_1 或 P1_3

注 1. 写入 TRBPR 寄存器的值，从下一个单触发脉冲开始反映。

注 2. 请勿将 TRBPRE 寄存器与 TRBPR 寄存器均置为 “00h”。



定时器RB I/O控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRBIOC	010Ah地址	00h

位符号	位名	功能	RW
TOPL	定时器RB输出电平选择位	0：输出单触发脉冲“H”、 定时器停止时输出“L” 1：输出单触发脉冲“L”、 定时器停止时输出“H”	RW
TOCNT	定时器RB输出切换位	可编程单触发发生模式下置为“0”。	RW
INOSTG	单触发控制位(注1)	0：$\overline{\text{INT0}}$引脚单触发无效 1：$\overline{\text{INT0}}$引脚单触发有效	RW
INOSEG	单触发极性选择位(注1)	0：下降边沿触发器 1：上升边沿触发器	RW
— (b7-b4)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．请参考“17.2.3.1 单触发选择”。

图 17.20 可编程单触发发生模式时的 TRBIOC 寄存器

TRBCR寄存器的TSTART位 “1” “0” 通过程序置为“1”

TRBOCR寄存器的TOSSTF位 “1” “0” 向TRBOCR寄存器的TOSST位写入“1” 计数完成时变为“0” $\overline{\text{INT0}}$引脚输入触发时变为“1”

$\overline{\text{INT0}}$输入引脚

计数源

定时器RB预分频器的下溢信号

计数开始 主定时器RB重加载 计数开始 主定时器RB重加载

定时器RB的计数器 01h 00h 01h 00h 01h

TRBIC寄存器的IR位 “1” “0” 通过接受中断请求或程序置为“0”

TRBIOC寄存器的TOPL位 “1” “0” 通过程序置为“0”

波形输出开始 波形输出完成 波形输出开始 波形输出完成

TRBO引脚输出 “1” “0”

上图为在下列条件时的情况：

TRBPRE=01h、TRBPR=01h
TRBIOC寄存器的TOPL=0、TOCNT=0、
INOSTG=1($\overline{\text{INT0}}$单触发有效)、
INOSEG=1(上升边沿触发)

图 17.21 可编程单触发发生模式的运行例

17.2.3.1 单触发选择

可编程单触发发生模式与可编程等待单触发发生模式下， TRBCR 寄存器的 TCSTF 位为 “1”（计数开始）的状态，如果发生单触发，则开始运行。

通过以下任意一个原因发生单触发：

- 通过程序给TRBOCR寄存器的TOSST位写入 “1”。
- 从$\overline{\text{INT0}}$引脚输入触发。

单触发发生后，经过计数源 1 ～ 2 个周期后， TRBOCR 寄存器的 TOSSTF 位变为 “1”（单触发运行中）。此后，计数开始，在可编程单触发发生模式下，开始单触发波形输出 （可编程等待单触发发生模式下，开始等待期间的计数）。 TOSSTF 位为 “1”期间，即使发生单触发，也不会发生再次触发。

使用从 $\overline{\text{INT0}}$ 引脚输入触发时，请进行以下设定后，输入触发：

- 将PD4寄存器PD4_5位置 “0”（输入端口）。
- 通过INTF寄存器INT0F1～INT0F0位选择$\overline{\text{INT0}}$的数字滤波器。
- 通过INTEN寄存器INT0PL位选择双边沿或单边沿。选择单边沿时，进而以TRBIOC寄存器INOSEG位选择下降边沿或上升边沿。
- 将INTEN寄存器INT0EN置 “0”（允许）
- 上述设定后，将TRBIOC寄存器INOSTG位置 “1”（$\overline{\text{INT}}$引脚单触发有效）。

通过从$\overline{\text{INT0}}$引脚输入单触发来产生中断请求时，请注意以下几点：

- 需要使用中断的处理，因此请参考 “13. 中断”。
- 选择单边沿时，请通过INT0IC寄存器POL位选择下降边沿或上升边沿 （TRBIOC寄存器INOSEG位与$\overline{\text{INT0}}$中断无关）。
- TOSSTF位为 “1”期间，即使发生单触发，也不会影响定时器RB的运行，但是， INT0IC寄存器IR位发生变化。

17.2.4 可编程等待单触发发生模式

可编程等待单触发发生模式为通过程序或外部触发器（$\overline{INT0}$ 引脚的输入），经过一定时间后，从 TRBO 引脚输出单触发脉冲的模式（表 17.10）。从发生触发时开始任意时间（TRBPR 寄存器的设定值）后，在任意时间（TRBSC 寄存器的设定值）仅进行一次脉冲输出。

可编程等待单触发发生模式时的 TRBIOC 寄存器如图 17.22 所示；可编程等待单触发发生模式的运行例如图 17.23 所示。

表 17.10 可编程等待单触发发生模式的规格

项目	规格
计数源	f1、 f2、 f8、定时器 RA 下溢
计数运行	• 递减计数定时器 RB 主的设定值。 • 定时器 RB 主的计数下溢时，重加载定时器 RB 从的内容，并继续计数。 • 定时器 RB 从的计数下溢时，重加载定时器 RB 主的内容，并结束计数， TOSSTF 位为 “0”（停止单触发）。 • 计数停止时，重新装入重加载寄存器的内容并停止。
等待时间	(n+1)(m+1)/fi fi：计数源的频率 n：TRBPRE 寄存器的设定值、 m：TRBPR 寄存器的设定值 （注 2）
单触发脉冲输出时间	(n+1)(p+1)/fi fi：计数源的频率 n：TRBPRE 寄存器的设定值、 p：TRBSC 寄存器的设定值
计数开始条件	• TRBCR 寄存器 TSTART 位为 “1”（开始计数），且发生下一次触发。 • 向 TRBOCR 寄存器 TOSST 位写入 “1”（开始单触发）。 • 向 $\overline{INT0}$ 引脚输入触发。
计数停止条件	• 定时器 RB 从计数时的计数值下溢，重新装入后。 • 向 TRBOCR 寄存器 TOSSP 位写入 “1”（停止单触发）。 • 向 TRBCR 寄存器 TSTART 位写入 “0”（停止计数）。 • 向 TRBCR 寄存器 TSTOP 位写入 “1”（强制停止计数）。
中断请求产生时序	从从时间的定时器 RB 下溢开始至计数源 1/2 周期后 （与 TRBO 引脚的波形输出结束同时） [定时器 RB 中断]
TRBO 引脚功能	输出脉冲
$\overline{INT0}$ 引脚功能	• TRBIOC 寄存器 INOSTG 位为 “0” 时 （$\overline{INT0}$ 单触发无效）时 为可编程输入 / 输出端口或 $\overline{INT0}$ 中断输入。 • TRBIOC 寄存器 INOSTG 位为 “1” 时 （$\overline{INT0}$ 单触发有效）时 为外部触发 （$\overline{INT0}$ 中断输入）。
定时器的读取	读取 TRBPR 寄存器、 TRBPRE 寄存器时，可分别读取计数值。
定时器的写入	• 计数停止时，如果写入 TRBPRE 寄存器、 TRBSC 寄存器、 TRBPR 寄存器，可分别写入重加载寄存器与计数器两者中。 • 计数时，如果写入 TRBPRE 寄存器、 TRBSC 寄存器、 TRBPR 寄存器，分别仅可写入重加载寄存器 （注 1）。
选择功能	• 输出电平选择功能 通过 TOPL 位选择单触发脉冲波形的输出电平。 • 单触发选择功能 参考 “17.2.3.1 单触发选择”。 • TRBO 引脚选择功能 通过 PINSR2 寄存器的 TRBOSEL 位选择 P3_1 或 P1_3。

注 1. 写入 TRBSC 寄存器及 TRBPR 寄存器的值可从下一次单触发脉冲反映。
注 2. 请勿将 TRBPRE 寄存器与 TRBPR 寄存器均设定为 “00h”。





定时器RB I/O控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRBIOC	010Ah地址	00h

位符号	位名	功能	RW
TOPL	定时器RB输出电平选择位	0：输出单触发脉冲“H”、定时器停止或等待时输出“L” 1：输出单触发脉冲“L”、定时器停止或等待时输出“H”	RW
TOCNT	定时器RB输出切换位	可编程等待单触发发生模式下置“0”。	RW
INOSTG	单触发控制位(注1)	0：INT0引脚单触发无效 1：INT0引脚单触发有效	RW
INOSEG	单触发极性选择位(注1)	0：下降边沿触发 1：上升边沿触发	RW
(b7-b4)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．请参考“17.2.3.1 单触发选择”。

图 17.22 可编程等待单触发发生模式时的 TRBIOC 寄存器

TRBCR寄存器的TSTART位 “1” “0” 通过程序置为“1”

TRBOCR寄存器的TOSSTF位 “1” “0” 向TRBOCR寄存器TOSST位写入“1”、或INT0引脚输入触发时变为“1” 计数完成时变为“0”

INT0输入引脚

计数源

定时器RB预分频器的下溢信号

计数开始 从定时器RB重加载 主定时器RB重加载

定时器RB的计数器 01h 00h 04h 03h 02h 01h 00h 01h

TRBIC寄存器的IR位 “1” “0” 通过接受中断请求或程序置为“0”

TRBIOC寄存器的TOPL位 “1” “0” 通过程序置为“0”

等待开始 波形输出开始 波形输出完成

TRBO引脚输出 “1” “0”

等待(主期间) 输出单触发脉冲(从期间)

上图为在下列条件时的情况：

TRBPRE=01h、TRBPR=01h、TRBSC=04h
INOSTG=1(INT0单触发有效)、
INOSEG=1(上升边沿触发)

图 17.23 可编程等待单触发发生模式的运行例

RENESAS

17.2.5 使用定时器 RB 时的注意事项

- 复位后，定时器停止计数。请给定时器与预分频器设定值后，开始计数。
- 预分频器与定时器即使以16位为单位读取，单片机内部仍按顺序读取每1字节。因此，读取这两个寄存器时，有可能更新定时器值。
- 可编程单触发发生模式及可编程等待单触发发生模式时，将TRBCR寄存器的TSTART位置为 “0”，停止计数时或将TRBOCR寄存器的TOSSP位置为 “1”，停止单触发时，定时器重新装入重加载寄存器的值后停止。请在定时器停止前读取定时器的计数值。
- 计数停止时，给TSTART位写入 “1”后，在计数源1 ～ 2个周期期间， TCSTF位为 “0”。 TCSTF位变为 “1”之前，请勿存取除TCSTF位以外的定时器RB相关寄存器 （注1）。计数时，将 “0”写入TSTART位后，在计数源1～2个周期期间， TCSTF位为 “1”。 TCSTF位为 “0”时，计数停止。TCSTF位变为 “0”之前，请勿存取除TCSTF位以外的定时器RB相关寄存器 （注1）。

注 1. 定时器 RB 相关寄存器：TRBCR、 TRBOCR、 TRBIOC、 TRBMR、 TRBPRE、 TRBSC、 TRBPR。

- 计数时，给TRBCR寄存器的TSTOP位写入 “1”时，定时器RB立即停止。
- 给TRBOCR寄存器的TOSST位或TOSSP位写入 “1”时，计数源1～2个周期后， TOSSTF位将会发生变化。给TOSST位写入 “1”后TOSSTF位变为 “1”之前的期间，将 “1”写入TOSSP位时，因内部状态不同， TOSSTF位有时会为 “0”，有时会为 “1”。给TOSSP位写入 “1”后TOSSTF位变为 “0”之前的期间，与将 “1”写入TOSST位时相同， TOSSTF位将变为 “0”或变为 “1”。

17.2.5.1 定时器模式

定时器模式下，请实施下述对策。
计数时 （TCSTF 位为 “1”），写入 TRBPRE 寄存器、 TRBPR 寄存器时，请注意下述几点：
- 连续写入TRBPRE寄存器时，请将各自的写入间隔空出计数源时钟的3个或3个周期以上。
- 连续写入TRBPR寄存器时，请将各自的写入间隔空出预分频器下溢的3个或3个周期以上。

17.2.5.2 可编程波形发生模式

可编程波形发生模式下，请实施下述 3 点对策：
1. 计数时 （TCSTF位为 “1”），写入TRBPRE寄存器、 TRBPR寄存器时，请注意下述几点。
   - 连续写入TRBPRE寄存器时，请将各自的写入间隔空出计数源时钟3个或3个周期以上。
   - 连续写入TRBPR寄存器时，请将各自的写入间隔空出预分频器下溢的3个或3个周期以上。
2. 计数中 （TCSTF位为 “1”）变更TRBSC寄存器、 TRBPR寄存器时，通过定时器RB中断等对TRBO输出周期获取同步，在相同输出周期内仅进行一次。另外，在图17.24及图17.25的区间A中，请确认未写入TRBPR寄存器。

具体的对策例如下：

- 对策例(a)

  如图17.24所示，请通过定时器RB中断程序向TRBSC寄存器、 TRBPR寄存器写入。区间A开始时请结束写入。

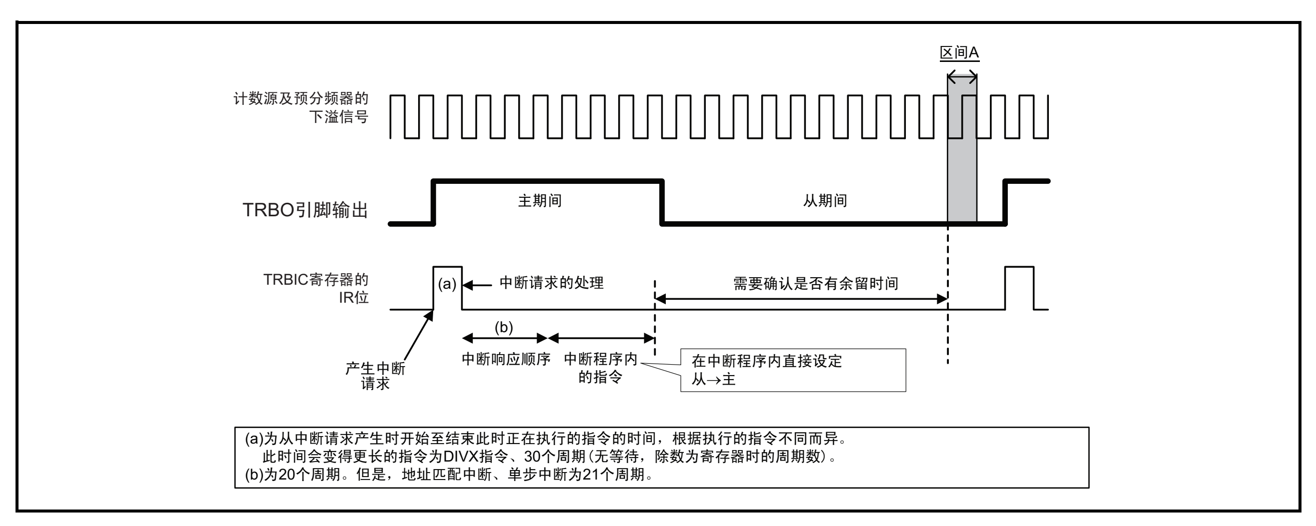


图 17.24 使用对策例（a）的定时器 RB 中断的例子

- 对策例(b)

  如图17.25所示，从TRBO引脚的输出电平检测主期间的开始，主期间开始后，请写入TRBSC寄存器、 TRBPR寄存器。区间A开始时请结束写入。将对应TRBO引脚的端口方向寄存器的位置为 “0”（输入模式），读取端口寄存器的位的值时，读取到的值变为TRBO引脚的输出值。

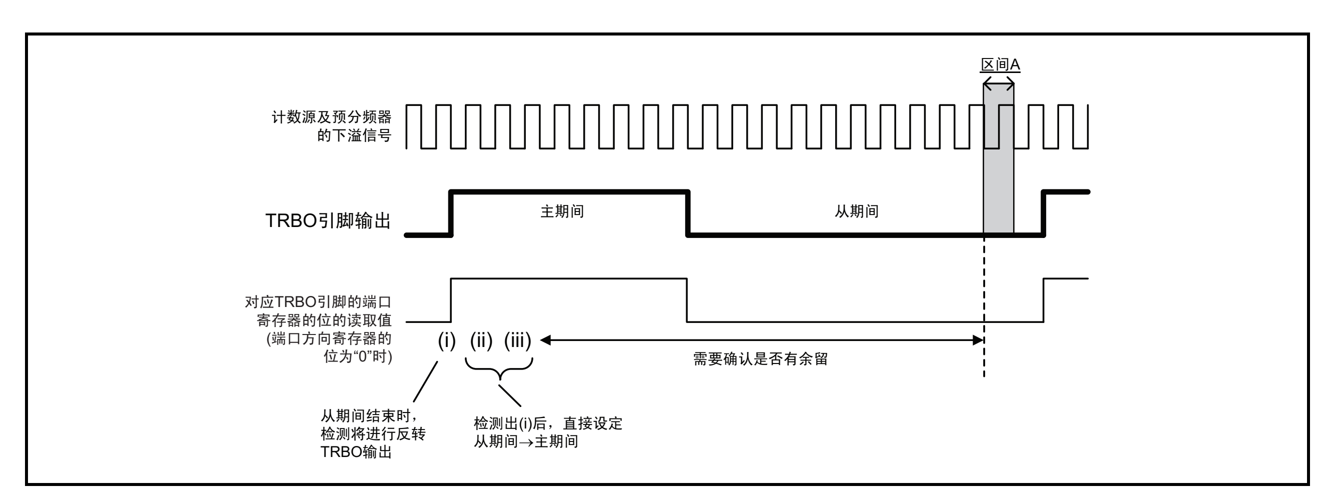


图 17.25 读取对策例（b）的 TRBO 引脚输出值的例子

3. 在主期间停止定时器计数时，请使用TRBCR寄存器的TSTOP位。此时， TRBPRE寄存器及TRBPR寄存器被初始化，变为复位后的值。

17.2.5.3 可编程单触发发生模式

可编程单触发发生模式下，请实施下述 2 点对策。

1. 计数中 （TCSTF位为 “1”），写入TRBPRE寄存器、 TRBPR寄存器时，请注意下述几点。
• 连续写入TRBPRE寄存器时，请将各自的写入间隔空出计数源时钟的3个或3个周期以上。
• 连续写入TRBPR寄存器时，请将各自的写入间隔空出预分频器下溢的3个或3个周期以上。
2. 不能将TRBPRE寄存器和TRBPR寄存器设定为"00h"。

17.2.5.4 可编程等待单触发发生模式

可编程等待单触发发生模式下，请实施下述 3 点对策。

1. 计数中 （TCSTF位为 “1”），写入TRBPRE寄存器、 TRBPR寄存器时，请注意下述几点。
• 连续写入TRBPRE寄存器时，请将各自的写入间隔空出计数源时钟的3个或3个周期以上。
• 连续写入TRBPR寄存器时，请将各自的写入间隔空出预分频器下溢的3个或3个周期以上。
2. 不能将TRBPRE寄存器和TRBPR寄存器设定为 “00h”。
3. 请按以下顺序设定TRBSC寄存器、 TRBPR寄存器。
   (a) 计数开始条件中使用 “$\overline{\text{INT0}}$引脚单触发”时
   请按照TRBSC寄存器→TRBPR寄存器的顺序设定。此时，从写入TRBPR寄存器开始，经过计数源的0.5个或0.5个周期以上后，向$\overline{\text{INT0}}$引脚输入有效触发。
   (b) 计数开始条件中使用 “给TOSST位写入 ‘1’ ”时
   请按照TRBSC寄存器→ TRBPR寄存器→ TOSST位的顺序进行设定。此时，从写入TRBPR寄存器开始，经过计数源的0.5个或0.5个周期以上后，写入TOSST位。

17.3 定时器 RE

定时器 RE 为具有 4 位计数器与 8 位计数器的定时器。
定时器 RE 具有以下两种模式：

• 实时时钟模式　　从fC4开始生成1s，计数秒、分、时、周的模式。
• 输出比较模式　　计数计数源、检测比较匹配的模式

定时器 RE 的计数源为定时器运行的运行时钟。

17.3.1 实时时钟模式

实时时钟模式为从 fC4 开始，使用 2 分频器、 4 位计数器、 8 位计数器生成 1s，以此为基础，计数秒、分、时、周的模式。实时时钟模式框图如**图 17.26** 所示；实时时钟模式的规格如**表 17.11** 所示；实时时钟模式相关寄存器如**图 17.27** ～**图 17.31** 与**图 17.33** ～**图 17.34** 所示；中断源如**表 17.12** 所示；时间表示的定义如**图 17.32** 所示；实时时钟模式的运行例如**图 17.36** 所示。

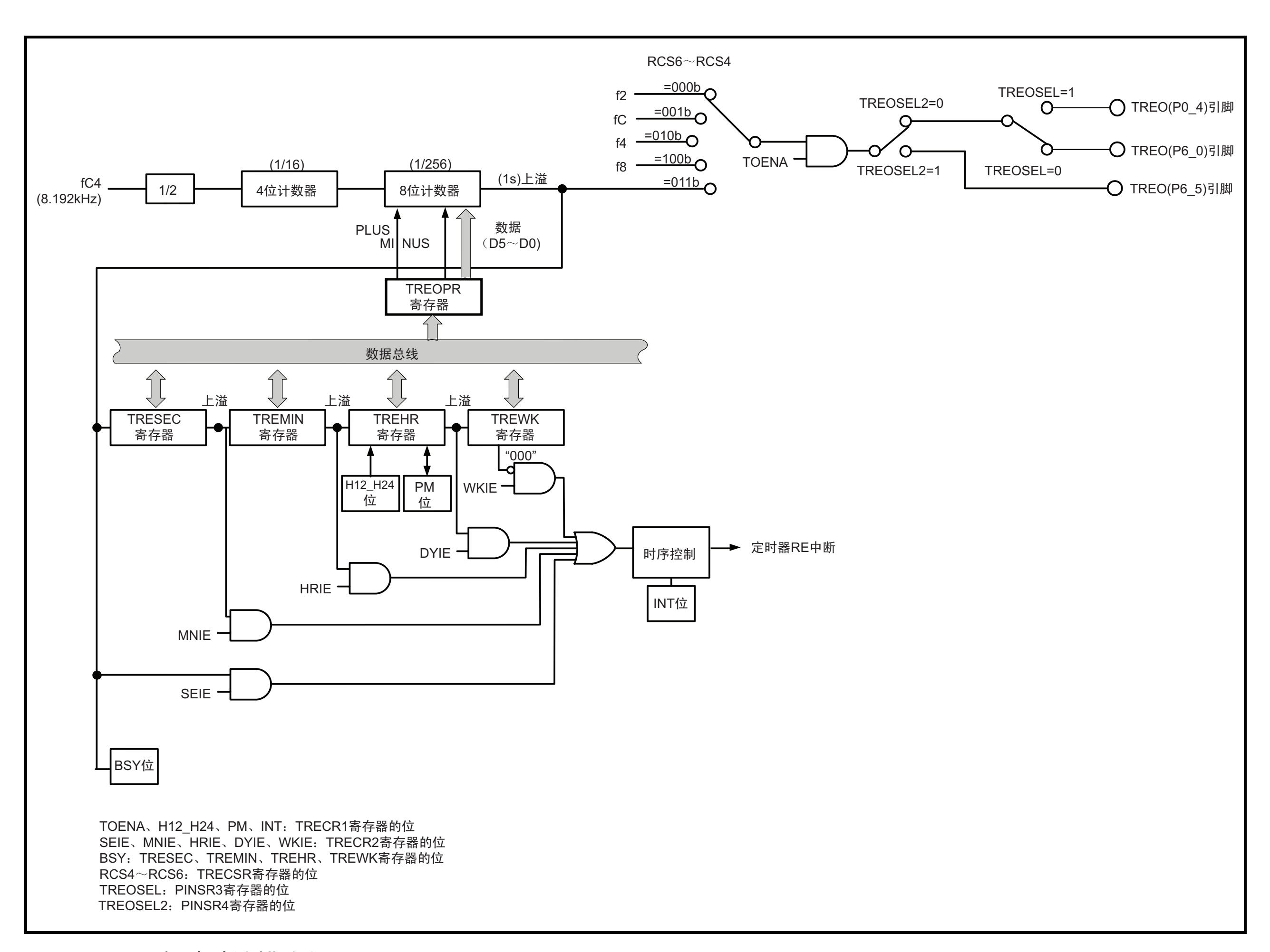


图 17.26　 实时时钟模式框图

表 17.11 实时时钟模式的规格

项目	规格
计数源	fC4
计数运行	递增计数
计数开始条件	向 TRECR1 寄存器 TSTART 位写入 “1”（开始计数）
计数停止条件	向 TRECR1 寄存器 TSTART 位写入 “0”（停止计数）
中断请求产生时序	选择其中任意一项： • 秒数据的更新 • 分数据的更新 • 时数据的更新 • 周数据的更新 • 周数据为 “000b”（星期日）时
TREO 引脚功能	可编程输入 / 输出端口或输出 f2、 fC、 f4、 f8、 1Hz 任何一个。
定时器的读取	读取 TRESEC、 TREMIN 、 TREHR、 TREWK 寄存器时，可读取计数值。 TRESEC、 TREMIN 、 TREHR 寄存器的值为 BCD 代码。
定时器的写入	TRECR1 寄存器 TSTART 位与 TCSTF 位均为 “0”时 （时钟停止），可写入 TRESEC、 TREMIN 、 TREHR、 TREWK 寄存器。写入 TRESEC、 TREMIN 、 TREHR 寄存器的值为 BCD 代码。
选择功能	• 12 小时模式 /24 小时模式切换功能 • 计数器精确度调整功能 • TREO 引脚选择功能 通过 PINSR3 寄存器 TREOSEL 位以及 PINSR4 寄存器的 TREOSEL2 位选择 P0_4、 P6_0 或 P6_5

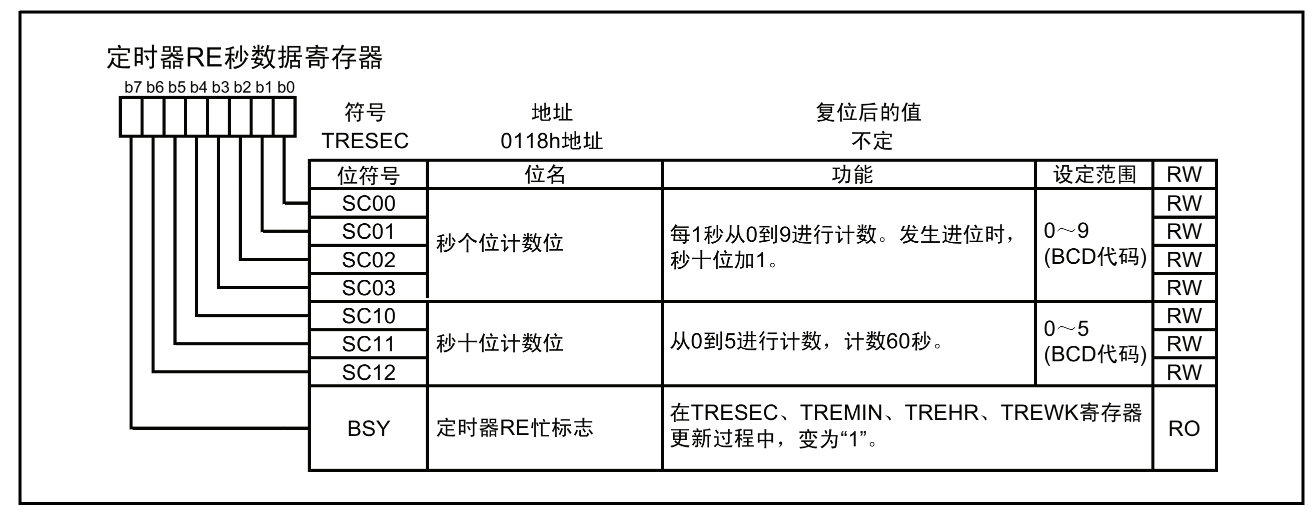


图 17.27 实时时钟模式时的 TRESEC 寄存器

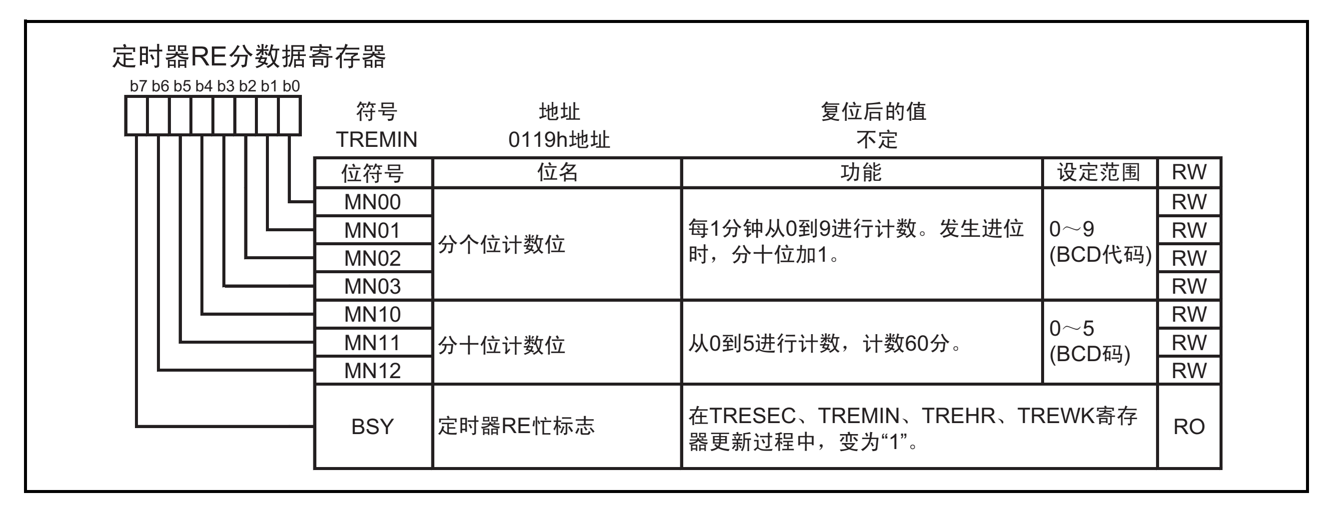


图 17.28 实时时钟模式时的 TREMIN 寄存器

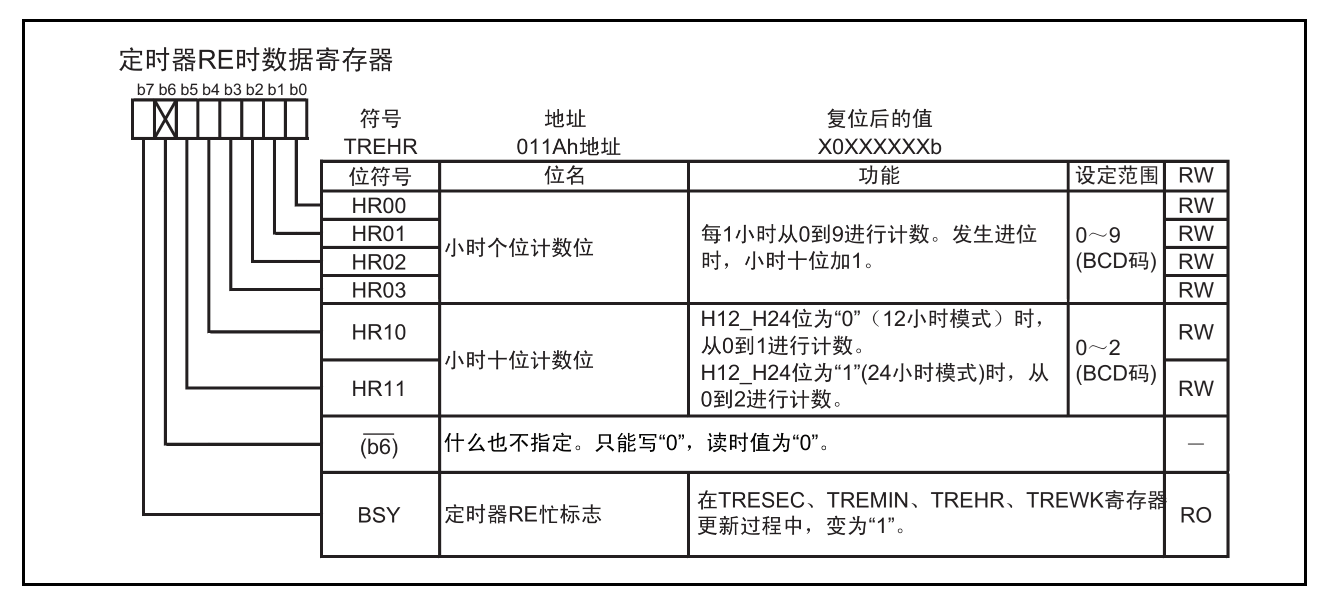
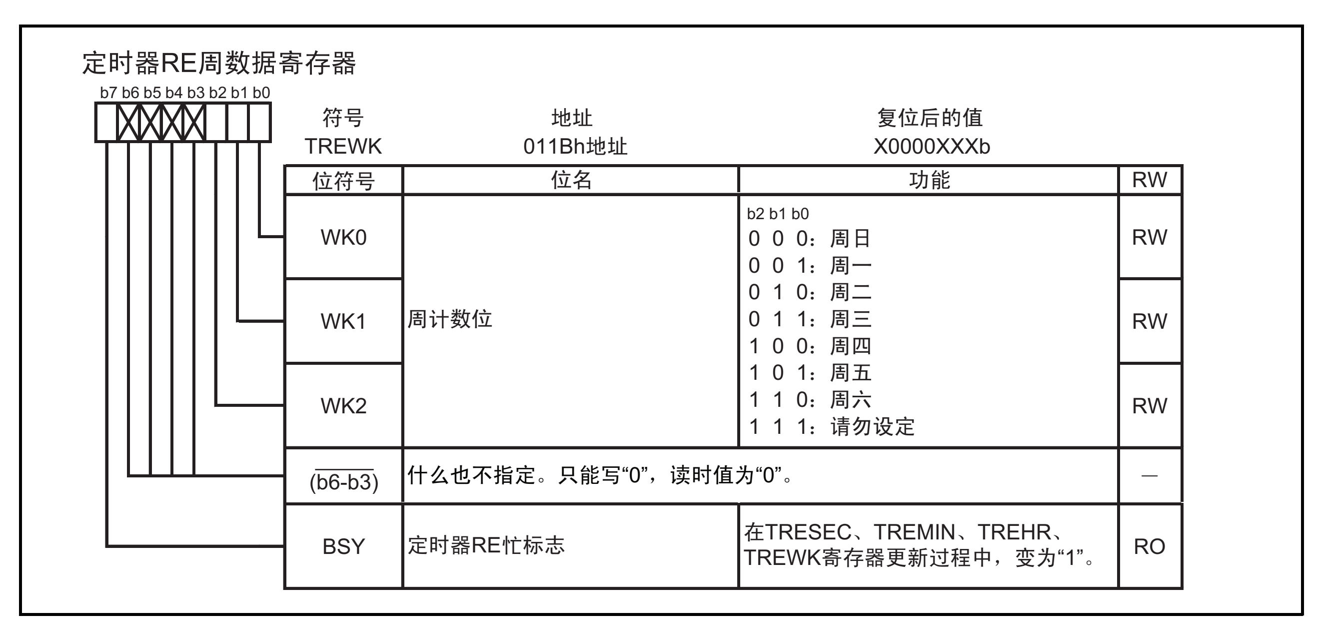


图 17.29 实时时钟模式时的 TREHR 寄存器



定时器RE周数据寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TREWK	011Bh地址	X0000XXXb

位符号	位名	功能	RW
WK0	周计数位	b2 b1 b0 0 0 0：周日 0 0 1：周一 0 1 0：周二 0 1 1：周三 1 0 0：周四 1 0 1：周五 1 1 0：周六 1 1 1：请勿设定	RW
WK1			RW
WK2			RW
(b6-b3)	什么也不指定。只能写“0”，读时值为“0”。		—
BSY	定时器RE忙标志	在TRESEC、TREMIN、TREHR、TREWK寄存器更新过程中，变为“1”。	RO

图 17.30　　实时时钟模式时的 TREWK 寄存器

定时器RE控制寄存器1

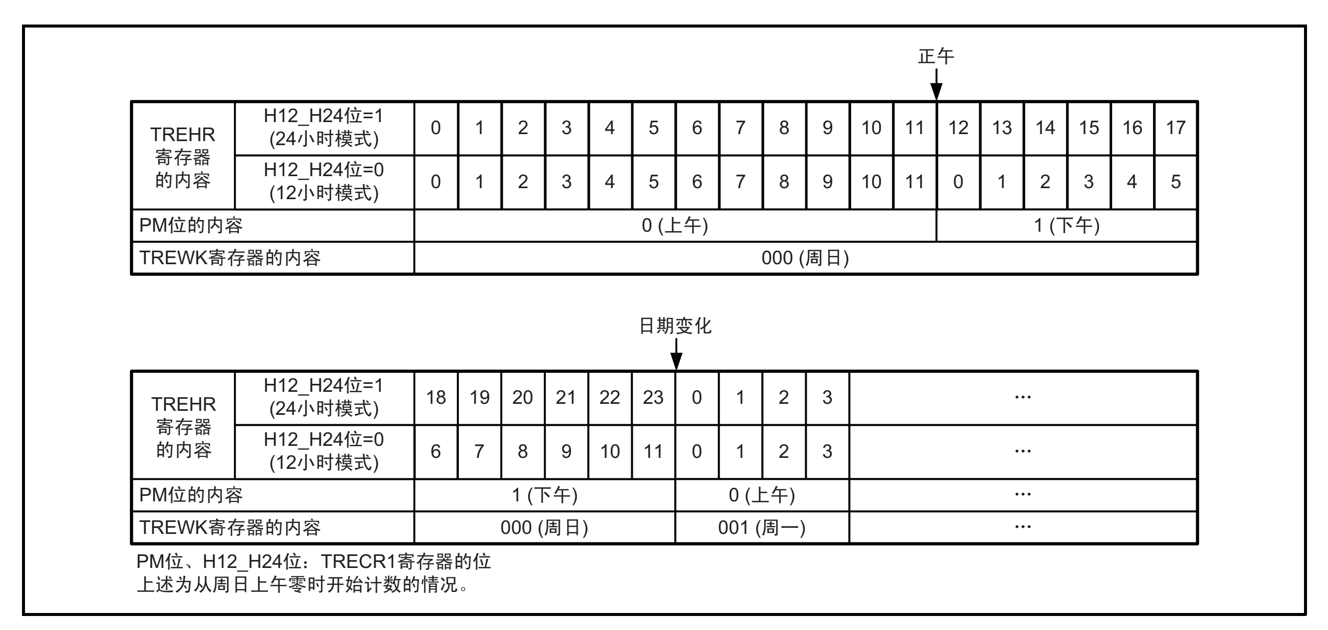
b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRECR1	011Ch地址	XXX0X0X0b

位符号	位名	功能	RW
(b0)	什么也不指定。只能写“0”，读时值为“0”。		—
TCSTF	定时器RE计数状态标志	0：计数停止中 1：计数中	RO
TOENA	TREO引脚输出允许位	0：禁止时钟输出 1：允许时钟输出	RW
INT	中断请求时序位	实时时钟模式下置为“1”。	RW
TRERST	定时器RE复位	将该位置为“1”后，如果置为“0”时，则变为以下状态。 • TRESEC、TREMIN、TREHR、TREWK、　TRECR2寄存器为“00h” • TRECR1寄存器的TCSTF、INT、PM、H12_H24、TSTART位为“0” • 8位计数器为“00h”、4位计数器为“0h”	RW
PM	上午/下午位	H12_H24位为“0”(12小时模式)时(注1) 0：上午 1：下午 H12_H24位为“1”(24小时模式)时，不定。	RW
H12_H24	运行模式选择位	0：12小时模式 1：24小时模式	RW
TSTART	定时器RE计数开始位	0：停止计数 1：开始计数	RW

注1．定时器RE在计数过程中，自动发生变化。

图 17.31　　实时时钟模式时的 TRECR1 寄存器



正午（位于 11 和 12 之间的箭头）

TREHR寄存器的内容																			
	H12_H24位=1 (24小时模式)	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17
	H12_H24位=0 (12小时模式)	0	1	2	3	4	5	6	7	8	9	10	11	0	1	2	3	4	5
PM位的内容		0 (上午)												1 (下午)					
TREWK寄存器的内容		000 (周日)																	

日期变化（位于 23 和 0 之间的箭头）

TREHR寄存器的内容												
	H12_H24位=1 (24小时模式)	18	19	20	21	22	23	0	1	2	3	…
	H12_H24位=0 (12小时模式)	6	7	8	9	10	11	0	1	2	3	…
PM位的内容		1 (下午)						0 (上午)				…
TREWK寄存器的内容		000 (周日)						001 (周一)				…

PM位、H12_H24位：TRECR1寄存器的位
上述为从周日上午零时开始计数的情况。

图 17.32 时间表示的定义



定时器RE控制寄存器2

b7 b6 b5 b4 b3 b2 b1 b0（b5 = 0）

符号	地址	复位后的值
TRECR2	011Dh地址	00XXXXXXb

位符号	位名	功能	RW
SEIE	秒周期中断允许位(注1)	0：禁止秒周期中断 1：允许秒周期中断	RW
MNIE	分周期中断允许位(注1)	0：禁止分周期中断 1：允许分周期中断	RW
HRIE	时周期中断允许位(注1)	0：禁止时周期中断 1：允许时周期中断	RW
DYIE	日周期中断允许位(注1)	0：禁止日周期中断 1：允许日周期中断	RW
WKIE	周周期中断允许位(注1)	0：禁止周周期中断 1：允许周周期中断	RW
COMIE	比较匹配中断允许位	实时时钟模式下置“0”。	RW
(b7-b6)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．请勿将多个允许位置“1”(允许中断)。

图 17.33 实时时钟模式时的 TRECR2 寄存器

表 17.12 中断源

源名	中断源	中断允许位
周周期中断	TREWK 寄存器的值为 “000b”（星期日）（以一周为周期）	WKIE
日周期中断	TREWK 寄存器更新 （以 1 天为周期）	DYIE
时周期中断	TREHR 寄存器更新 （以 1 小时为周期）	HRIE
分周期中断	TREMIN 寄存器更新 （以 1 分为周期）	MNIE
秒周期中断	TRESEC 寄存器更新 （以 1 秒为周期）	SEIE

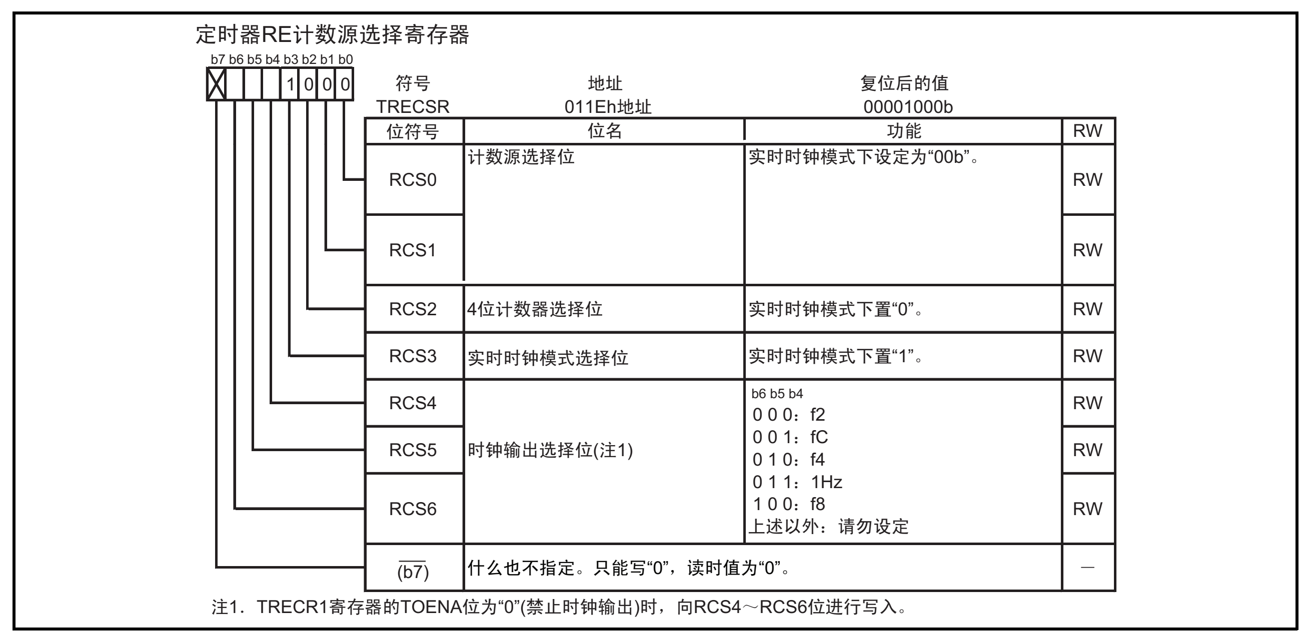


图 17.34 实时时钟模式时的 TRECSR 寄存器

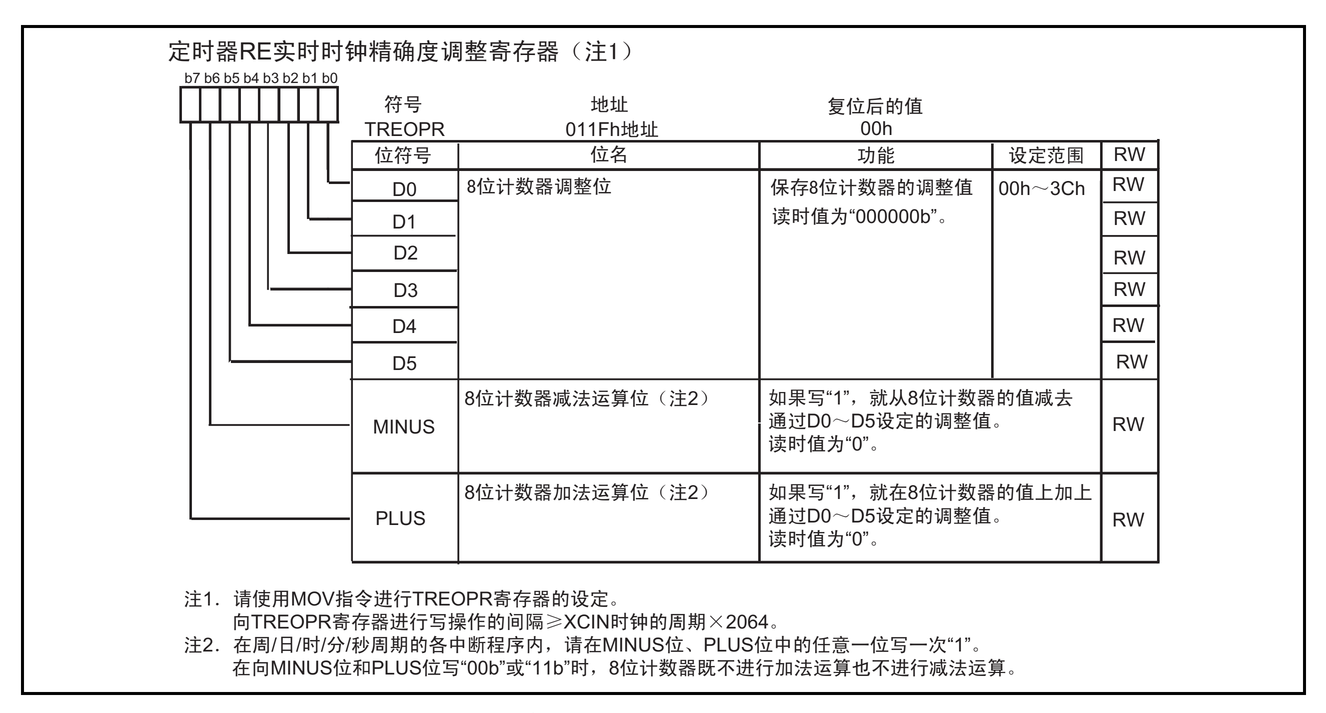


图 17.35 实时时钟模式时的 TREOPR 寄存器

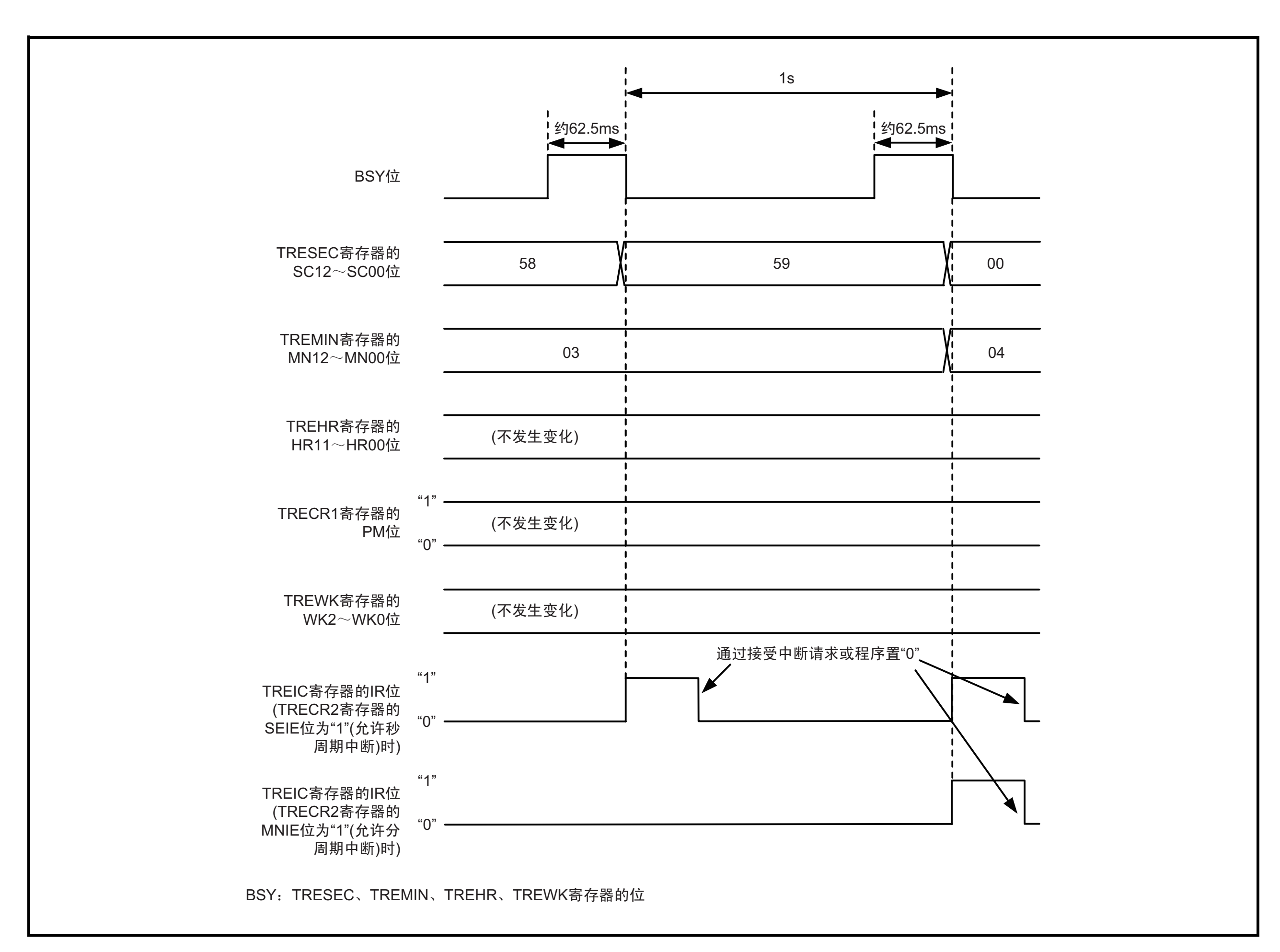


图 17.36 实时时钟模式的运行例

17.3.2 输出比较模式

输出比较模式为使用 4 位计数器、 8 位计数器对计数源 2 分频的频率进行计数，检测比较值与 8 位计数器匹配的模式。输出比较模式框图如图 17.37 所示；输出比较模式的规格如表 17.13 所示；输出比较模式相关寄存器如图 17.38 ～图 17.42 所示；输出比较模式的运行例如图 17.43 所示。

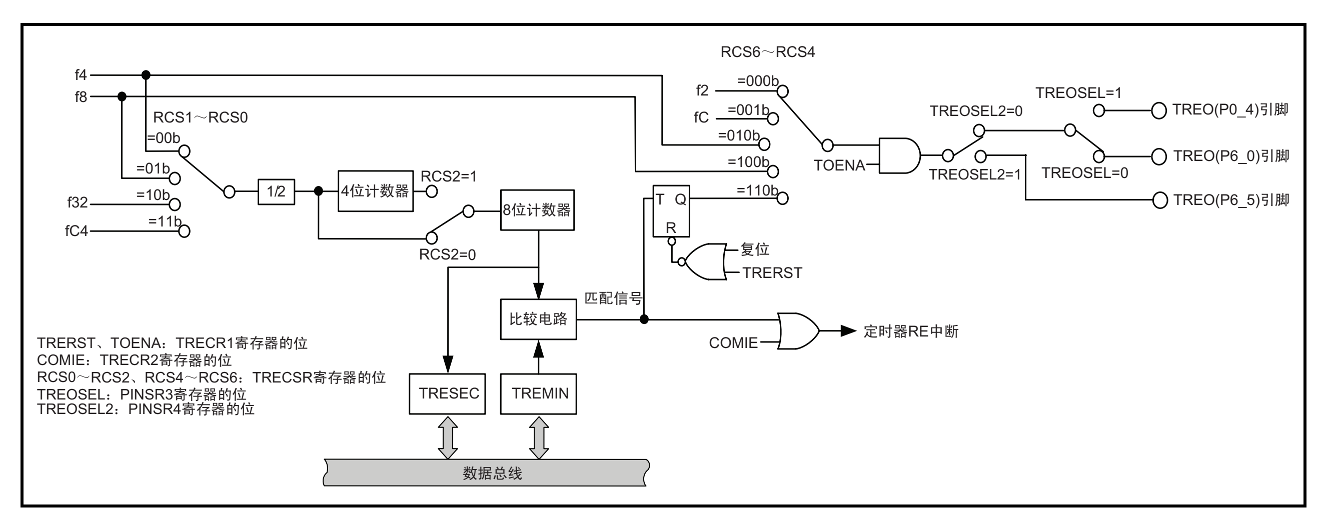


图 17.37 输出比较模式框图

表 17.13 输出比较模式规格

项目	规格
计数源	f4、 f8、 f32 、 fC4
计数运行	• 递增计数 • 8 位计数器的值与 TREMIN 寄存器内容匹配时，值返回至 “00h”，8 位计数器继续计数。计数停止时，保持计数值。
计数周期	• RCS2=0 时 （不使用 4 位计数器） 1/fi×2×(n+1) • RCS2=1 时 （使用 4 位计数器） 1/fi×32×(n+1) fi：计数源的频率 n：TREMIN 寄存器的设定值
计数开始条件	向 TRECR1 寄存器 TSTART 位写入 “1”（开始计数）。
计数停止条件	向 TRECR1 寄存器 TSTART 位写入 “0”（停止计数）。
中断请求产生时序	8 位计数器的内容与 TREMIN 寄存器内容匹配时。
TREO 引脚功能	选择以下任意一项 • 可编程输入 / 输出端口。 • 输出 f2 、 fC、 f4、 f8 中任意一个 • 比较输出
定时器的读取	读取 TRESEC 寄存器时，可读取 8 位计数器的值。 读取 TREMIN 寄存器时，可读取比较值。
定时器的写入	不可向 TRESEC 寄存器写入。 TRECR1 寄存器 TSTART 位与 TCSTF 位均为 “0”时 （定时器停止），可写入 TREMIN 寄存器。
选择功能	• 选择使用 4 位计数器。 • 比较输出功能。 • 每次 TREMIN 寄存器的内容与 8 位计数器值匹配时，反转 TREO 输出极性。复位解除后，通过 TRECR1 的 TRERST 位复位定时器 RE 后，输出 “L”电平。将 TSTART 位置为 “0”（计数停止）时，保持输出电平。 • TREO 引脚选择功能 通过 PINSR3 寄存器 TREOSEL 位以及 PINSR4 寄存器的 TREOSEL2 位选择 P0_4、 P6_0 或 P6_5。

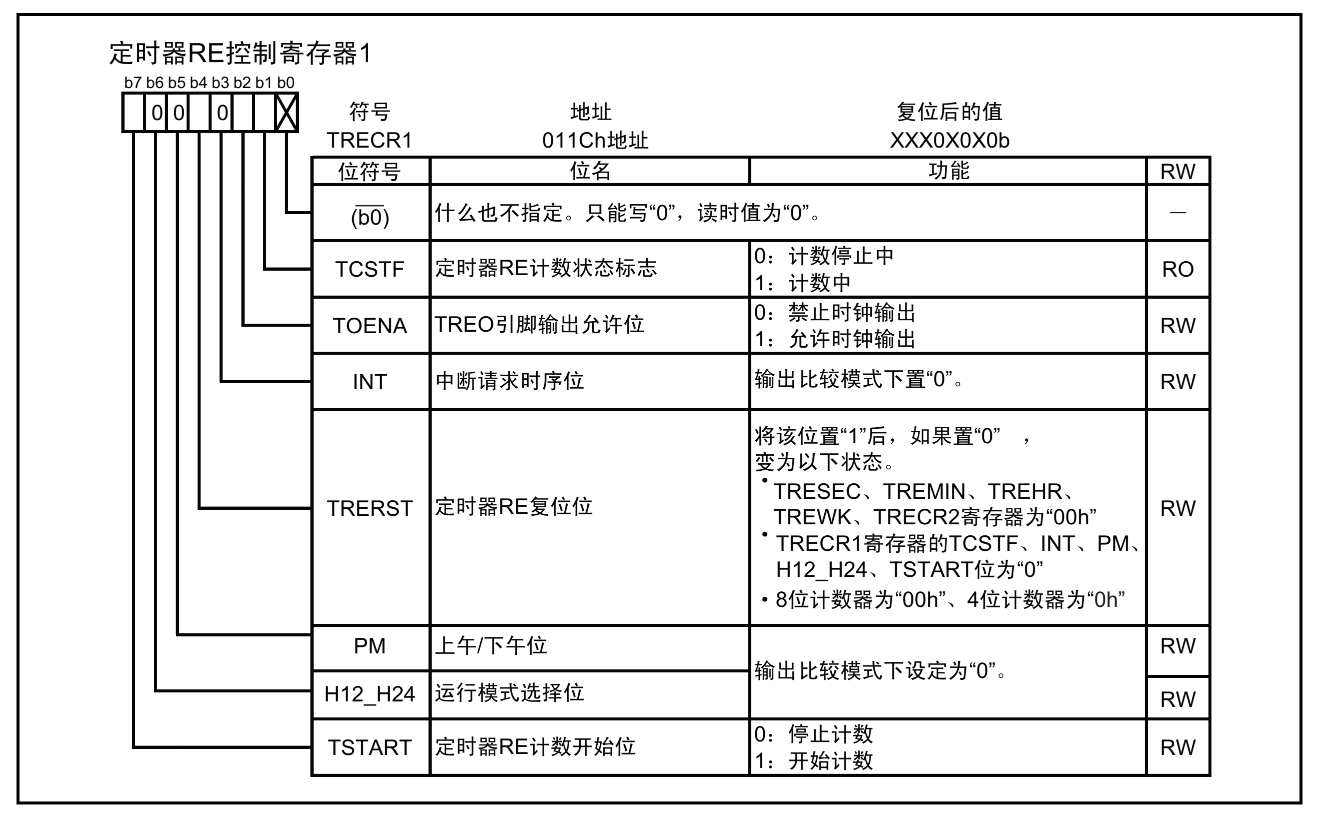


图 17.38 输出比较模式时的 TRESEC 寄存器



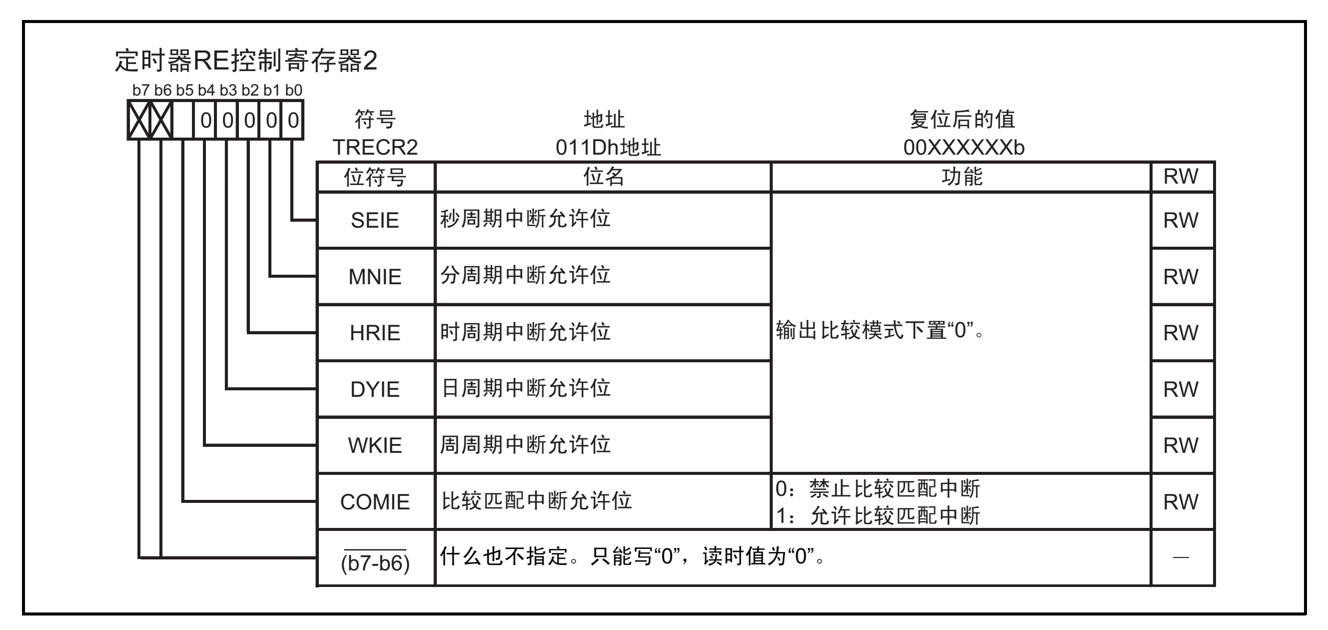
功能	RW
保存8位的比较数据。	RW

图 17.39　输出比较模式时的 TREMIN 寄存器



位符号	位名	功能	RW
(b0)	什么也不指定。只能写“0”，读时值为“0”。		—
TCSTF	定时器RE计数状态标志	0：计数停止中 1：计数中	RO
TOENA	TREO引脚输出允许位	0：禁止时钟输出 1：允许时钟输出	RW
INT	中断请求时序位	输出比较模式下置“0”。	RW
TRERST	定时器RE复位位	将该位置“1”后，如果置“0”　， 变为以下状态。 • TRESEC、TREMIN、TREHR、TREWK、TRECR2寄存器为“00h” • TRECR1寄存器的TCSTF、INT、PM、H12_H24、TSTART位为“0” • 8位计数器为“00h”、4位计数器为“0h”	RW
PM	上午/下午位	输出比较模式下设定为“0”。	RW
H12_H24	运行模式选择位		RW
TSTART	定时器RE计数开始位	0：停止计数 1：开始计数	RW

图 17.40　输出比较模式时的 TRECR1 寄存器



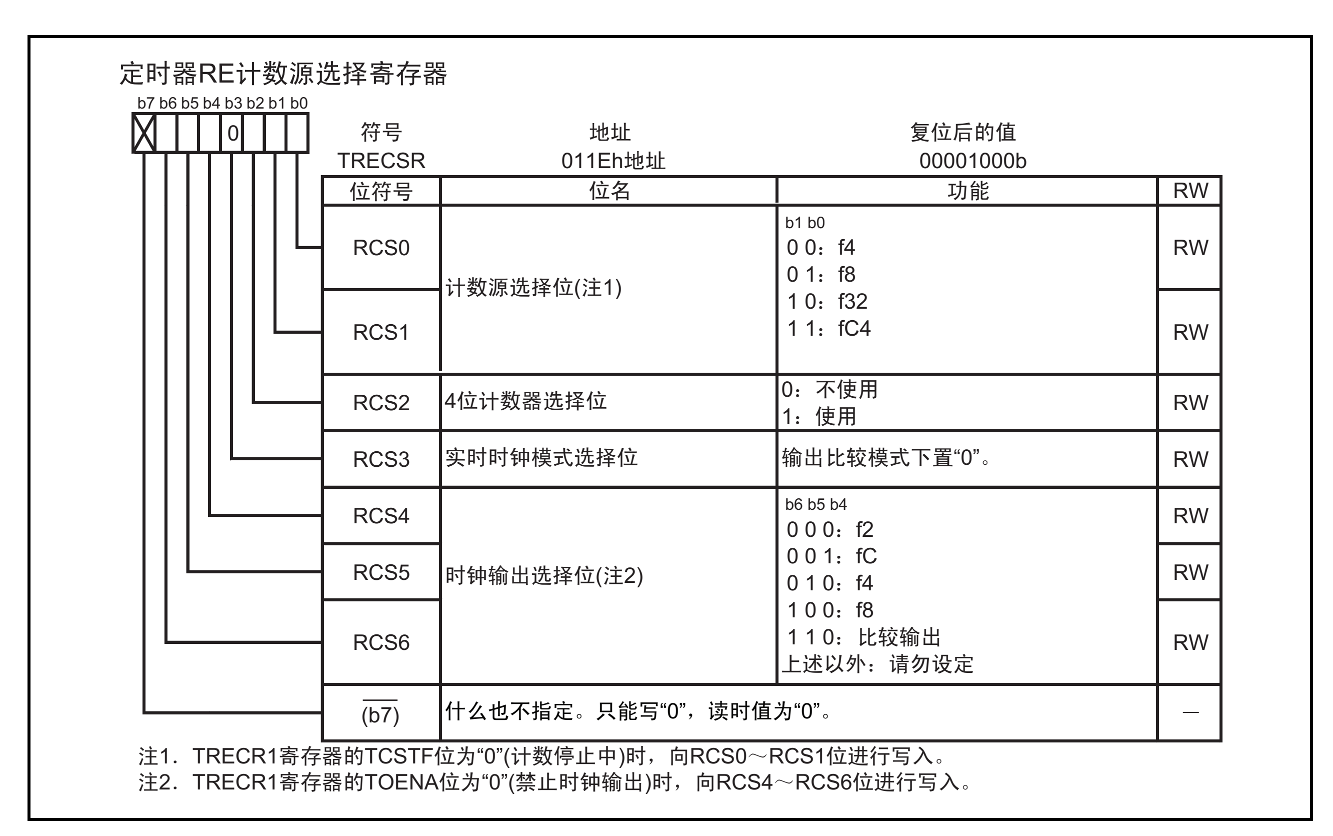
定时器RE控制寄存器2

b7 b6 b5 b4 b3 b2 b1 b0: X X _ 0 0 0 0 0

符号	地址	复位后的值
TRECR2	011Dh地址	00XXXXXXb

位符号	位名	功能	RW
SEIE	秒周期中断允许位	输出比较模式下置“0”。	RW
MNIE	分周期中断允许位		RW
HRIE	时周期中断允许位		RW
DYIE	日周期中断允许位		RW
WKIE	周周期中断允许位		RW
COMIE	比较匹配中断允许位	0：禁止比较匹配中断 1：允许比较匹配中断	RW
(b7-b6)	什么也不指定。只能写“0”，读时值为“0”。		—

图 17.41 输出比较模式时的 TRECR2 寄存器



定时器RE计数源选择寄存器

b7 b6 b5 b4 b3 b2 b1 b0: X _ _ _ 0 _ _ _

符号	地址	复位后的值
TRECSR	011Eh地址	00001000b

位符号	位名	功能	RW
RCS0	计数源选择位(注1)	b1 b0 0 0：f4 0 1：f8 1 0：f32 1 1：fC4	RW
RCS1			RW
RCS2	4位计数器选择位	0：不使用 1：使用	RW
RCS3	实时时钟模式选择位	输出比较模式下置“0”。	RW
RCS4	时钟输出选择位(注2)	b6 b5 b4 0 0 0：f2 0 0 1：fC 0 1 0：f4 1 0 0：f8 1 1 0：比较输出 上述以外：请勿设定	RW
RCS5			RW
RCS6			RW
(b7)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．TRECR1寄存器的TCSTF位为“0”(计数停止中)时，向RCS0～RCS1位进行写入。
注2．TRECR1寄存器的TOENA位为“0”(禁止时钟输出)时，向RCS4～RCS6位进行写入。

图 17.42 输出比较模式时的 TRECSR 寄存器

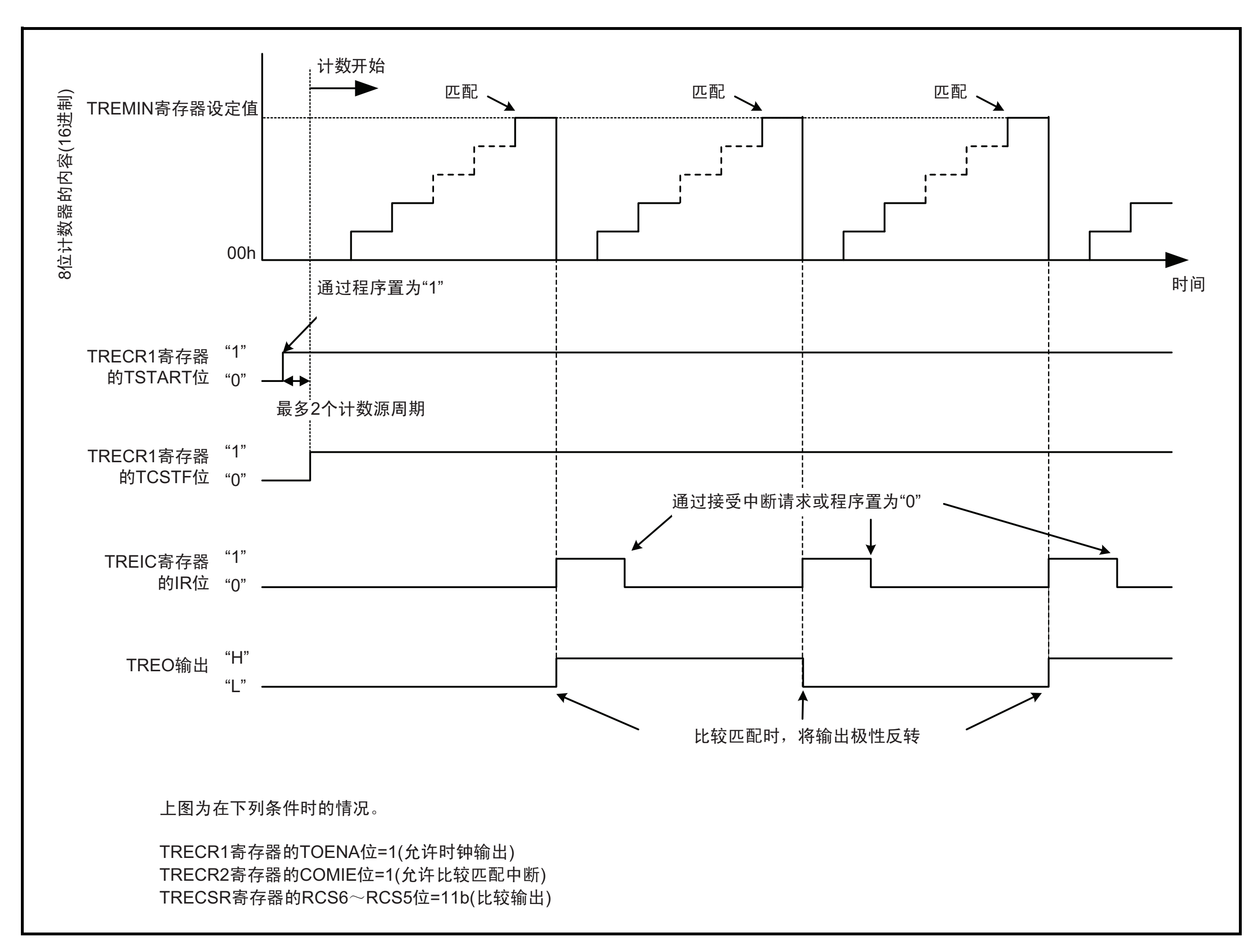


图 17.43 输出比较模式的运行例

17.3.3 使用定时器 RE 时的注意事项

17.3.3.1 计数开始、停止

定时器 RE 具有用于指示计数开始或停止的 TSTART 位与表示计数已开始或停止的 TCSTF 位。 TSTART 位与 TCSTF 位均在 TRECR1 寄存器中。

将 TSTART 位置为 “1”（计数开始）时，定时器 RE 开始计数， TCSTF 位变为 “1”（计数开始）。将 TSTART 位置为 “1”后， TCSTF 位变为 “1”之前，最多需要计数源的 2 个周期。此期间，请勿存取除 TCSTF 位以外的定时器 RE 相关寄存器 （注 1）。

同样，将 TSTART 位置为 “0”（计数停止）时，定时器 RE 停止计数， TCSTF 位变为 “0”（计数停止）。将 TSTART 位置为 “0”后， TCSTF 位变为 “0”之前，最多需要计数源的 2 个周期时间。此期间，请勿存取除 TCSTF 位以外的定时器 RE 相关寄存器。

注 1. 定时器 RE 相关寄存器：TRESEC、TREMIN、TREHR、TREWK、TRECR1、TRECR2、TRECSR、TREOPR。

17.3.3.2 寄存器设定

请在定时器 RE 停止时写入以下寄存器与位：

- TRESEC、 TREMIN、 TREHR、 TREWK、 TRECR2 寄存器
- TRECR1 寄存器的 H12_H24 位、 PM 位、 INT 位
- TRECSR 寄存器的 RCS0 ～ RCS3 位

所谓定时器 RE 停止时，指 TRECR1 寄存器的 TSTART 位与 TCSTF 位均为 “0”（定时器 RE 停止) 的状态。
另外，请在上述寄存器与位设定的最后 （定时器 RE 计数开始前）设定 TRECR2 寄存器。
实时时钟模式时的设定例图 17.44 所示。

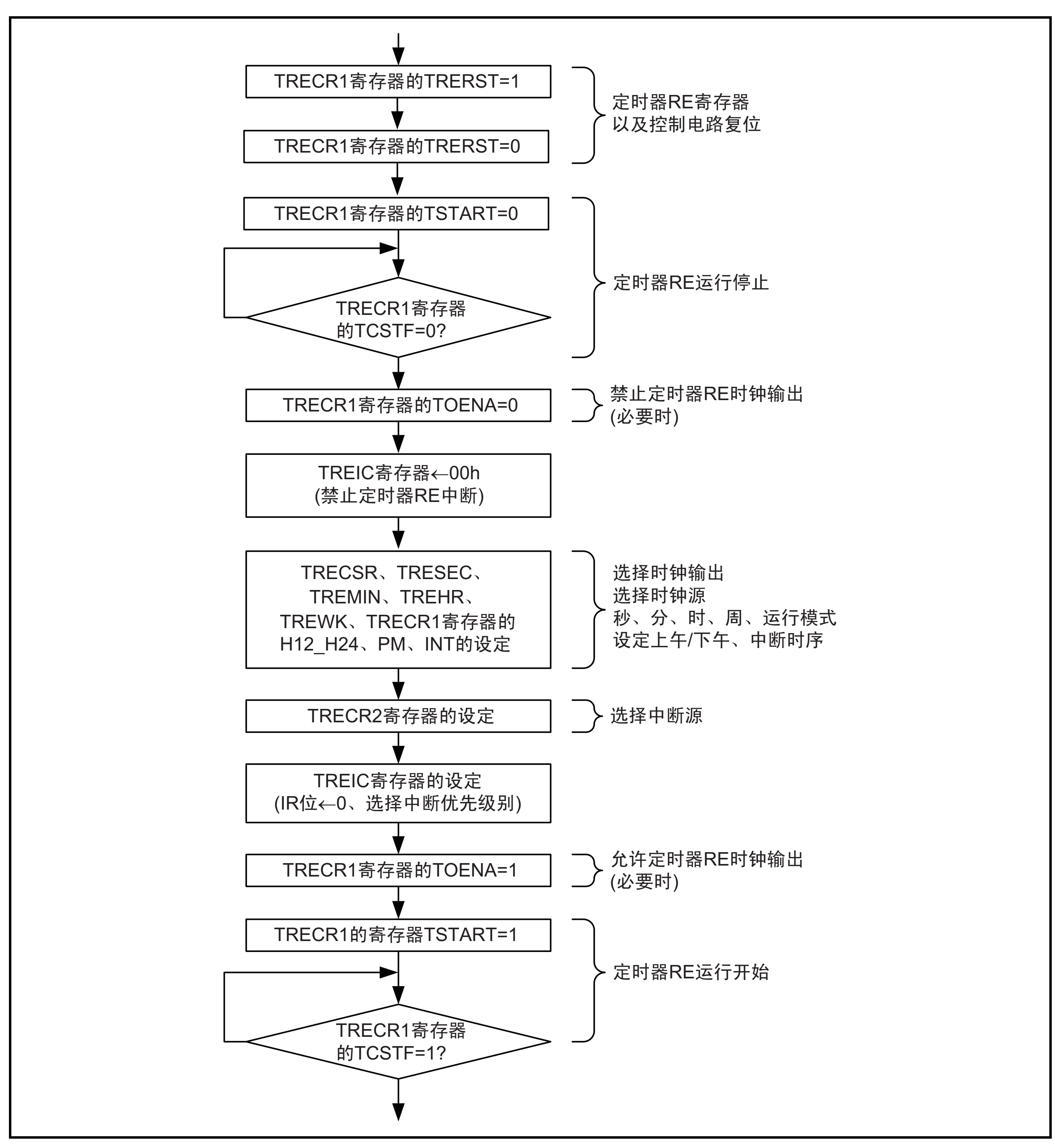


图 17.44 实时时钟模式时的设定例

17.3.3.3 实时时钟模式的时刻读取顺序

实时时钟模式下，更新时间数据时，请在 BSY 位为 “0”（不是数据更新中）时，读取 TRESEC、TREMIN、 TREHR、 TREWK 寄存器及 TRECR1 寄存器的 PM 位。

另外，读取多个寄存器时，读取某个寄存器后，在读取另一个寄存器之前更新数据时，结果就会采用错误的时间。

以下表示避免此类情况的读取顺序例：

- 使用中断的方法
  定时器RE中断程序中，从TRESEC、 TREMIN、 TREHR、 TREWK寄存器与TRECR1寄存器的PM位读取需要的内容。

- 通过程序监视的方法1
  通过程序监视TREIC寄存器的IR位，如果为 “1”（定时器RE中断请求产生），从TRESEC、TREMIN、 TREHR、 TREWK寄存器与TRECR1寄存器的PM位中读取需要的内容。

- 以程序监视的方法2
  (1) 监视BSY位。
  (2) 如果BSY位为 “1”，监视 （BSY位为 “1”的时间约为62.5ms）至变为 “0”。
  (3) 如果BSY位为 “0”，从TRESEC、 TREMIN、 TREHR、 TREWK寄存器与TRECR1寄存器的PM位中读取需要的内容。

- 读取结果两次相同时采用的方法
  (1) 从TRESEC、 TREMIN、 TREHR、 TREWK寄存器与TRECR1寄存器的PM位中读取需要的内容。
  (2) 读取与A.相同的寄存器，比较内容。
  (3) 如果匹配，即作为正确值采用。如果不匹配，则反复读取直至与上一次的值匹配。读取多个寄存器时，尽可能连续读取。

17.4 定时器 RF

定时器 RF 为 16 位定时器。定时器 RF 的计数源为定时器运行的运行时钟。定时器 RF 的框图如图 17.45 所示； CMP 波形生成单元的框图如图 17.46 所示； CMP 波形输出单元的框图如图 17.47 所示。

定时器 RF 具有输入捕捉模式与输出比较模式两种模式。定时器 RF 相关寄存器如图 17.48 ～图 17.51 所示。

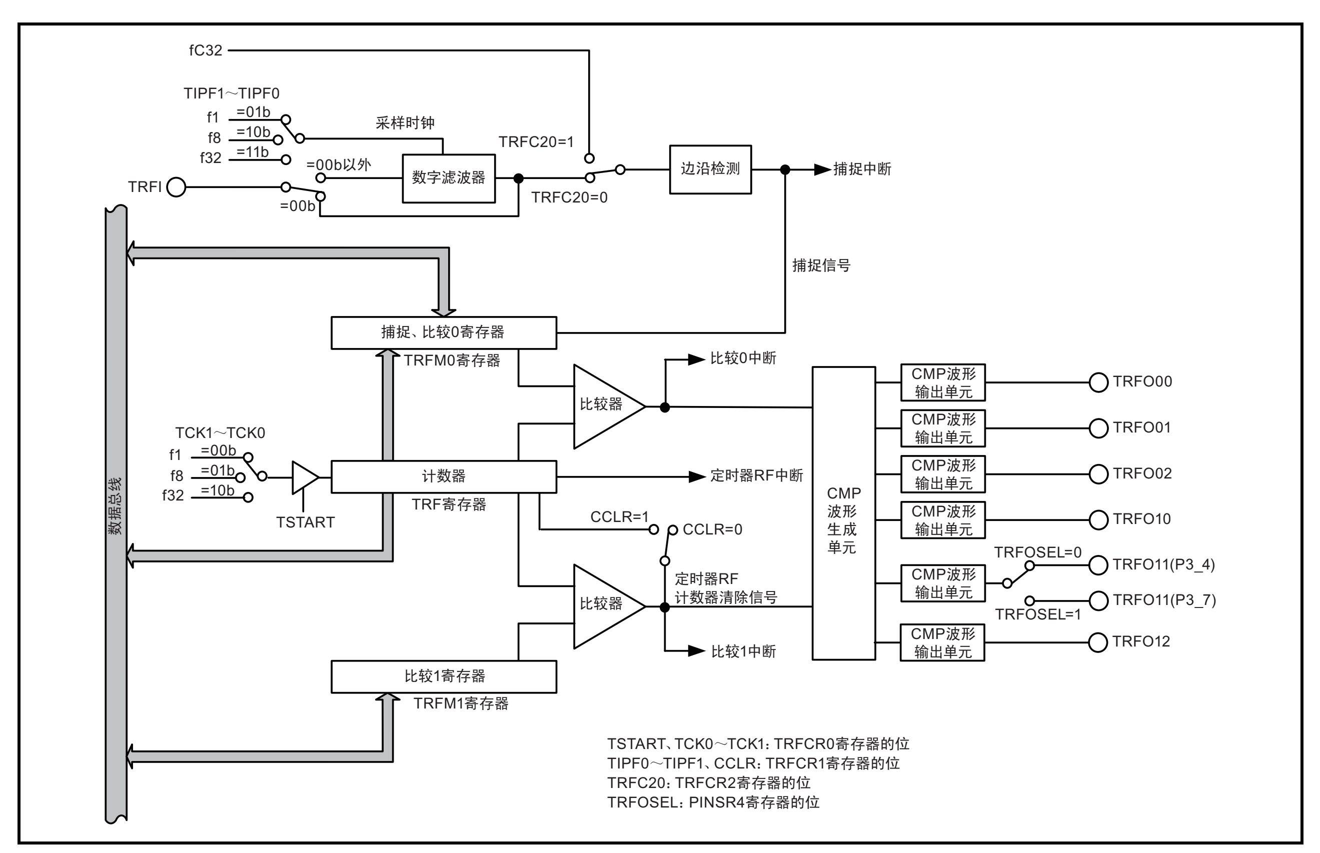


图 17.45 定时器 RF 的框图

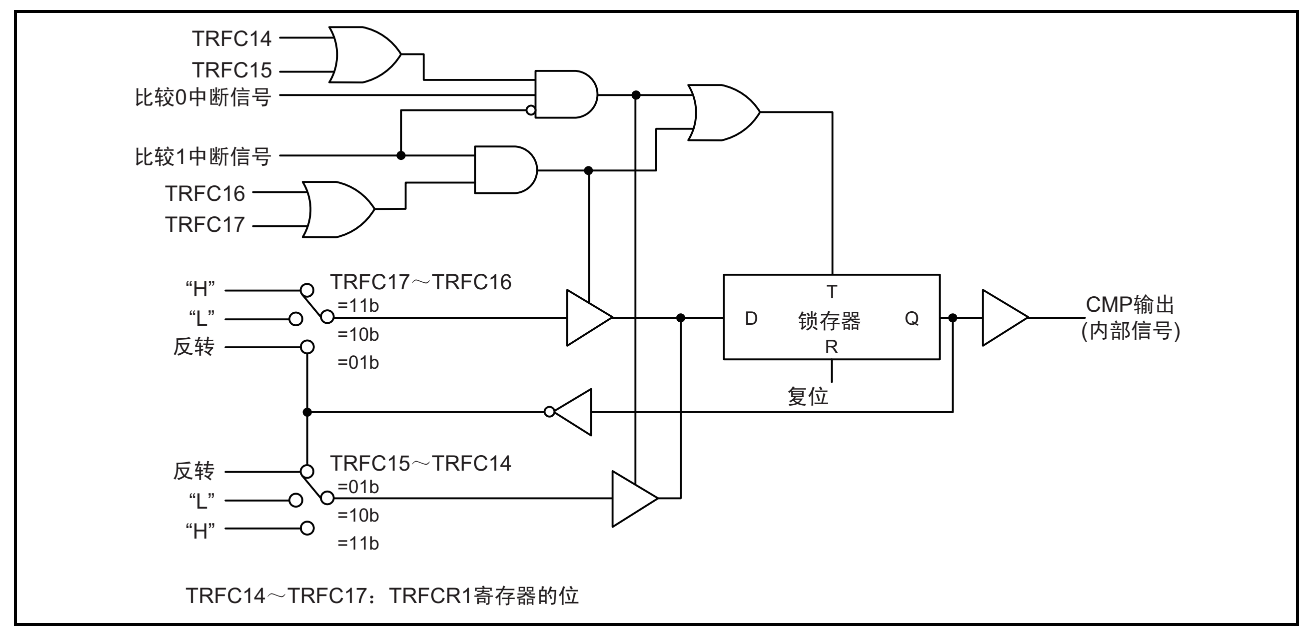


图 17.46 CMP 波形生成单元的框图

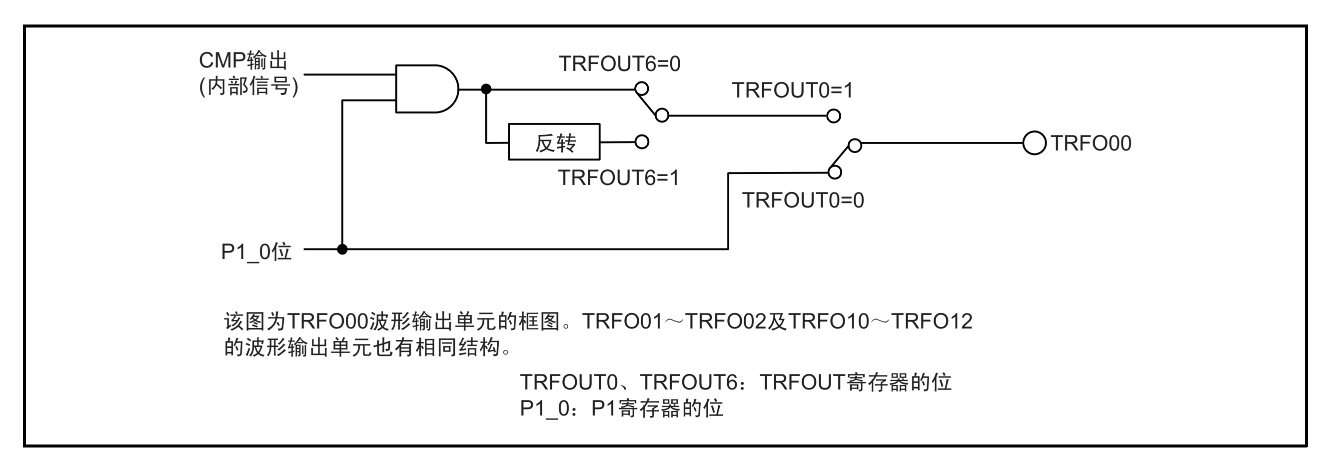
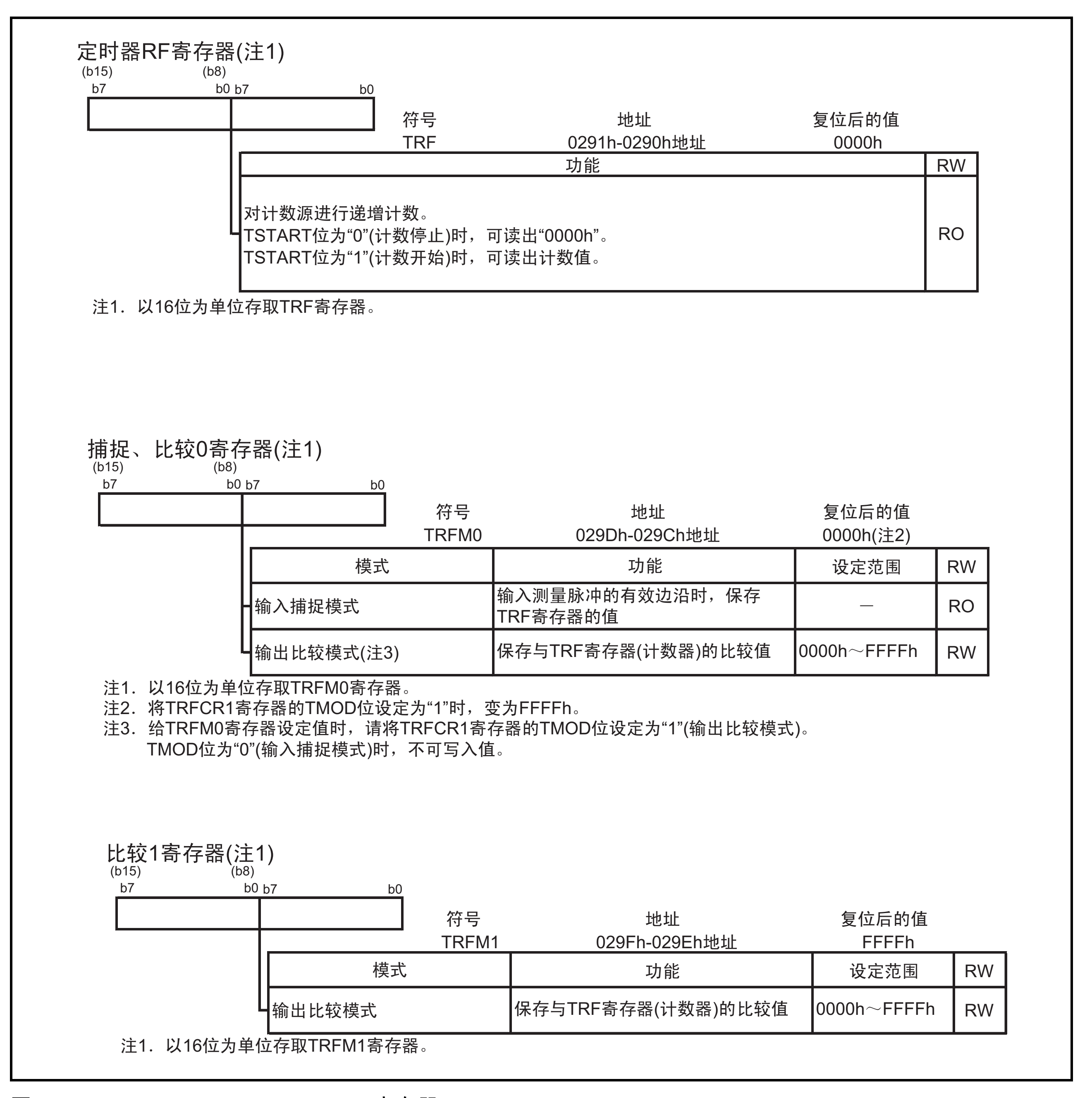


图 17.47 CMP 波形输出单元的框图



功能	RW
对计数源进行递增计数。 TSTART位为“0”(计数停止)时，可读出“0000h”。 TSTART位为“1”(计数开始)时，可读出计数值。	RO

注1．以16位为单位存取TRF寄存器。

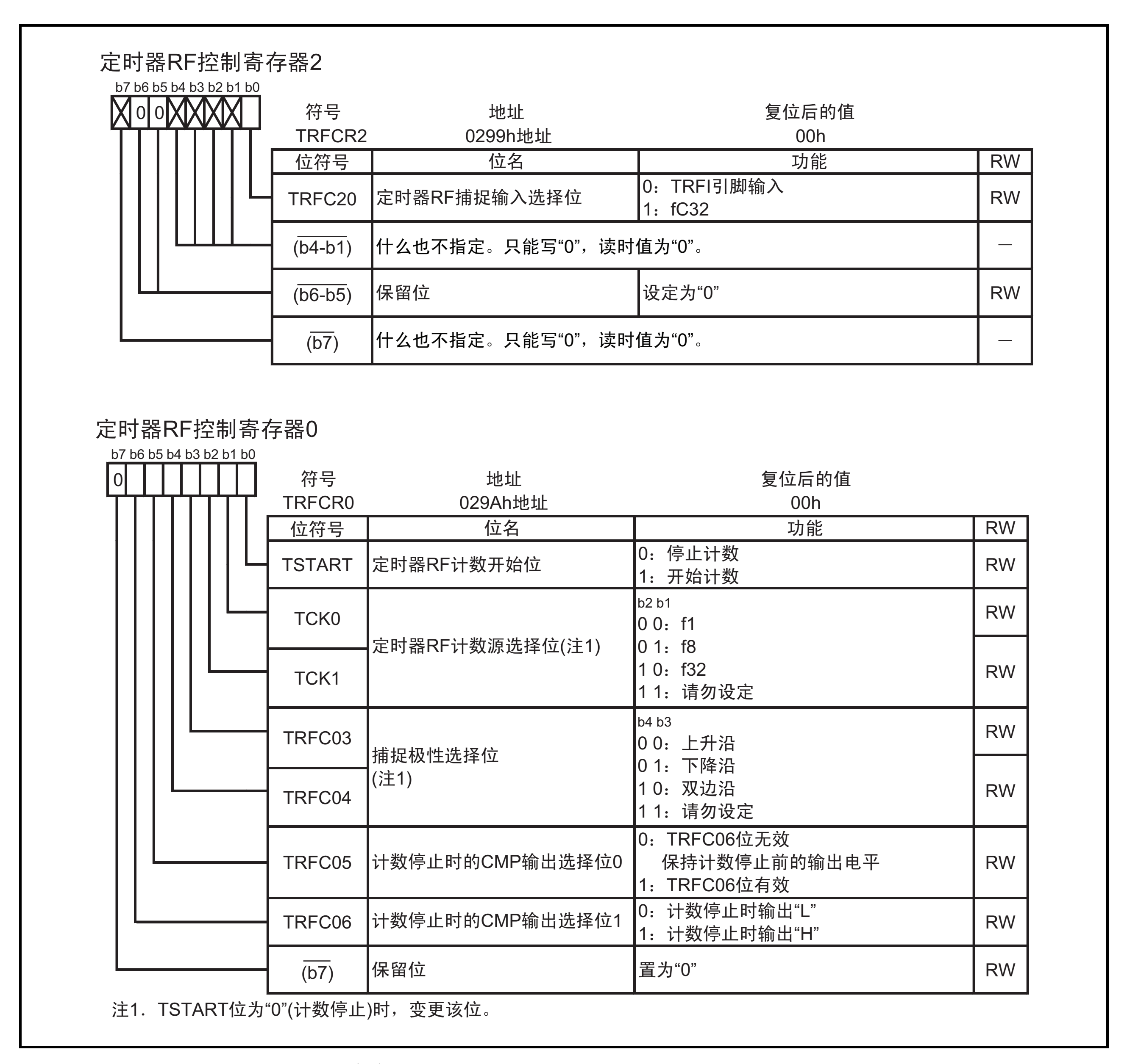
模式	功能	设定范围	RW
输入捕捉模式	输入测量脉冲的有效边沿时，保存TRF寄存器的值	—	RO
输出比较模式(注3)	保存与TRF寄存器(计数器)的比较值	0000h～FFFFh	RW

注1．以16位为单位存取TRFM0寄存器。
注2．将TRFCR1寄存器的TMOD位设定为“1”时，变为FFFFh。
注3．给TRFM0寄存器设定值时，请将TRFCR1寄存器的TMOD位设定为“1”(输出比较模式)。
TMOD位为“0”(输入捕捉模式)时，不可写入值。

模式	功能	设定范围	RW
输出比较模式	保存与TRF寄存器(计数器)的比较值	0000h～FFFFh	RW

注1．以16位为单位存取TRFM1寄存器。

图 17.48 TRF、 TRFM0、 TRFM1 寄存器



定时器RF控制寄存器2

b7 b6 b5 b4 b3 b2 b1 b0: X 0 0 X X X X (b0)

符号	地址	复位后的值
TRFCR2	0299h地址	00h

位符号	位名	功能	RW
TRFC20	定时器RF捕捉输入选择位	0：TRFI引脚输入 1：fC32	RW
(b4-b1)	什么也不指定。只能写“0”，读时值为“0”。		—
(b6-b5)	保留位	设定为“0”	RW
(b7)	什么也不指定。只能写“0”，读时值为“0”。		—

定时器RF控制寄存器0

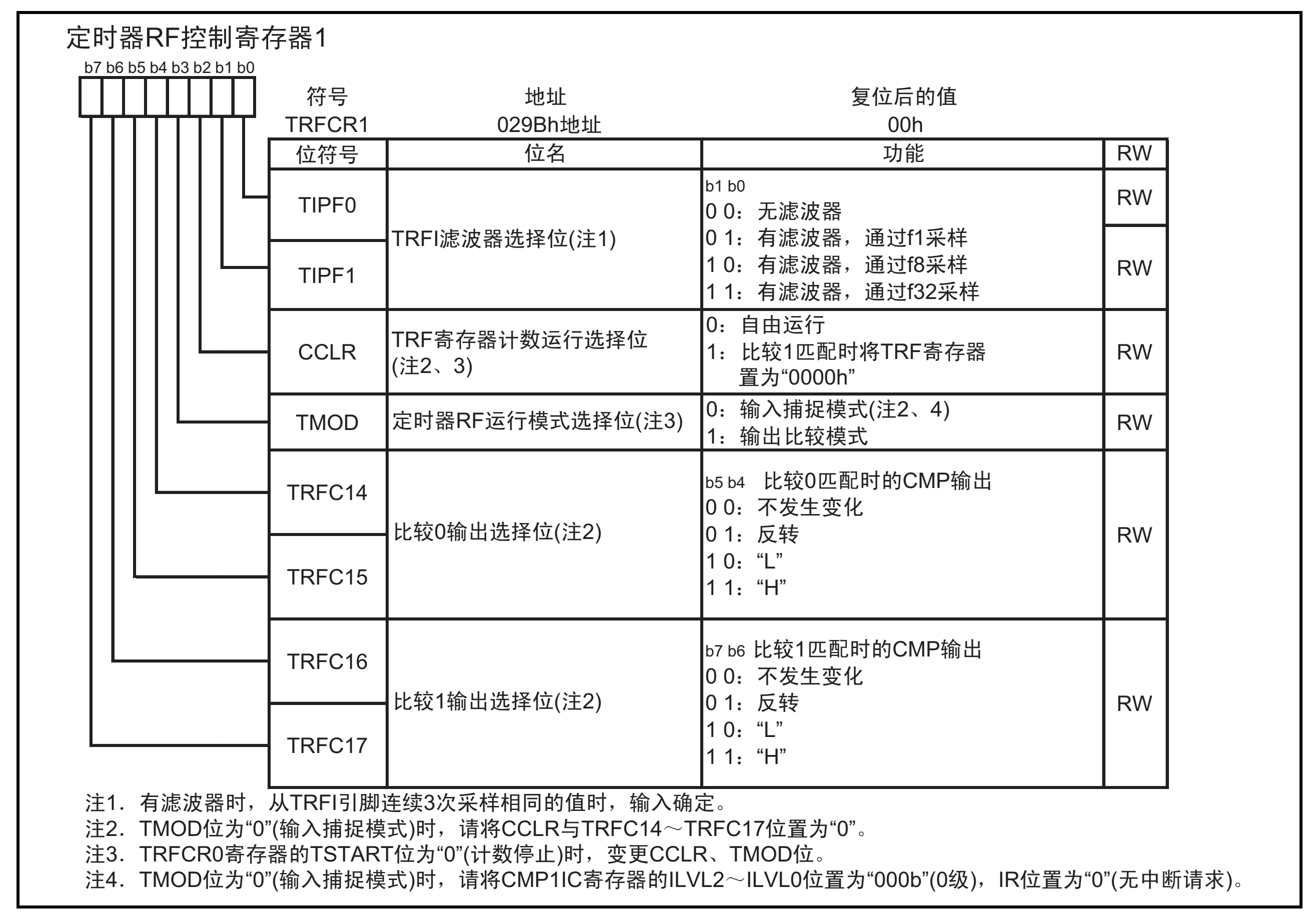
b7 b6 b5 b4 b3 b2 b1 b0: 0

符号	地址	复位后的值
TRFCR0	029Ah地址	00h

位符号	位名	功能	RW
TSTART	定时器RF计数开始位	0：停止计数 1：开始计数	RW
TCK0	定时器RF计数源选择位(注1)	b2 b1 0 0：f1 0 1：f8 1 0：f32 1 1：请勿设定	RW
TCK1			RW
TRFC03	捕捉极性选择位 (注1)	b4 b3 0 0：上升沿 0 1：下降沿 1 0：双边沿 1 1：请勿设定	RW
TRFC04			RW
TRFC05	计数停止时的CMP输出选择位0	0：TRFC06位无效 保持计数停止前的输出电平 1：TRFC06位有效	RW
TRFC06	计数停止时的CMP输出选择位1	0：计数停止时输出“L” 1：计数停止时输出“H”	RW
(b7)	保留位	置为“0”	RW

注1．TSTART位为“0”(计数停止)时，变更该位。

图 17.49 TRFCR2、 TRFCR0 寄存器



定时器RF控制寄存器1

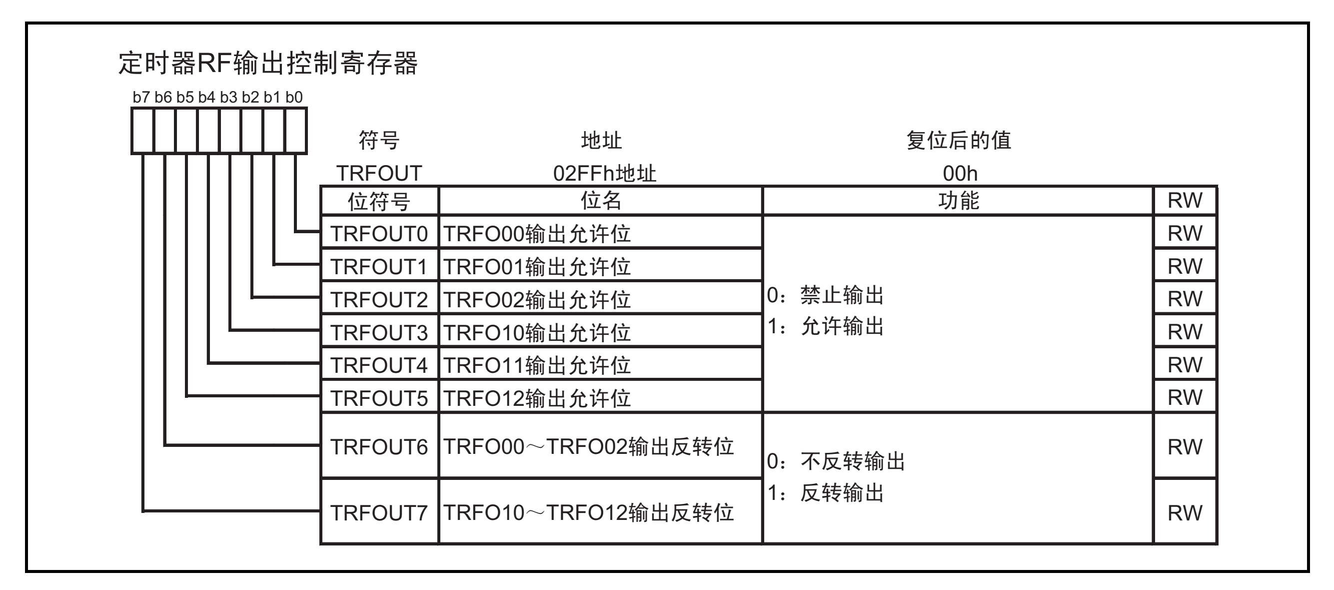
b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRFCR1	029Bh地址	00h

位符号	位名	功能	RW
TIPF0	TRFI滤波器选择位(注1)	b1 b0 0 0：无滤波器 0 1：有滤波器，通过f1采样 1 0：有滤波器，通过f8采样 1 1：有滤波器，通过f32采样	RW
TIPF1			RW
CCLR	TRF寄存器计数运行选择位(注2、3)	0：自由运行 1：比较1匹配时将TRF寄存器置为“0000h”	RW
TMOD	定时器RF运行模式选择位(注3)	0：输入捕捉模式(注2、4) 1：输出比较模式	RW
TRFC14	比较0输出选择位(注2)	b5 b4 比较0匹配时的CMP输出 0 0：不发生变化 0 1：反转 1 0：“L” 1 1：“H”	RW
TRFC15			
TRFC16	比较1输出选择位(注2)	b7 b6 比较1匹配时的CMP输出 0 0：不发生变化 0 1：反转 1 0：“L” 1 1：“H”	RW
TRFC17			

注1．有滤波器时，从TRFI引脚连续3次采样相同的值时，输入确定。
注2．TMOD位为“0”(输入捕捉模式)时，请将CCLR与TRFC14～TRFC17位置为“0”。
注3．TRFCR0寄存器的TSTART位为“0”(计数停止)时，变更CCLR、TMOD位。
注4．TMOD位为“0”(输入捕捉模式)时，请将CMP1IC寄存器的ILVL2～ILVL0位置为“000b”(0级)，IR位置为“0”(无中断请求)。

图 17.50　TRFCR1 寄存器



定时器RF输出控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRFOUT	02FFh地址	00h

位符号	位名	功能	RW
TRFOUT0	TRFO00输出允许位	0：禁止输出 1：允许输出	RW
TRFOUT1	TRFO01输出允许位		RW
TRFOUT2	TRFO02输出允许位		RW
TRFOUT3	TRFO10输出允许位		RW
TRFOUT4	TRFO11输出允许位		RW
TRFOUT5	TRFO12输出允许位		RW
TRFOUT6	TRFO00～TRFO02输出反转位	0：不反转输出 1：反转输出	RW
TRFOUT7	TRFO10～TRFO12输出反转位		RW

图 17.51　TRFOUT 寄存器

17.4.1 输入捕捉模式

输入捕捉模式是将对 TRFI 引脚的边沿输入或 fC32 作为触发，锁存定时器的值，测量外部信号宽度与周期的模式。另外， TRFI 输入具有数字滤波器，因此可防止由噪声等引起的误动作。输入捕捉模式的规格如**表 17.14** 所示；输入捕捉模式的运行例如**图 17.52** 所示。

表 17.14 输入捕捉模式的规格

项目	规格
计数源	f1、 f8、 f32
计数运行	• 递增计数 • 通过测量脉冲有效边沿输入，将 TRF 寄存器的值传送至 TRFM0 寄存器
计数器周期	1/fk×65536 fk：计数源频率
计数开始条件	向 TRFCR0 寄存器 TSTART 位写入 “1”（计数开始）
计数停止条件	向 TRFCR0 寄存器 TSTART 位写入 “0”（计数停止）
中断请求产生时序	• TRFI 输入或 fC32 的有效沿 ［捕捉中断］ • 定时器 RF 上溢时 ［定时器 RF 中断］
TRFI 引脚功能	测量脉冲输入
TRFO00 ～ TRFO02 、 TRFO11 、 TRFO12 引脚功能	可编程输入 / 输出端口
计数器值初始化时序	发生下列情况时， TRF 寄存器的值被置为 “0000h” • 向 TRFCR0 寄存器 TSTART 位写入 “0” 时 （计数停止）
定时器的读取	• 读取 TRF 寄存器时，可读取计数值。 • 读取 TRFM0 寄存器时，可读取测量脉冲有效沿输入时的计数值。
定时器的写入	不可向 TRF、 TRFM0 寄存器写入。
选择功能	• TRFI 或 fC32 极性选择 选择测量脉冲的有效边沿 （TRFCR0 寄存器 TRFC03 ～ TRFC04 位） • 数字滤波器功能 采样 TRFI 输入，如果 3 次匹配，视为电平稳定。可选择数字滤波器的采样时钟。 （TRFCR1 寄存器 TIPF0 ～ TIPF1 位）

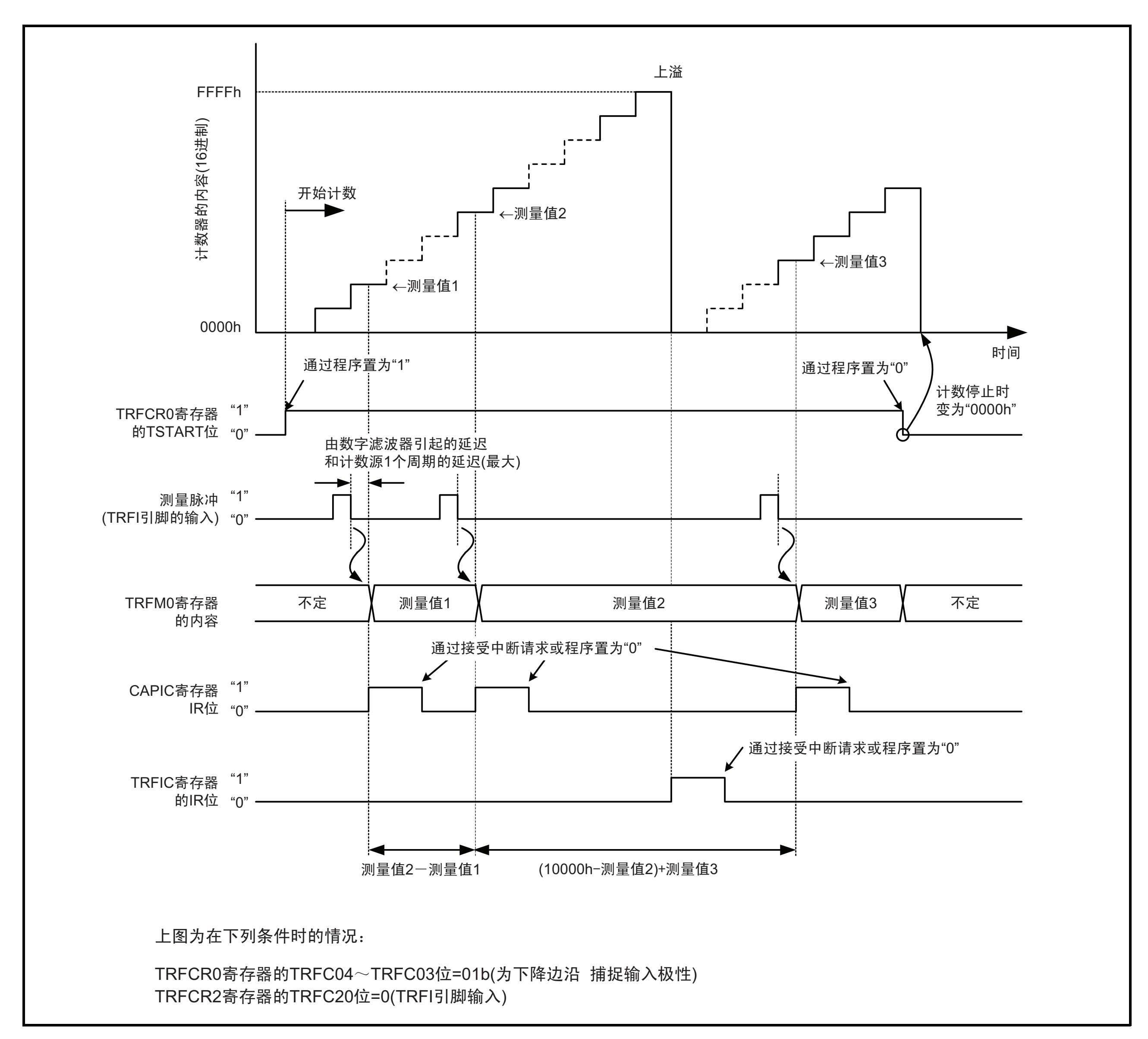


图 17.52　输入捕捉模式的运行例

17.4.1.1 数字滤波器

采样 TRFI 输入，若 3 次匹配视为电平稳定。请以 TRFCR1 寄存器选择数字滤波器功能与采样时钟。
图 17.53 所示为数字滤波器。

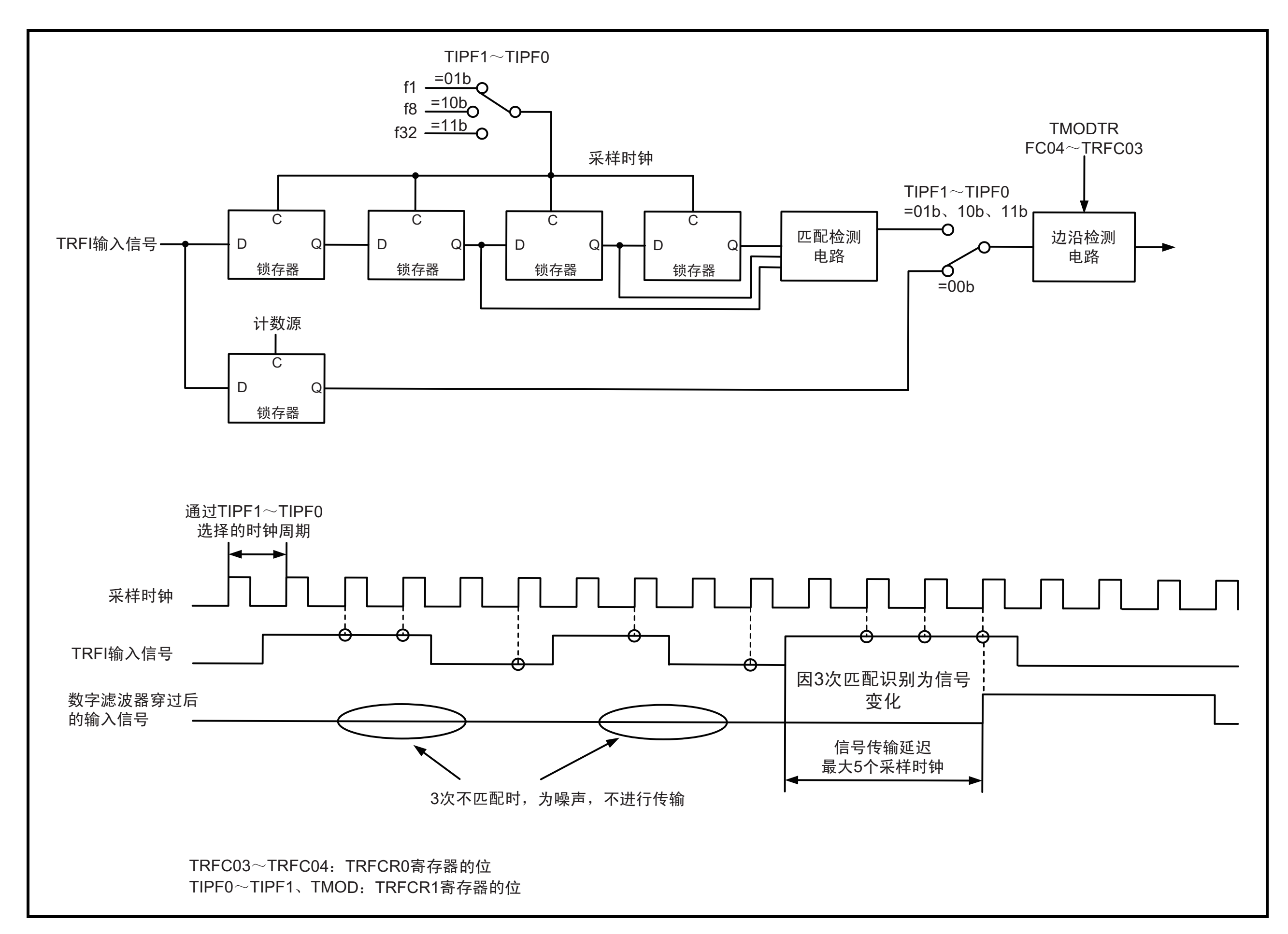


图 17.53 数字滤波器

17.4.2 输出比较模式

输出比较模式是在 TRF 寄存器与 TRFM0 寄存器的值匹配时 （比较 0 匹配）或 TRF 寄存器与 TRFM1 寄存器的值匹配时 （比较 1 匹配），从输出比较输出引脚输出任意电平的模式。输出比较模式的规格如表 17.15 所示；输出比较模式的输出 （以 TRFO00 引脚为例）如表 17.16 所示；输出比较模式的运行例如图 17.54 所示；输出比较模式的运行例 （计数中的 “L” 与 “H” 固定输出）如图 17.55 所示。

表 17.15 输出比较模式的规格

项目	规格
计数源	f1、 f8、 f32
计数运行	递增计数
PWM 波形	PWM 周期：1/fk ×(n+1) “L” 电平宽度：1/fk ×(m+1) “H” 电平宽度：1/fk ×(n -m) fk：计数源频率 m：TRFM0 寄存器设定值 n： TRFM1 寄存器设定值 m+1 n−m n+1 为下列条件时的情况： • 比较0匹配时CMP输出为“H” • 比较1匹配时CMP输出为“L” • 不反转CMP输出
计数开始条件	向 TRFCR0 寄存器 TSTART 位写入 “1”（开始计数）
计数停止条件	向 TRFCR0 寄存器 TSTART 位写入 “0”（停止计数）
中断请求产生时序	• 比较 0 匹配时 ［比较 0 中断］ • 比较 1 匹配时 ［比较 1 中断］ • 定时器 RF 上溢时 ［定时器 RF 中断］
TRFO00 ～ TRFO12 引脚功能	可编程输入 / 输出端口或输出比较输出。
计数器值初始化时序	在发生下列情况时， TRF 寄存器的值被置为 “0000h” • 向 TRFCR0 寄存器 TSTART 位写入 “0” 时 （计数停止） • TRFCR1 寄存器的 CCLR 位为 “1” 时 （比较 1 匹配时将 TRF 寄存器置 “0000h”） 比较 1 匹配
定时器的读取	• 读取 TRF 寄存器时，可读取计数值。 • 读取 TRFM0、 TRFM1 寄存器时，可读取比较寄存器的值。
定时器的写入	不可写入 TRF 寄存器。
选择功能	• 输出比较输出引脚选择 TRFO00 ～ TRFO02、 TRFO10 ～ TRFO12 引脚的任意一个或多个 （TRFOUT 寄存器的 TRFOUT0 ～ TRFOUT5 位） • 比较匹配时的输出电平 选择 “H”、“L”、反转或不变 （TRFCR1 寄存器 TRFC14 ～ TRFC17 位） • 输出电平反转 选择是否反转输出电平 （TRFOUT 寄存器 TRFOUT6 ～ TRFOUT7 位） • 计数停止时的输出电平 选择 “H”、“L” 或不变 （TRFCR0 寄存器 TRFC05 ～ TRFC06 位） • TRF 寄存器置 “0000h ” 的时序 上溢或 TRFM1 寄存器的比较 1 匹配 （TRFCR1 寄存器的 CCLR 位） • TRFO11 引脚选择功能 以 PINSR4 寄存器的 TRFOSEL 位选择 P3_4 或 P3_7

表 17.16 输出比较模式的输出（以 TRFO00 引脚为例）

TRFO00 输出		位的设定值					
		TRFCR0 寄存器			TRFOUT 寄存器		P1 寄存器
		TRFC06	TRFC05	TSTART	TRFOUT6	TRFOUT0	P1_0
计数时	CMP 输出	X	X	1	0	1	1
	CMP 输出的反转输出	X	X	1	1	1	1
	“L” 输出	X	X	1	0	1	0
	“H” 输出	X	X	1	1	1	0
计数停止	保持计数停止前的输出电平	X	0	0	X	1	1
	“L” 输出	0	1	0	X	1	1
	“H” 输出	1	1	0	X	1	1

X：“0” 或 “1”

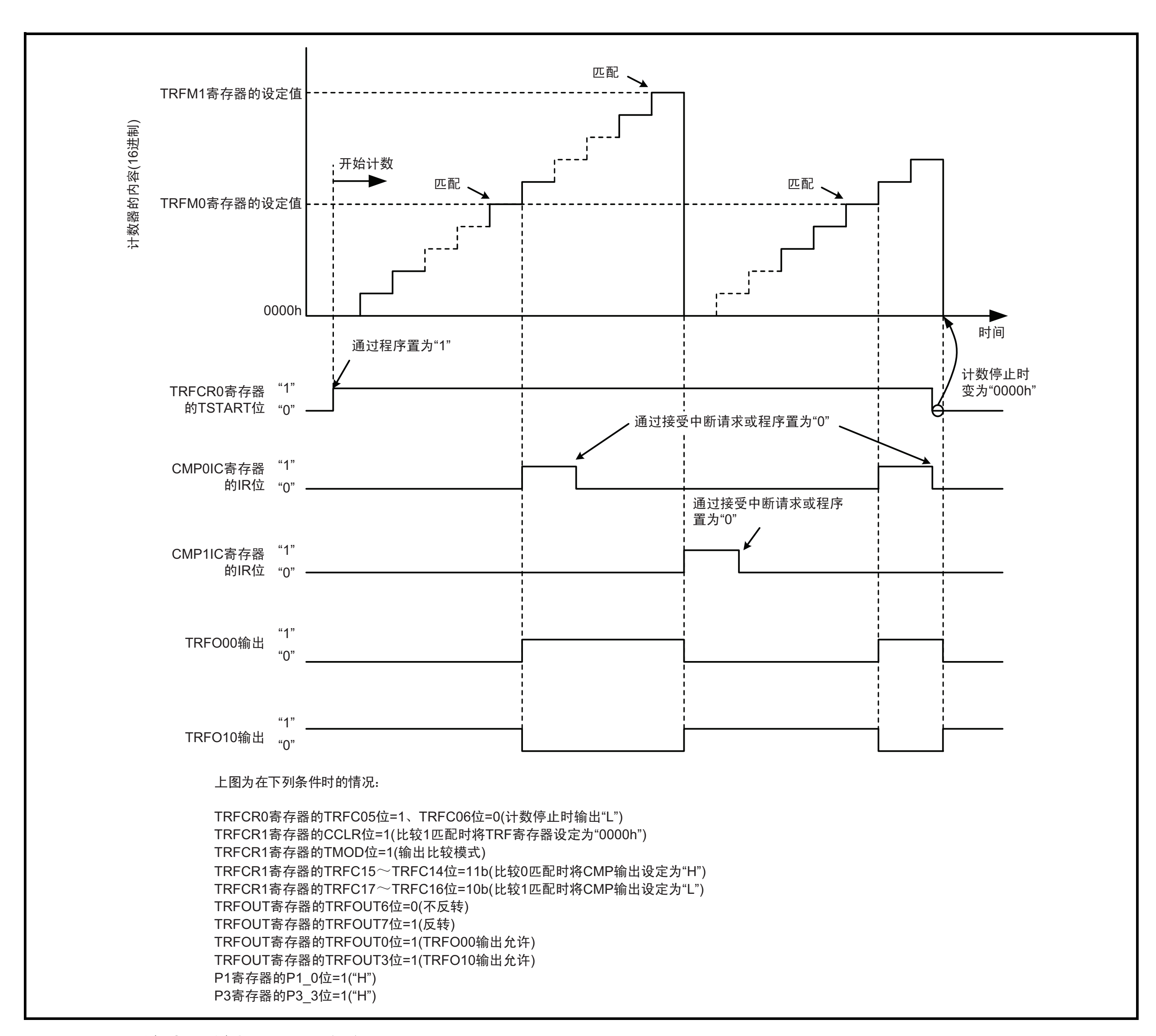


图 17.54 输出比较模式的运行例

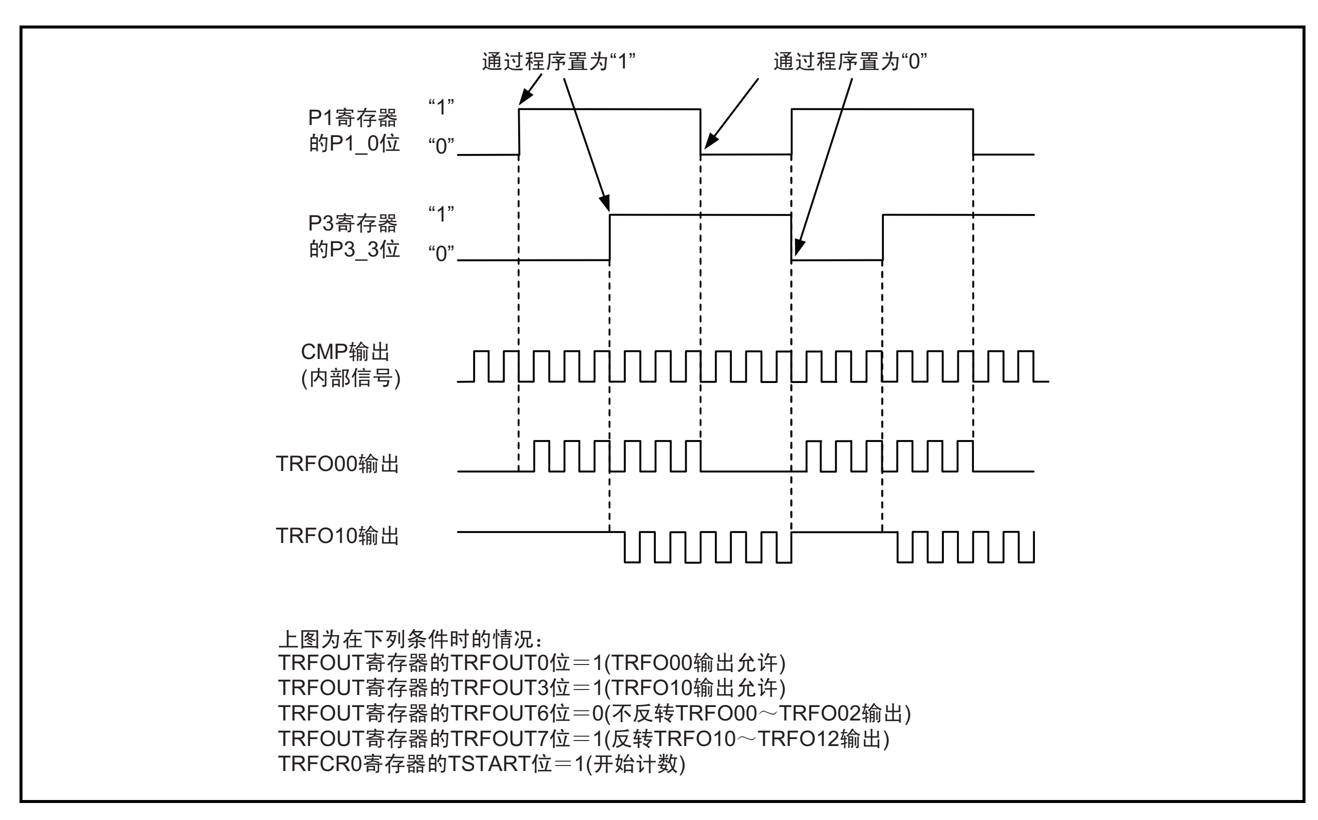


图 17.55 输出比较模式的运行例（计数时“L”、“H”固定输出）

输出比较模式下，计数时从 TRFO00 ～ TRFO02 与 TRFO10 ～ TRFO12 的任意一个引脚，均可输出相同的 PWM 波形。但是，可以以 TRFO00 ～ TRFO02 的 3 个引脚为单位及 TRFO10 ～ TRFO12 的 3 个引脚为单位反转输出波形。并且，可在任意期间逐个将输出固定为 “L” 或 “H”。

停止计数时，可选择保持计数停止前的输出电平，还是将输出固定为 “L” 或 “H”。

读取 TRFMi(i ＝ 0、 1) 寄存器时，可读取比较 i 寄存器的值。写入 TRFMi 寄存器时，在以下时序将值保存至比较 i 寄存器。

- TSTART 位为 “0”（计数停止）时
  同时写入 TRFMi 寄存器。
- TSTART 位为 “1”（计数中），并且 TRFCR1 寄存器的 CCLR 位为 “0”（自由运行）时， TRF 寄存器 （计数器）上溢时。
- TSTART 位为 “1”，并且 CCLR 位为 “1”（ 比较 1 匹配时将 TRF 寄存器设定为 “0000h”）时比较 1 寄存器与 TRF 寄存器 （计数器）匹配时。

17.4.3 使用定时器 RF 时的注意事项

- 请以 16 位为单位存取 TRF 寄存器、 TRFM0 寄存器及 TRFM1 寄存器。

  <读取定时器 RF 的程序例>

  ```
  MOV.W   0290H,R0    ; 读取定时器 RF
  ```

- 输入捕捉模式下， TRFCR0 寄存器的 TSTART 位为 “0”（计数停止）时，如果 TRFCR0 寄存器的 TRFC03、 TRFC04 位选择的边沿被输入至 TRFI 引脚时，也会产生捕捉中断请求。

18. 串行接口

串行接口由 UART0 与 UART2 两个通道构成。UART0 与 UART2 分别具有专用的产生传送时钟用定时器，并独立运行。

UARTi(i=0、 2) 框图如图 18.1 所示；发送 / 接收单元的框图如图 18.2 所示。

串行接口具有时钟同步串行 I/O 模式与时钟异步串行 I/O 模式 （UART 模式）两种模式。

UARTi 相关寄存器如图 18.3 ～图 18.5 所示。

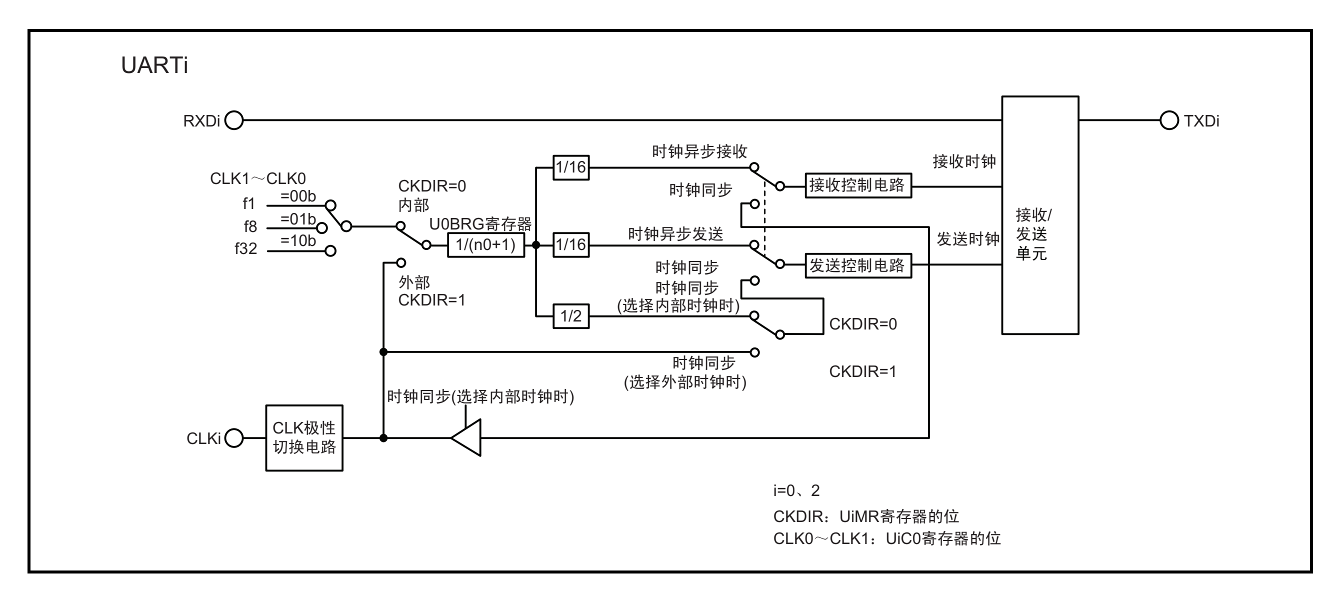


图 18.1 UARTi(i=0、 2) 框图

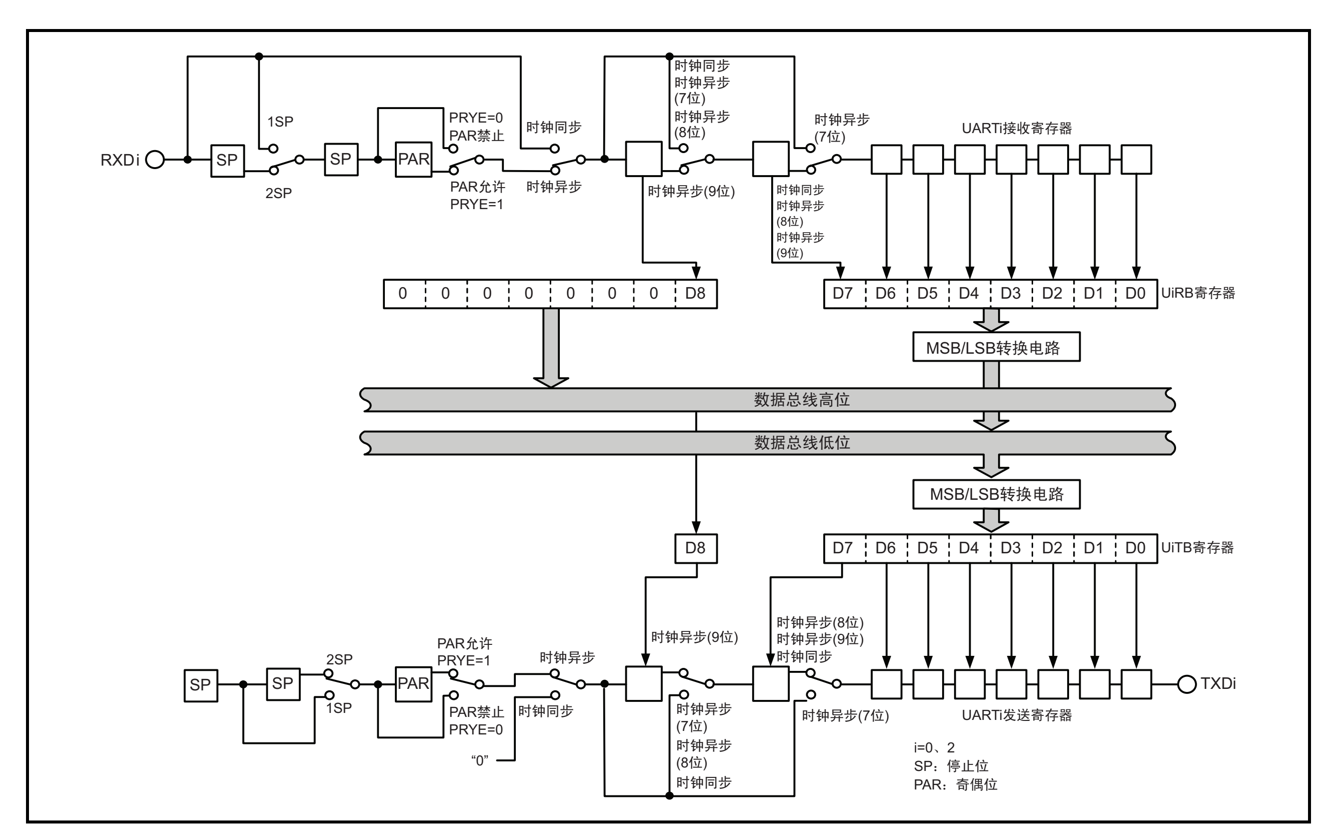


图 18.2 发送 / 接收单元框图

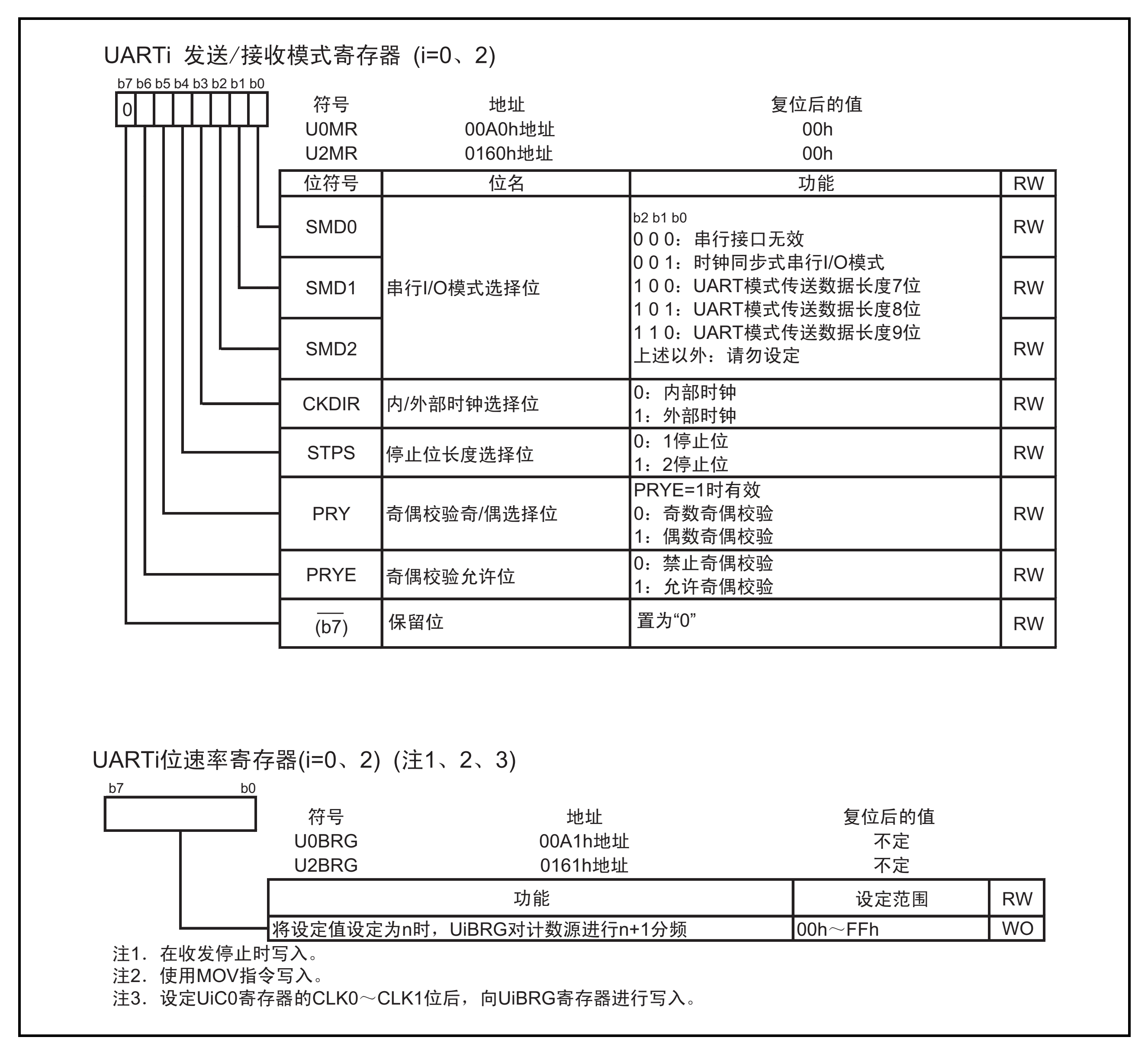
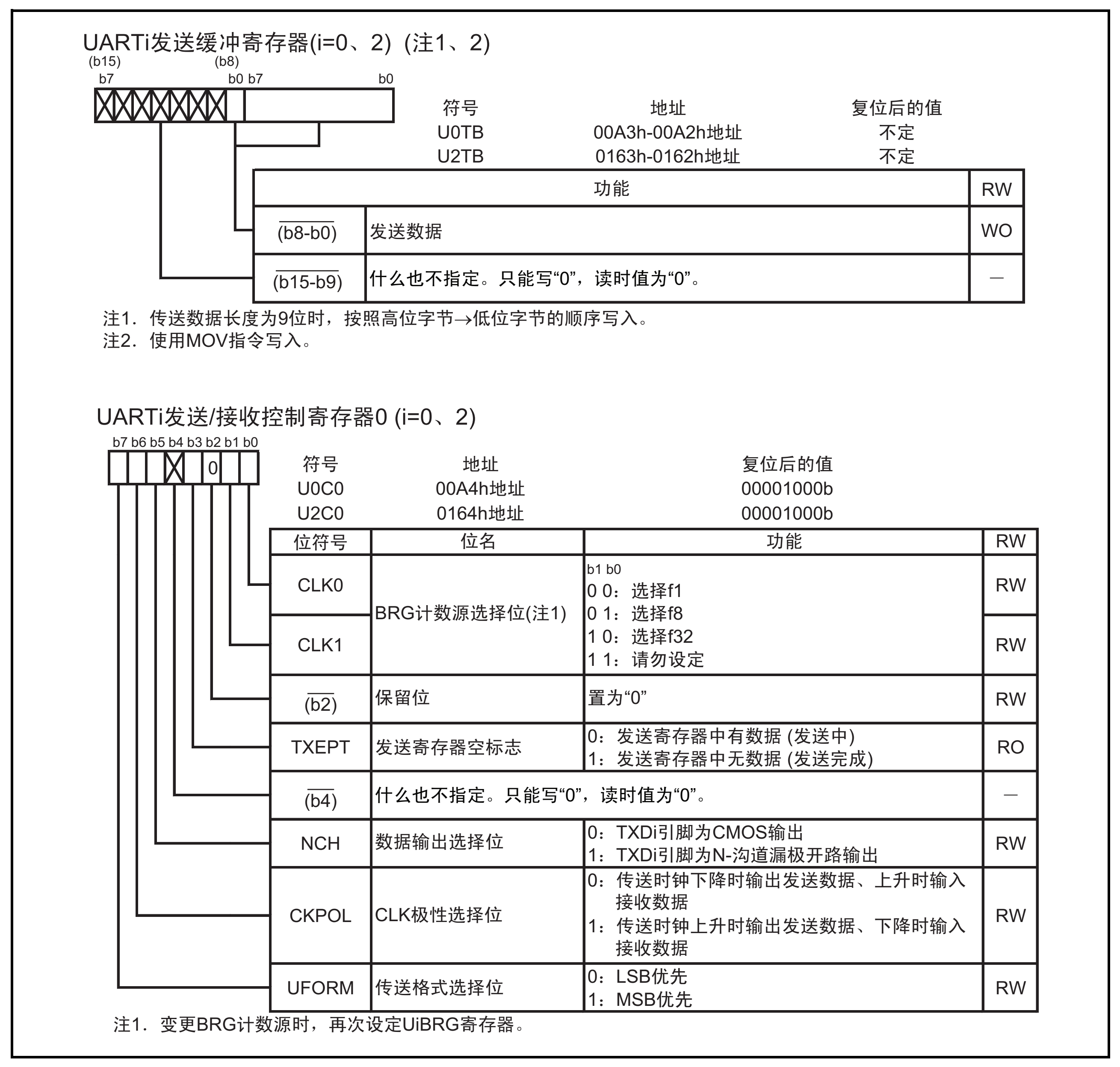


图 18.3　U0MR、U2MR、U0BRG、U2BRG 寄存器



UARTi发送缓冲寄存器(i=0、2)（注1、2）

符号	地址	复位后的值
U0TB	00A3h-00A2h地址	不定
U2TB	0163h-0162h地址	不定

位	功能	RW
(b8-b0)	发送数据	WO
(b15-b9)	什么也不指定。只能写“0”，读时值为“0”。	—

注1．传送数据长度为9位时，按照高位字节→低位字节的顺序写入。
注2．使用MOV指令写入。

UARTi发送/接收控制寄存器0 (i=0、2)

符号	地址	复位后的值
U0C0	00A4h地址	00001000b
U2C0	0164h地址	00001000b

位符号	位名	功能	RW
CLK0	BRG计数源选择位(注1)	b1 b0 0 0：选择f1 0 1：选择f8 1 0：选择f32 1 1：请勿设定	RW
CLK1			RW
(b2)	保留位	置为“0”	RW
TXEPT	发送寄存器空标志	0：发送寄存器中有数据 (发送中) 1：发送寄存器中无数据 (发送完成)	RO
(b4)	什么也不指定。只能写“0”，读时值为“0”。		—
NCH	数据输出选择位	0：TXDi引脚为CMOS输出 1：TXDi引脚为N-沟道漏极开路输出	RW
CKPOL	CLK极性选择位	0：传送时钟下降时输出发送数据、上升时输入接收数据 1：传送时钟上升时输出发送数据、下降时输入接收数据	RW
UFORM	传送格式选择位	0：LSB优先 1：MSB优先	RW

注1．变更BRG计数源时，再次设定UiBRG寄存器。

图 18.4　　U0TB、 U2TB、 U0C0、 U2C0 寄存器

UARTi发送/接收控制寄存器1(i=0、2)



符号	地址	复位后的值
U0C1	00A5h地址	00000010b
U2C1	0165h地址	00000010b

位符号	位名	功能	RW
TE	发送允许位	0：禁止发送 1：允许发送	RW
TI	发送缓冲器空标志	0：在UiTB中有数据 1：在UiTB中无数据	RO
RE	接收允许位	0：禁止接收 1：允许接收	RW
RI	接收完成标志(注1)	0：UiRB中无数据 1：UiRB中有数据	RO
UiIRS	UARTi发送中断源选择位	0：发送缓冲器空(TI=1) 1：发送完成(TXEPT=1)	RW
UiRRM	UARTi连续接收模式允许位(注2)	0：禁止连续接收模式 1：允许连续接收模式	RW
(b6)	保留位	置为“0”	RW
(b7)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．读取UiRB寄存器的高位字节时，RI位为“0”。
注2．UART模式时，请将UiRRM位置为“0”(禁止连续接收模式)。

UARTi接收缓冲寄存器(i=0、2)(注1)



符号	地址	复位后的值
U0RB	00A7h-00A6h地址	不定
U2RB	0167h-0166h地址	不定

位符号	位名	功能	RW
(b7-b0)	—	接收数据(D7～D0)	RO
(b8)	—	接收数据(D8)	RO
(b11-b9)	什么也不指定。只能写“0”，读时值为“0”。		—
OER	上溢错误标志(注2)	0：上溢出错误 1：产生上溢错误	RO
FER	帧错误标志(注2)	0：无帧错误 1：产生帧错误	RO
PER	奇偶校验错误标志 (注2)	0：无奇偶校验错误 1：产生奇偶校验错误	RO
SUM	错误总标志 (注2)	0：无错误 1：产生错误	RO

注1．必须以16位为单位读取UiRB寄存器。
注2．将UiMR寄存器的SMD2～SMD0位设定为“000b”(串行接口无效)时，或将UiC1寄存器的RE位置为“0”(禁止接收)时，SUM、PER、FER、OER位变为“0”(无错误)(PER、FER、OER位全为“0”(无错误)时，SUM位变为“0”(无错误))。另外，读取UiRB寄存器的高位字节时，PER、FER位变为“0”。

图 18.5　　U0C1、U2C1、U0RB、U2RB 寄存器

RENESAS

18.1 时钟同步串行 I/O 模式

时钟同步串行 I/O 模式是使用传送时钟进行发送 / 接收的模式。

时钟同步串行 I/O 模式的规格如表 18.1 所示；时钟同步串行 I/O 模式的使用寄存器与设定值 （注 1）如表 18.2 所示。

表 18.1 时钟同步串行 I/O 模式的规格

项目	规格
传送数据格式	• 传送数据长 8 位
传送时钟	• UiMR 寄存器 CKDIR 位为 “0”（内部时钟）：fi/(2(n+1)) fi=f1 、 f8、 f32 n=UiBRG 寄存器的设定值 00h ～ FFh 。 • CKDIR 位为 “1”（外部时钟）：从 CLKi 引脚输入
发送开始条件	• 发送开始，需要以下条件 （注 1） UiC1 寄存器 TE 位为 “1”（发送允许）。 UiC1 寄存器 TI 位为 “0”（UiTB 寄存器有数据）。
接收开始条件	• 接收开始，需要以下条件 （注 1） UiC1 寄存器 RE 位为 “1”（接收允许）。 UiC1 寄存器 TE 位为 “1”（发送允许）。 UiC1 寄存器 TI 位为 “0”（UiTB 寄存器有数据）。
中断请求产生时序	• 发送时可选择以下任意条件 — UiIRS位为 “0”（发送缓冲器空）： 从UiTB寄存器向UARTi发送寄存器传送数据时 （发送开始时）。 — UiIRS位为 “1”（发送结束）：从UARTi 发送寄存器发送数据结束时。 • 接收时 从 UARTi 接收寄存器向 UiRB 寄存器传送数据时 （接收结束时）。
错误检测	• 上溢错误 （注 2） 读取 UiRB 寄存器前开始接收下一个数据，接收下一个数据的第 7 位时发生上溢错误。
选择功能	• CLK 极性选择 选择传送数据的输出与输入时序是传送时钟的上升还是下降。 • LSB 优先、 MSB 优先选择 选择从 bit0 发送 / 接收或从 bit7 发送 / 接收。 • 连续接收模式选择 通过读取 UiRB 寄存器，变为同时接收允许状态。

i=0、 2

注 1. 选择外部时钟时，请满足条件：UiC0 寄存器的 CKPOL 位为 “0”（在传送时钟下降时输出发送数据，在传送时钟上升时输入接收数据）时，外部时钟为 “H”状态； CKPOL 位为 “1”（在传送时钟上升时输出发送数据，在传送时钟下降时输入接收数据）时，外部时钟为 “L”状态。

注 2. 发生上溢错误时， UiRB 寄存器的接收数据 （b0 ～ b8）不确定。另外 SiRIC 寄存器的 IR 位不变化。

表 18.2　时钟同步串行 I/O 模式的使用寄存器与设定值（注 1）

寄存器	位	功能
UiTB	0 ～ 7	请设定发送数据
UiRB	0 ～ 7	可读取接收数据
	OER	上溢错误标志
UiBRG	0 ～ 7	请设定位速率
UiMR	SMD2 ～ SMD0	请设定为“001b”
	CKDIR	请选择内部时钟、外部时钟
UiC0	CLK1 ～ CLK0	请选择 UiBRG 寄存器的计数源
	TXEPT	发送寄存器空标志
	NCH	请选择 TXDi 引脚的输出方式
	CKPOL	请选择传送时钟的极性
	UFORM	请选择 LSB 优先或 MSB 优先
UiC1	TE	允许发送 / 接收时，请置“1”
	TI	发送缓冲器空标志
	RE	允许接收时，请置“1”
	RI	接收结束标志
	UiIRS	请选择 UARTi 发送中断源
	UiRRM	使用连续接收模式时，请置“1”

i=0、2

注 1.　此表未记载的位，在时钟同步串行 I/O 模式下写入时，请写入“0”。

时钟同步串行 I/O 模式时输入 / 输出引脚的功能如表 18.3 所示。

选择 UARTi(i=0、 2) 运行模式后，传送开始前， TXDi 引脚输出 “H”电平 ［NCH 位为 “1”时 （N- 沟道漏极开路输出），为高阻抗状态］。

表 18.3　　时钟同步串行 I/O 模式时的输入 / 输出引脚的功能

引脚名	功能	选择方法
TXD0(P1_4)	串行数据输出	（仅接收时输出虚设数据）
RXD0(P1_5)	串行数据输入	PD1 寄存器 PD1_5 位＝ 0 （仅发送时，可将 P1_5 作为输入端口使用）
CLK0(P1_6)	传送时钟输出	U0MR 寄存器 CKDIR 位＝ 0
	传送时钟输入	U0MR 寄存器 CKDIR 位＝ 1 PD1 寄存器 PD1_6 位＝ 0
TXD2(P6_3)	串行数据输出	（仅接收时输出虚设数据）
RXD2(P6_4)	串行数据输入	PD6 寄存器 PD6_4 位＝ 0 （仅发送时，可将 P6_4 作为输入端口使用）
CLK2(P6_5)	传送时钟输出	U2MR 寄存器 CKDIR 位＝ 0
	传送时钟输入	U2MR 寄存器 CKDIR 位＝ 1 PD6 寄存器 PD6_5 位＝ 0

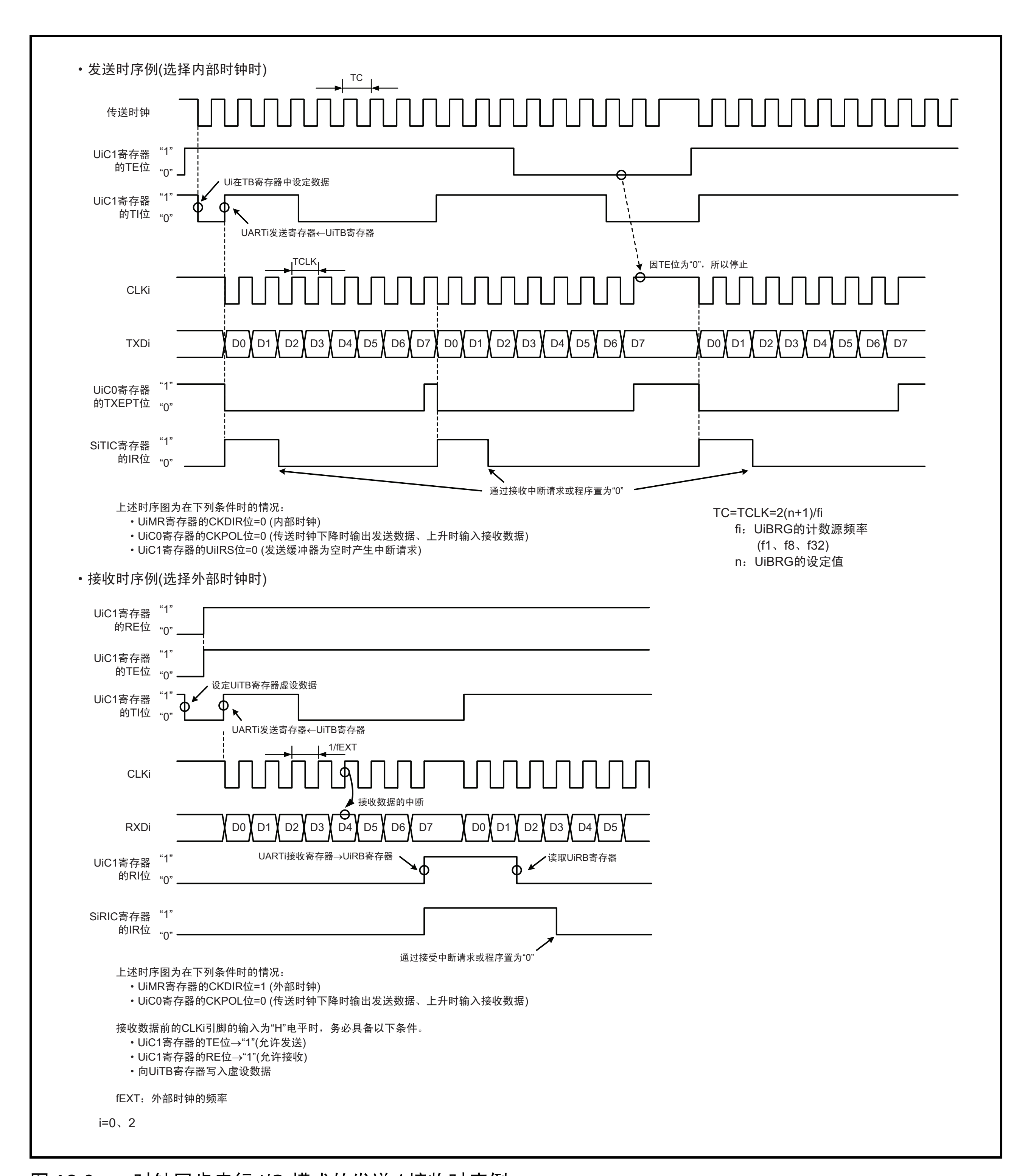


图 18.6　　时钟同步串行 I/O 模式的发送 / 接收时序例

18.1.1 极性选择功能

传送时钟极性如图 18.7 所示。可通过 UiC0 寄存器（i=0、 2）的 CKPOL 位选择传送时钟的极性。

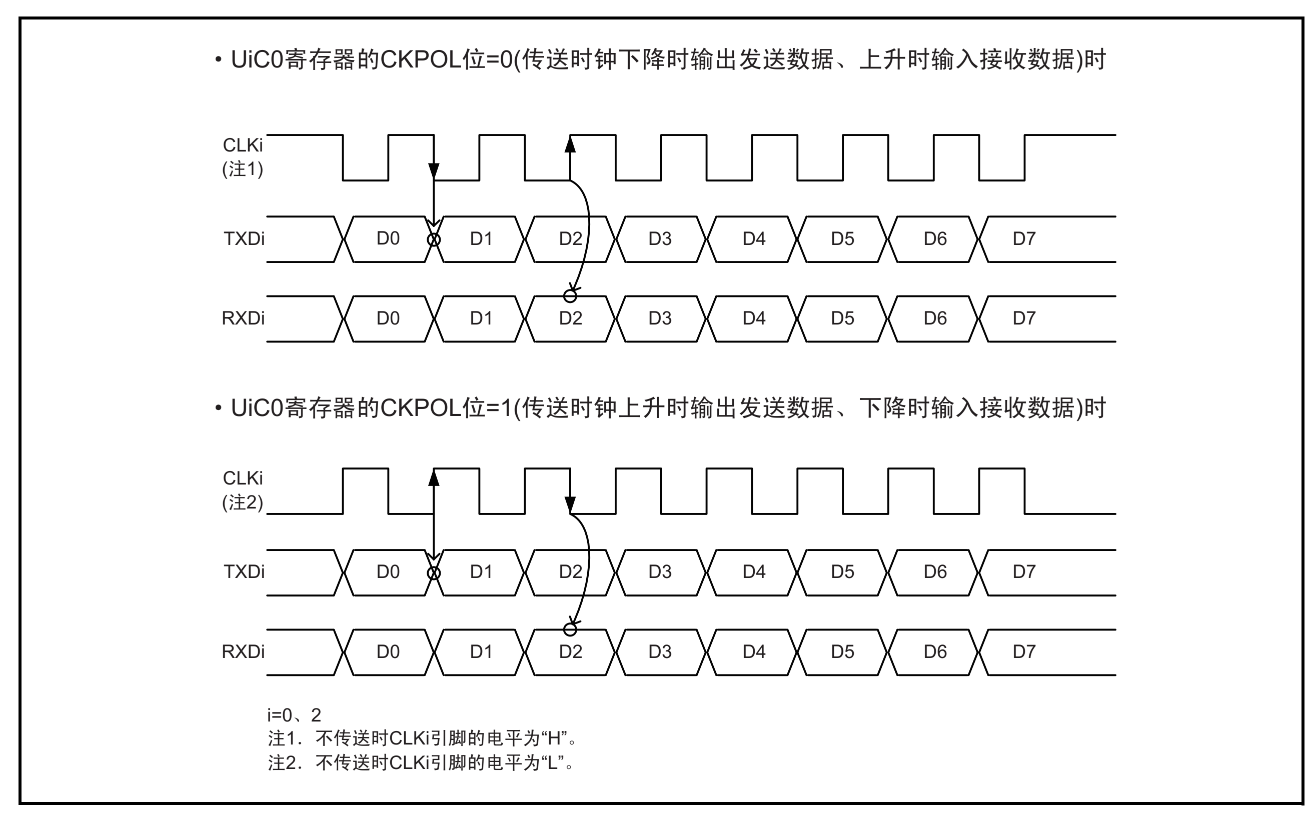


图 18.7 传送时钟的极性

18.1.2 LSB 优先、 MSB 优先选择

传送格式如图 18.8 所示。可通过 UiC0 寄存器 （i=0、 2） UFORM 位选择传送格式。

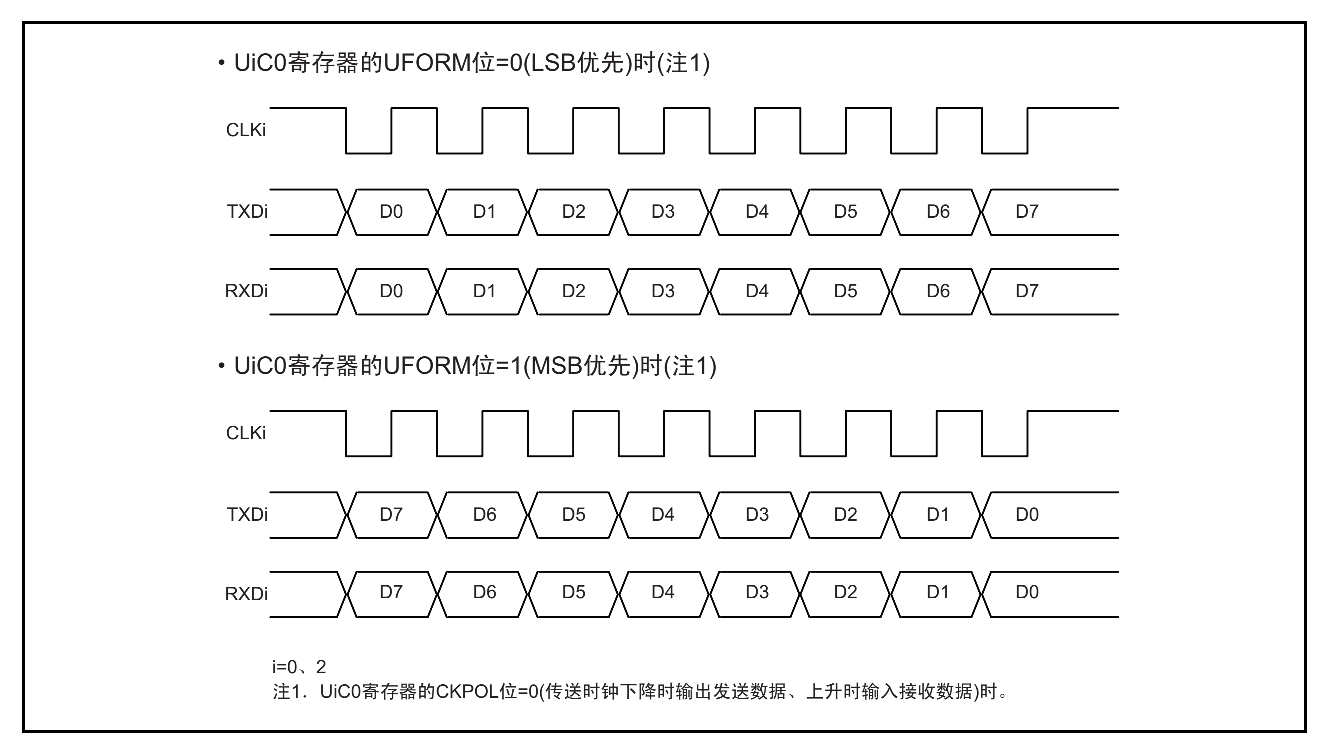


图 18.8 传送格式

18.1.3 连续接收模式

将 UiC1 寄存器 （i=0、 2）的 UiRRM 位置为 “1”（允许连续接收模式），成为连续接收模式。在连续接收模式下，通过读取 UiRB 寄存器， UiC1 寄存器的 TI 位变为 “0”（UiTB 有数据）。 UiRRM 位为 “1”时，请勿通过程序将虚设数据写入 UiTB 寄存器。

18.2 时钟异步串行 I/O(UART) 模式

时钟异步串行 I/O 模式为设定任意位速率及传送数据格式，并进行发送 / 接收的模式。

时钟异步串行 I/O 模式的规格如表 18.4 所示； UART 模式时的使用寄存器与设定值如表 18.5 所示。

表 18.4 时钟异步串行 I/O 模式的规格

项目	规格
传送数据格式	• 字符位 （传送数据） 可选择 7 位、 8 位、 9 位 • 开始位 1 位 • 奇偶校验位 可选择奇校验、偶校验、无校验 • 停止位 可选择 1 位、 2 位
传送时钟	• UiMR 寄存器 CKDIR 位为 “0”（内部时钟）：fj/(16(n+1)) fj=f1 、 f8、 f32 n=UiBRG 寄存器的设定值 00h ～ FFh 。 • CKDIR 位为 “1”（外部时钟）：fEXT/(16(n+1)) fEXT 为来自 CLKi 引脚的输入 n=UiBRG 寄存器的设定值 00h ～ FFh。
发送开始条件	• 发送开始，需要以下条件： UiC1 寄存器的 TE 位为 “1”（允许发送）。 UiC1 寄存器的 TI 位为 “ 0”（UiTB 寄存器有数据）。
接收开始条件	• 接收开始，需要以下条件。 UiC1 寄存器的 RE 位为 “1”（允许接收）。 检测到开始位。
中断请求产生时序	• 发送时，可选择以下任意条件。 — UiIRS位为 “0”（发送缓冲器空）： 从UiTB寄存器向UARTi发送寄存器传送数据时 （发送开始时） 。 — UiIRS位为 “1”（发送结束）： 从UARTi发送寄存器发送数据结束时。 • 接收时 从 UARTi 接收寄存器向 UiRB 寄存器传送数据时 （接收结束时）。
错误检测	• 上溢错误 （注 1） 读取 UiRB 寄存器前开始接收下一个数据，接收下一个数据的最后停止位的前一个位时发生上溢错误。 • 帧错误 未检测出设定个数的停止位时发生帧错误。 • 奇偶校验错误 允许奇偶校验时，奇偶校验位与字符位中 “1” 的个数不为设定个数时发生奇偶校验错误。 • 错误总标志 发生上溢错误、帧错误、奇偶校验错误中任何一个时为 “1”。

i=0、 2

注 1. 发生上溢错误时， UiRB 寄存器的接收数据 （b0 ～ b8）不确定。另外， SiRIC 寄存器的 IR 位不变化。

表 18.5　UART 模式的使用寄存器与设定值

寄存器	位	功能
UiTB	0 ～ 8	请设定发送数据 （注 1）
UiRB	0 ～ 8	可读取接收数据 （注 1、 2）
	OER、 FER、 PER 、 SUM	错误标志
UiBRG	0 ～ 7	请设定位速率
UiMR	SMD2 ～ SMD0	传送数据为 7 位时，请设定 “100b”。 传送数据为 8 位时，请设定 “101b”。 传送数据为 9 位时，请设定 “110b”。
	CKDIR	请选择内部时钟或外部时钟。
	STPS	请选择停止位。
	PRY 、 PRYE	请选择奇偶校验的有无、偶校验 / 奇校验。
UiC0	CLK1 ～ CLK0	请选择 UiBRG 寄存器的计数源。
	TXEPT	发送寄存器空标志。
	NCH	请选择 TXDi 引脚的输出方式。
	CKPOL	请置为 “0”。
	UFORM	传送数据长 8 位时，可选择 LSB 优先或 MSB 优先。 传送数据长 7 位或 9 位时，请置 “0”。
UiC1	TE	允许发送时，请置 “1”。
	TI	发送缓冲器空标志。
	RE	允许接收时，请置 “1”。
	RI	接收结束标志。
	UiIRS	请选择 UARTi 发送中断源。
	UiRRM	请置为 “0”。

i=0、 2

注 1.　使用的位如下：传送数据长 7 位：bit0 ～ 6 ；传送数据长 8 位：bit0 ～ 7 ；传送数据长 9 位：bit0 ～ 8。

注 2.　传送数据长 7 位时， bit7 ～ 8 内容不确定；传送数据长 8 位时， bit8 内容不确定。

UART 模式时输入 / 输出引脚的功能如表 18.6 所示。选择 UARTi(i=0、 2) 运行模式后，传送开始前，TXDi 引脚输出 “H” 电平 ［NCH 位为 “1”（N- 沟道漏极开路输出）时，为高阻抗状态］。

表 18.6　UART 模式时输入 / 输出引脚的功能

引脚名	功能	选择方法
TXD0(P1_4)	串行数据输出	（仅接收时，不可作为端口使用）
RXD0(P1_5)	串行数据输入	PD1 寄存器的 PD1_5 位 =0 （仅发送时，可将 P1_5 作为输入端口使用）
CLK0(P1_6)	可编程输入 / 输出端口	U0MR 寄存器的 CKDIR 位 =0
	传送时钟输入	U0MR 寄存器的 CKDIR 位 =1 PD1 寄存器的 PD1_6 位 =0
TXD2(P6_3)	串行数据输出	（仅接收时，不可作为端口使用）
RXD2(P6_4)	串行数据输入	PD6 寄存器的 PD6_4 位 =0 （仅发送时，可将 P6_4 作为输入端口使用）
CLK2(P6_5)	可编程输入 / 输出端口	U2MR 寄存器的 CKDIR 位 =0
	传送时钟输入	U2MR 寄存器的 CKDIR 位 =1 PD6 寄存器的 PD6_5 位 =0

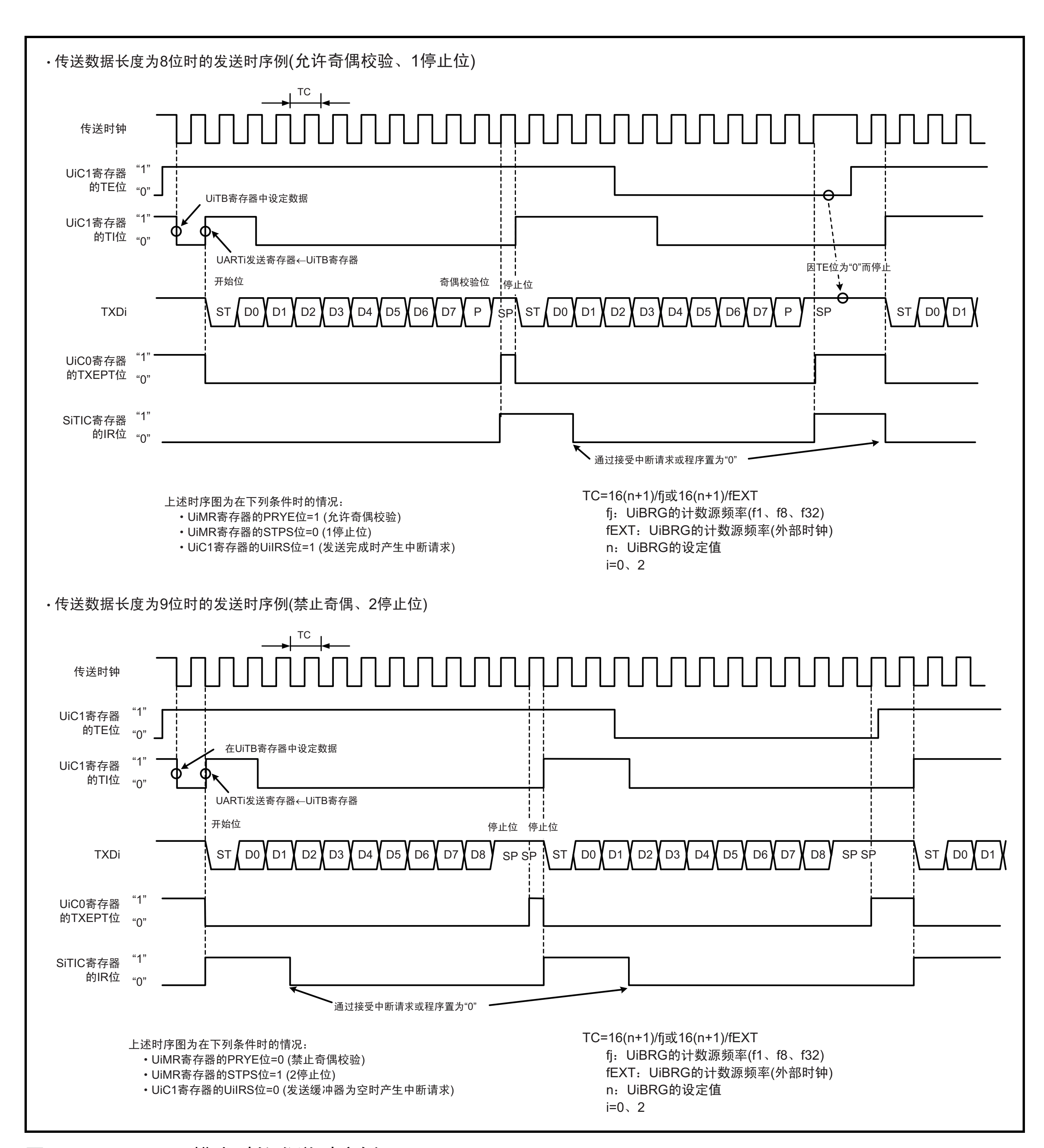


图 18.9　　UART 模式时的发送时序例

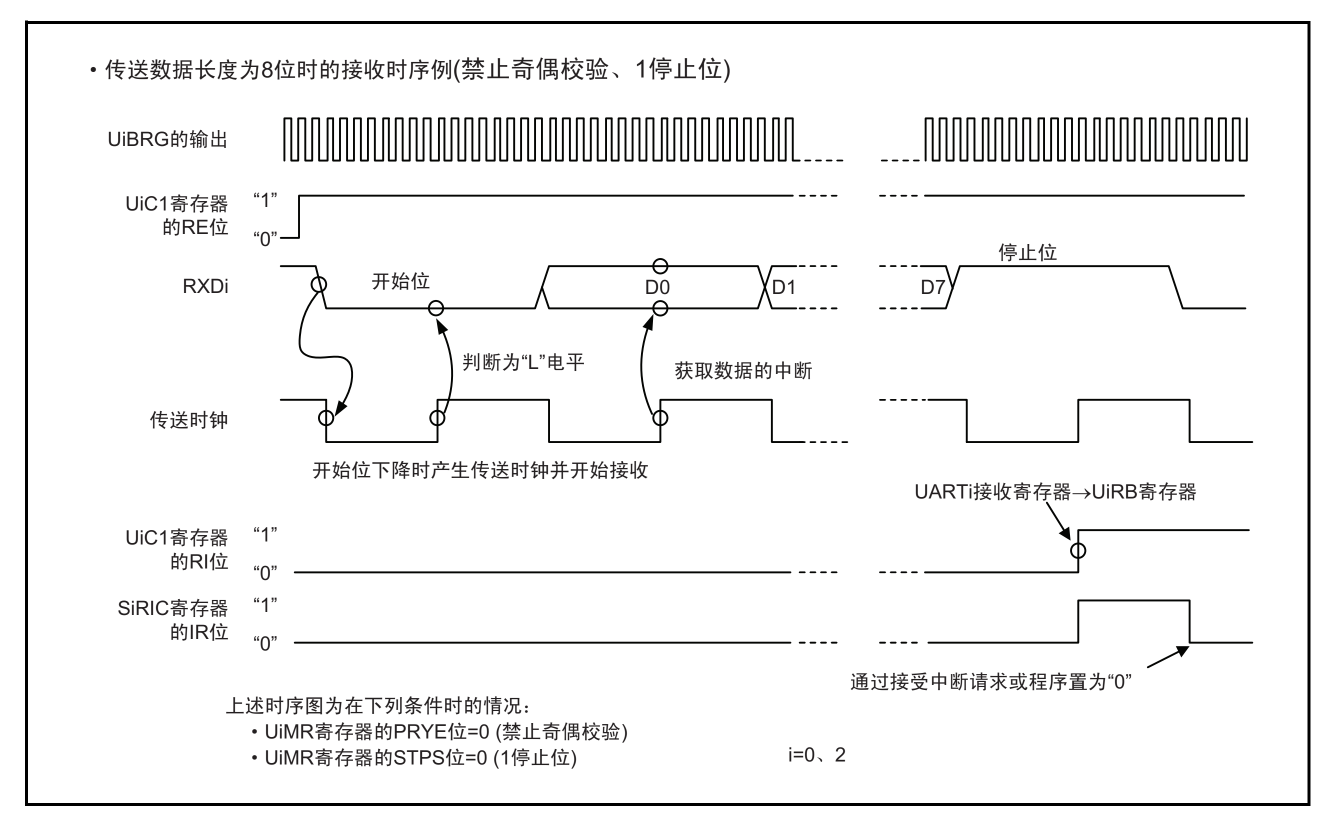


图 18.10　UART 模式时的接收时序例

18.2.1 位速率

UART 模式下位速率为 UiBRG 寄存器 （i=0、 2）分频的频率的 16 分频。

<UART模式>

• 选择内部时钟时

$$\text{UiBRG寄存器的设定值} = \frac{fj}{\text{位速率} \times 16} - 1$$

fj：UiBRG寄存器的计数源频率(f1、f8、f32)

• 选择外部时钟时

$$\text{UiBRG寄存器的设定值} = \frac{fEXT}{\text{位速率} \times 16} - 1$$

fEXT：UiBRG寄存器的计数源频率(外部时钟)
i=0、2

图 18.11 UiBRG 寄存器 （i=0、 2）设定值的计算式

表 18.7 UART 模式时位速率设定例 （选择内部时钟时）

位速率 （bps）	BRG 的计数源	系统时钟 =8MHz		
		BRG 的设定值	实时 (bps)	误差 (%)
1200	f8	51 (33h)	1201.92	0.16
2400	f8	25 (19h)	2403.85	0.16
4800	f8	12 (0Ch)	4807.69	0.16
9600	f1	51 (33h)	9615.38	0.16
14400	f1	34 (22h)	14285.71	−0.79
19200	f1	25 (19h)	19230.77	0.16
28800	f1	16 (10h)	29411.76	2.12
31250	f1	15 (0Fh)	31250.00	0.00
38400	f1	12 (0Ch)	38461.54	0.16
51200	f1	9 (09h)	50000.00	−2.34

18.3 使用串行接口时的注意事项

- 无论是时钟同步串行I/O模式或时钟异步串行I/O模式，读取UiRB(i=0、 2)寄存器时，必须以16位为单位读取。
  读取UiRB寄存器高位字节时， UiRB寄存器的PER、 FER位与UiC1寄存器的RI位为 “0”。
  读取UiRB寄存器后，通过读取的值确认接收错误。

  ＜读取接收缓冲寄存器的程序例＞
  MOV.W 00A6H,R0；读取U0RB寄存器

- 在传送数据位长9位的时钟异步串行I/O模式下，写入UiTB寄存器时，请按照高位字节→低位字节的顺序，以8位为单位写入。

  ＜写入发送缓冲寄存器的程序例＞
  MOV.B #XXH,00A3H；向U0TB寄存器高位字节写入
  MOV.B #XXH,00A2H；向U0TB寄存器低位字节写入

19. 硬件 LIN

硬件 LIN 为与定时器 RA 及 UART0 共同进行 LIN 通信的设备。

19.1 特点

硬件 LIN 具有以下特点：
硬件 LIN 的框图如图 19.1 所示。

【主模式】
- 发生Synch Break
- 总线冲突检测

【从属模式】
- 检测Synch Break
- 测量Synch Field
- Synch Break及Synch Field信号的UART0输入控制功能
- 总线冲突检测

注 1. 通过 INT1 检测 Wake Up 功能。

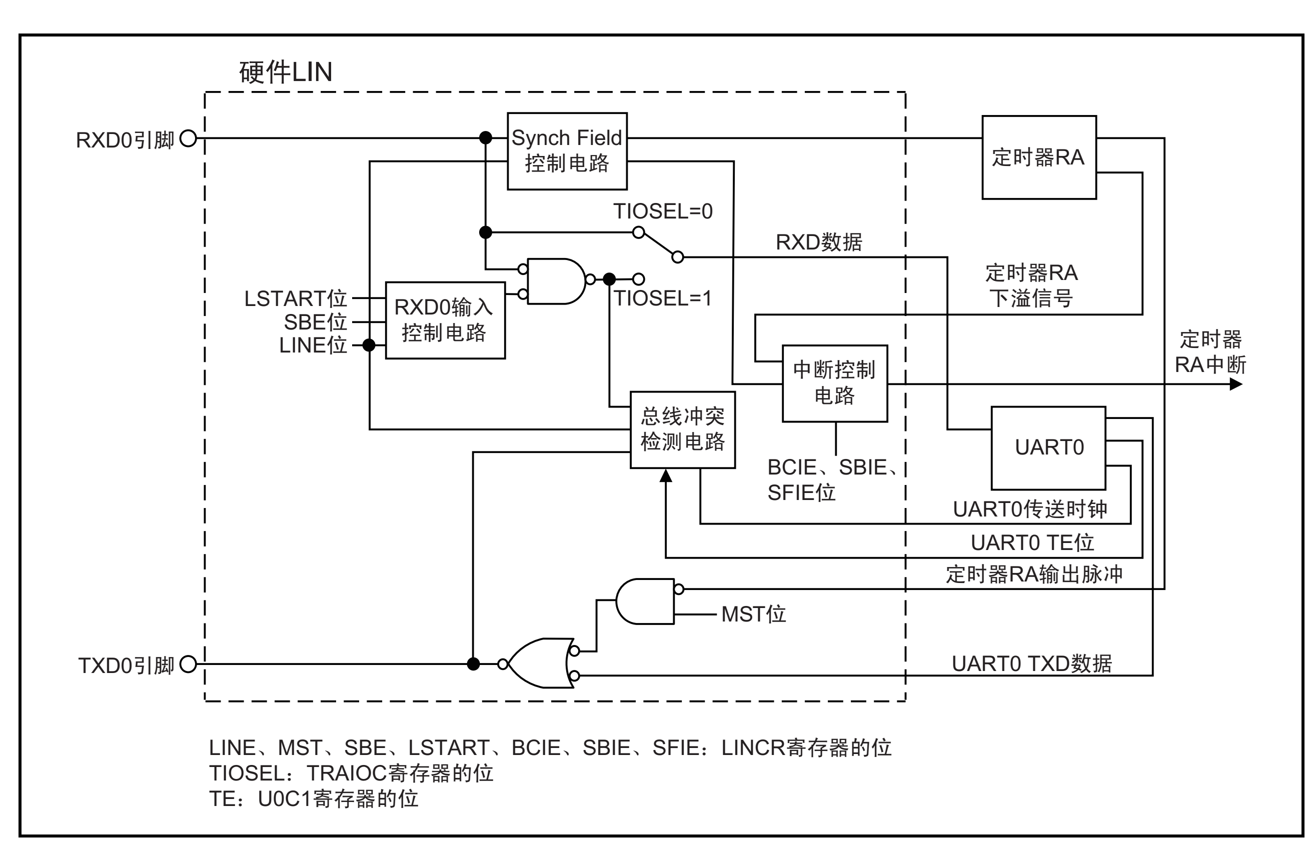


图 19.1 硬件 LIN 的框图

19.2 输入 / 输出引脚

硬件 LIN 的引脚结构如表 19.1 所示。

表 19.1 引脚构成

名称	简称	输入 / 输出	功能
接收数据输入	RXD0	输入	硬件 LIN 的接收数据输入引脚
发送数据输出	TXD0	输出	硬件 LIN 的发送数据输出引脚

19.3 寄存器结构

硬件 LIN 具有以下寄存器：

寄存器的详细内容如图 19.2 与图 19.3 所示。

- LIN控制寄存器 （LINCR）
- LIN状态寄存器 （LINST）

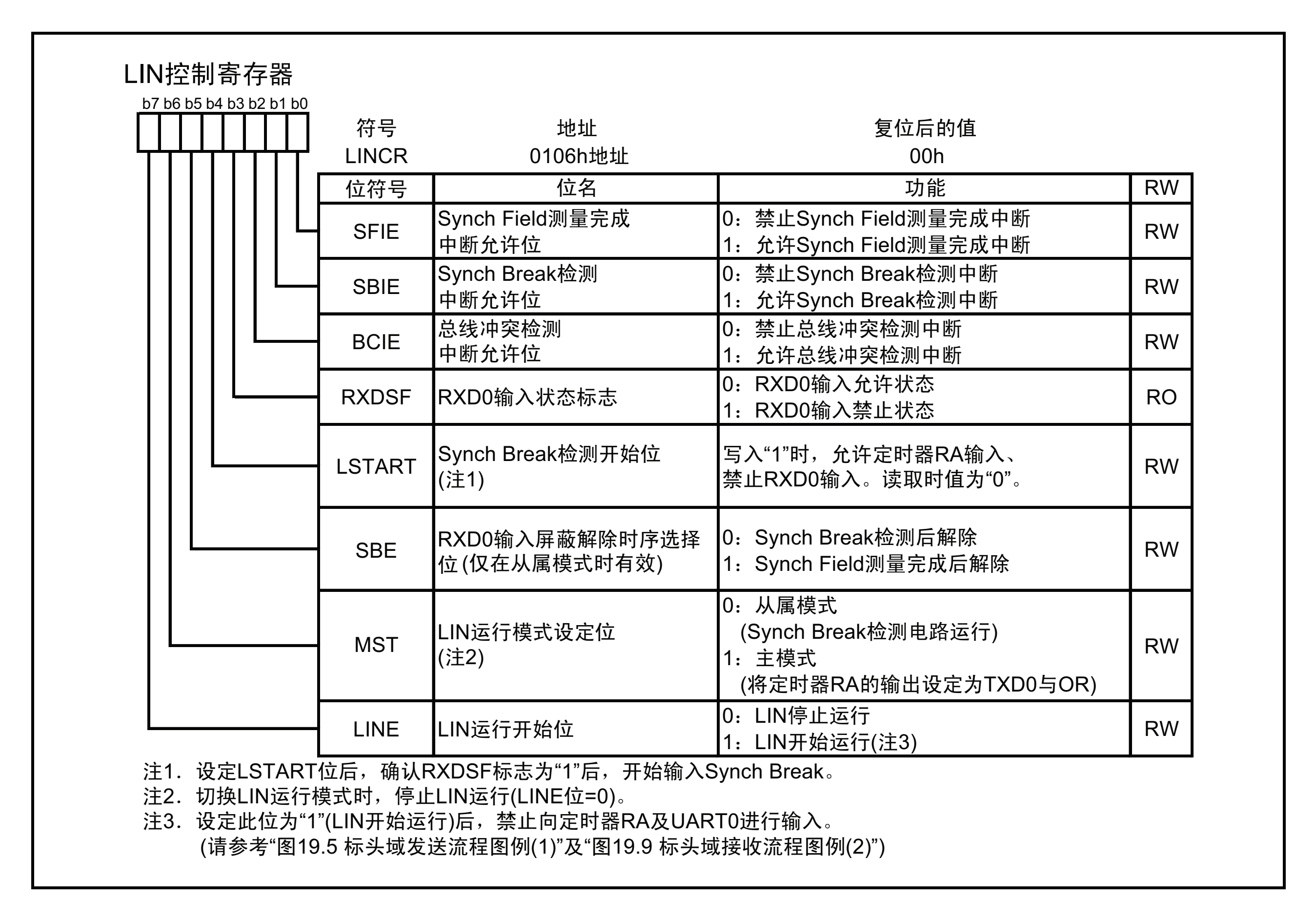
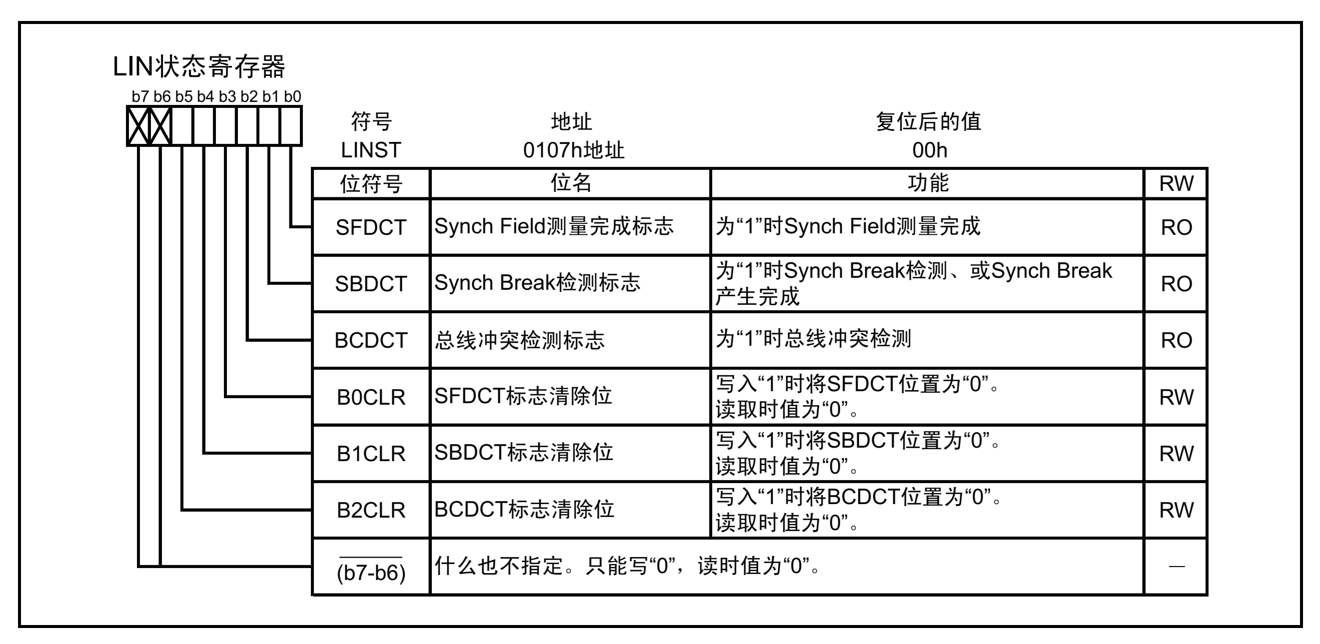


图 19.2 LINCR 寄存器



位符号	位名	功能	RW
SFDCT	Synch Field测量完成标志	为“1”时Synch Field测量完成	RO
SBDCT	Synch Break检测标志	为“1”时Synch Break检测、或Synch Break产生完成	RO
BCDCT	总线冲突检测标志	为“1”时总线冲突检测	RO
B0CLR	SFDCT标志清除位	写入“1”时将SFDCT位置为“0”。 读取时值为“0”。	RW
B1CLR	SBDCT标志清除位	写入“1”时将SBDCT位置为“0”。 读取时值为“0”。	RW
B2CLR	BCDCT标志清除位	写入“1”时将BCDCT位置为“0”。 读取时值为“0”。	RW
(b7-b6)	什么也不指定。只能写“0”，读时值为“0”。		—

图 19.3　　LINST 寄存器

19.4 运行说明

19.4.1 主模式

主模式下标头域发送时的运行例如图 19.4 所示，发送标头域的流程图如图 19.5 ～图 19.6 所示。
标头域发送时，硬件 LIN 运行如下：

1. 向定时器RA的TRACR寄存器TSTART位写入 “1”时，设定为定时器RA的TRAPRE与TRA寄存器期间，从TXD0引脚输出 “L”电平。
2. 定时器RA下溢时，将TXD0引脚的输出进行反转，将LINST寄存器的SBDCT标志置为 “1”。另外，将LINCR寄存器的SBIE位置为 “1”时，发生定时器RA中断。
3. 通过UART0发送55h。
4. 通过UART0发送完成55h后，发送ID域。
5. ID域发送结束后，进行响应域的通信。

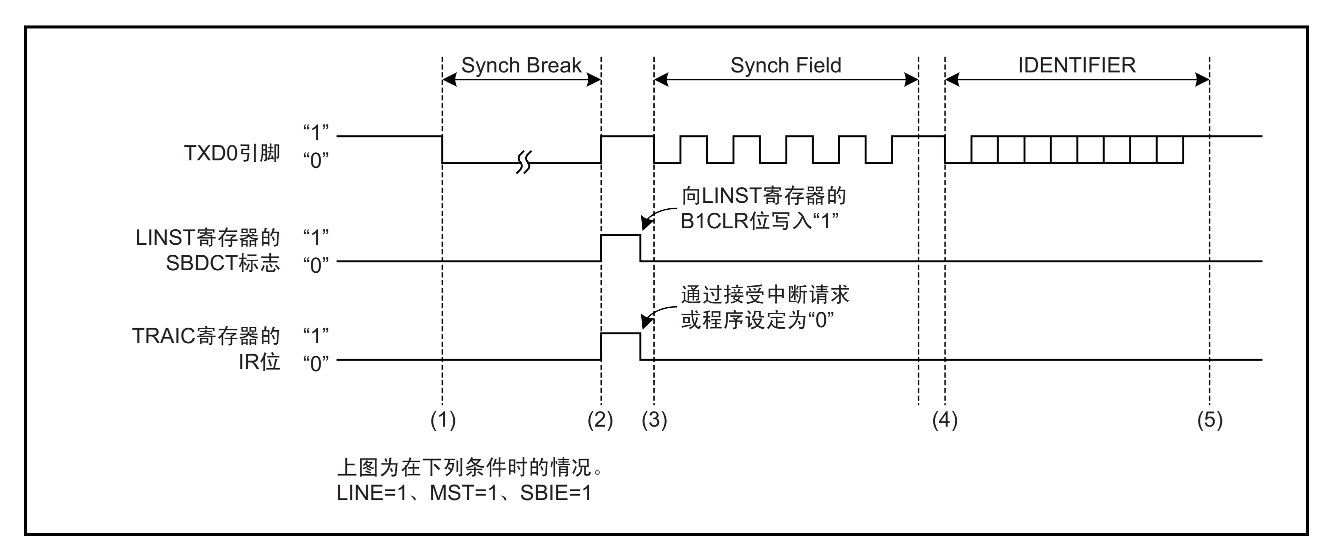


图 19.4 标头域发送时的运行例

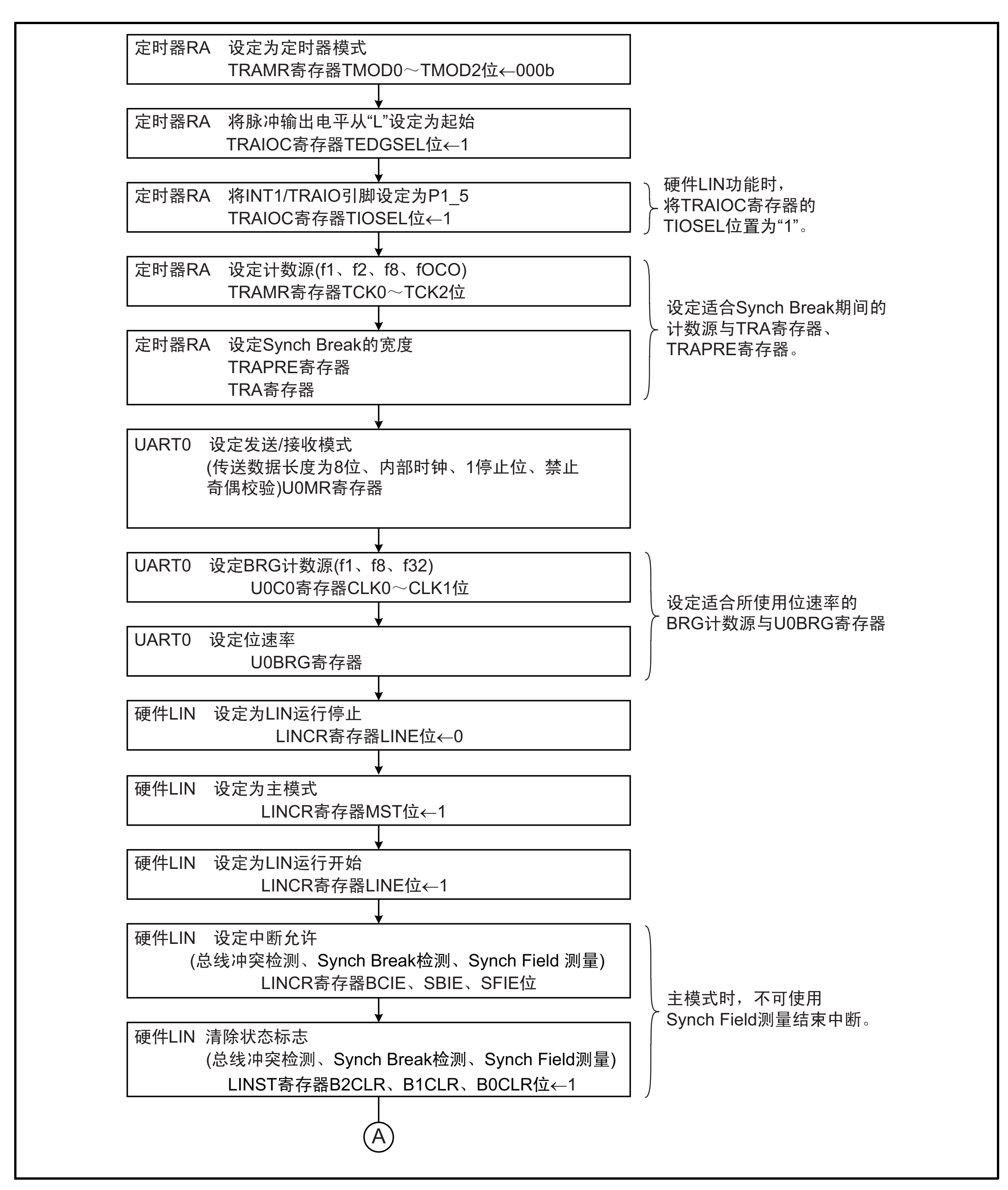


图 19.5 标头域发送流程图例 （1）

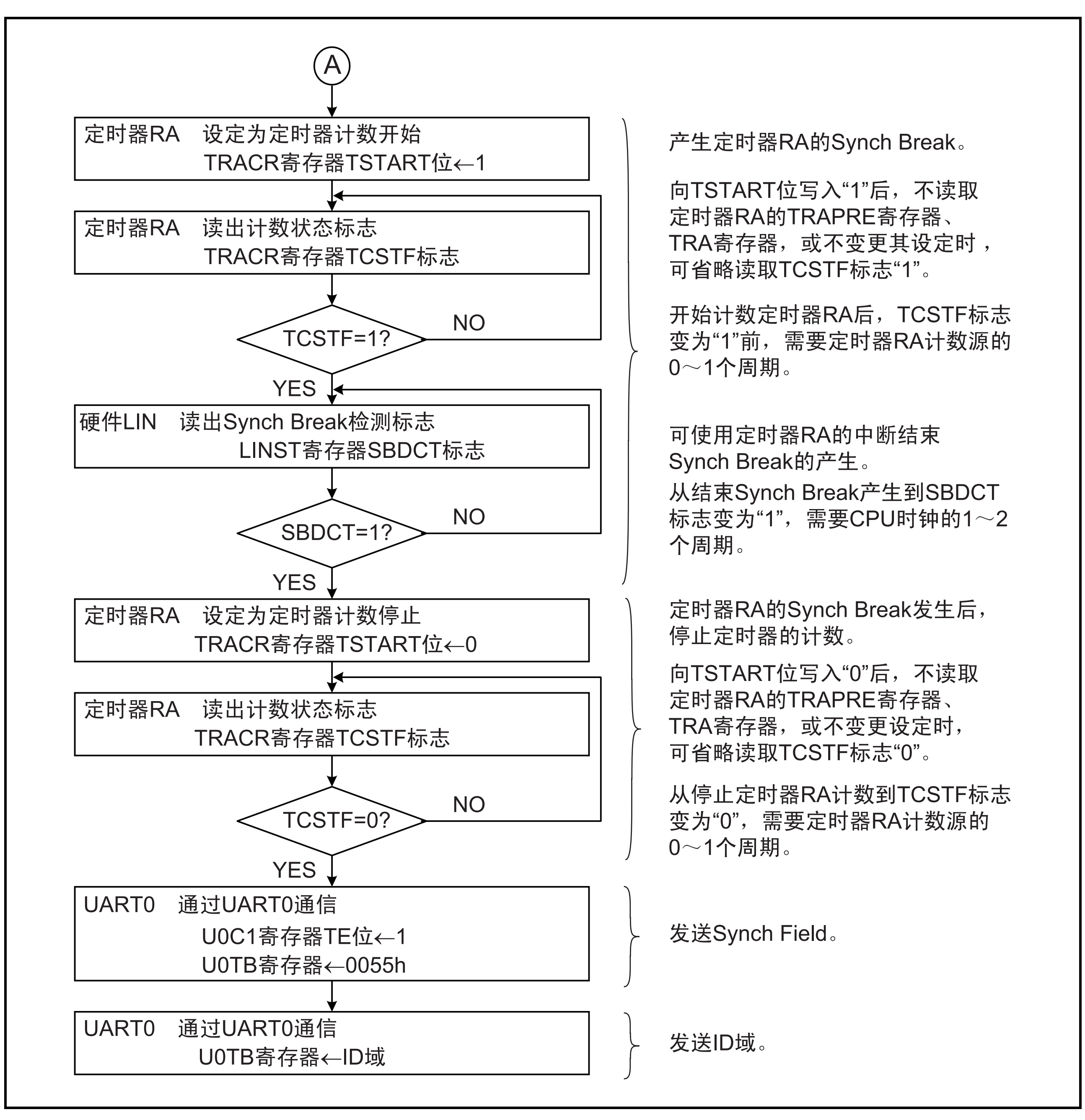


图 19.6　　标头域发送流程图例 （2）

19.4.2　　从属模式

从属模式下接收标头域时的运行例如图 19.7 所示；接收标头域的流程图如图 19.8 ～图 19.10 所示。
接收标头域时，硬件 LIN 运行如下：

1. 向硬件LIN的LINCR寄存器LSTART位写入 “1” 时，可进行Synch Break检测。
2. 若输入大于定时器RA中设定时间的"L"电平时，作为Synch Break进行检测。此时， LINST寄存器的SBDCT标志置为 “1”。另外， LINCR寄存器的SBIE位置为 “1” 时，发生定时器RA中断。并且，转换至Synch Field测量。
3. 接收Synch Field(55h)。此时，以定时器RA测量开始位及0～6位的时间。此时，可通过LINCR的SBE位选择将Synch Field信号输入至UART0的RXD0还是设置为禁止。
4. Synch Field测量结束时，将LINST寄存器的SFDCT标志置 “1”。另外，将LINCR寄存器的SFIE位置 “1” 时，发生定时器RA中断。
5. Synch Field测量结束后，从定时器RA的计数值开始计算传送速度，设定UART0，并再次设定定时器RA的TRAPRE 寄存器与TRA寄存器。然后，通过UART0接收ID域。
6. ID域接收完成后，进行响应域的通信。

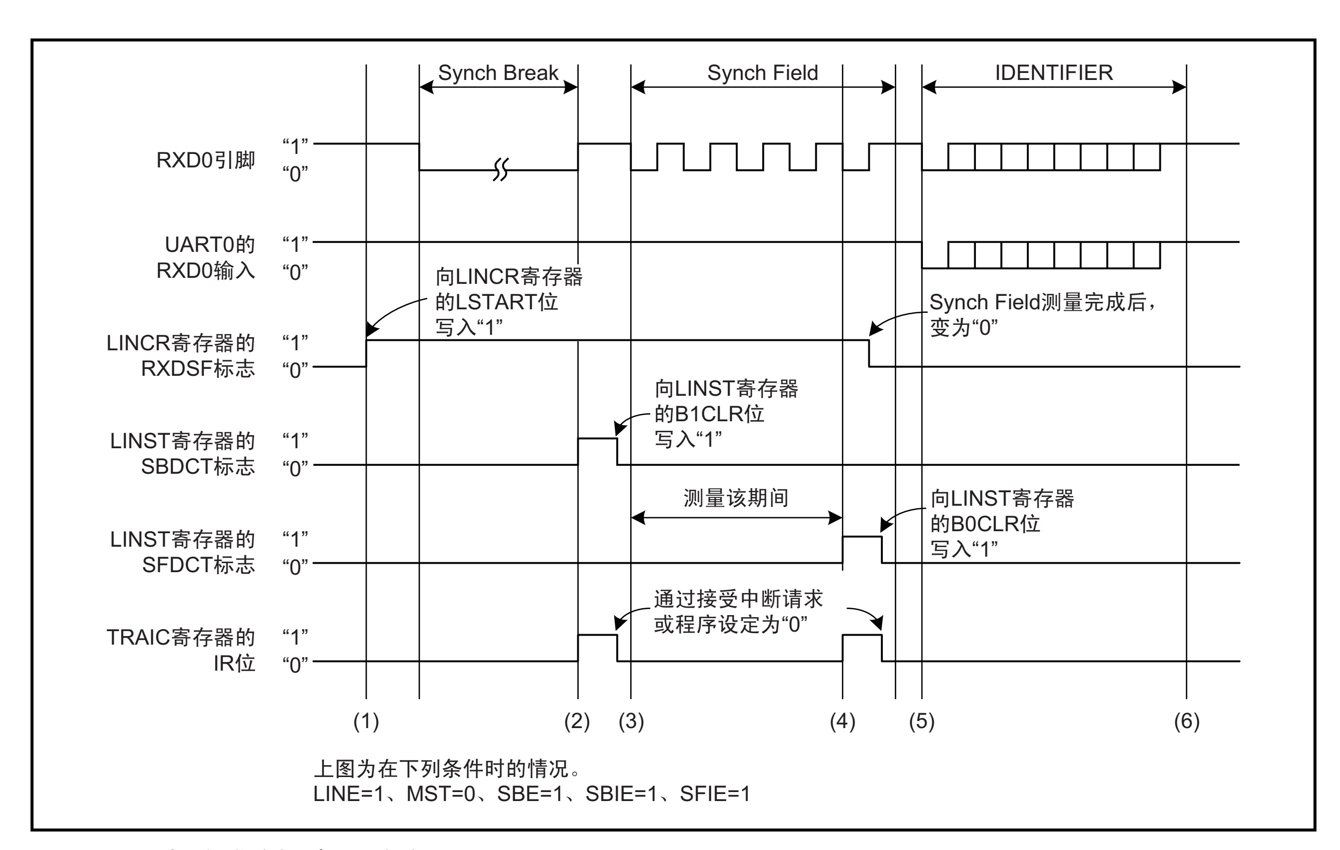


图 19.7　　标头域接收时的运行例

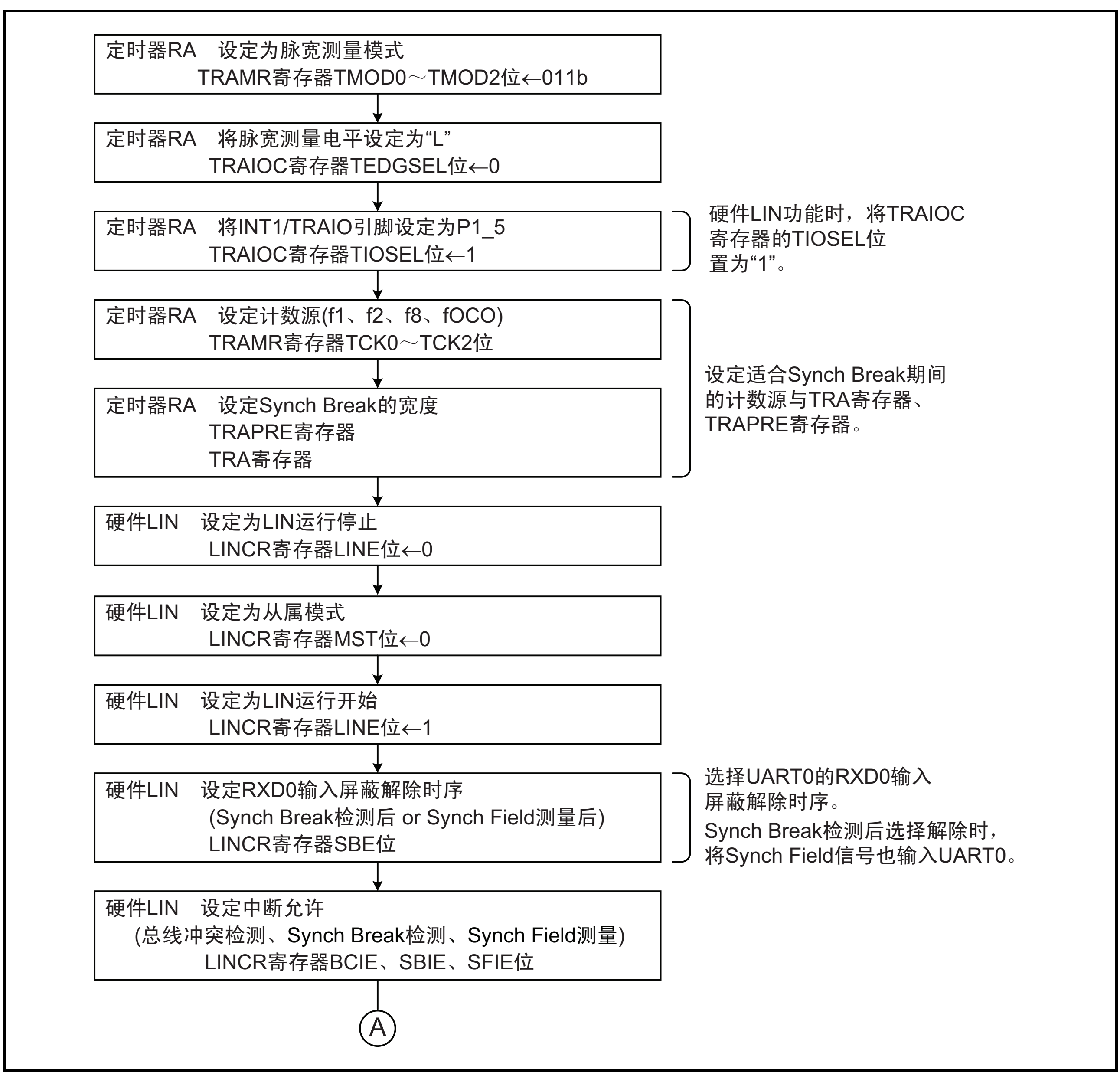


图 19.8 标头域接收流程图例（1）

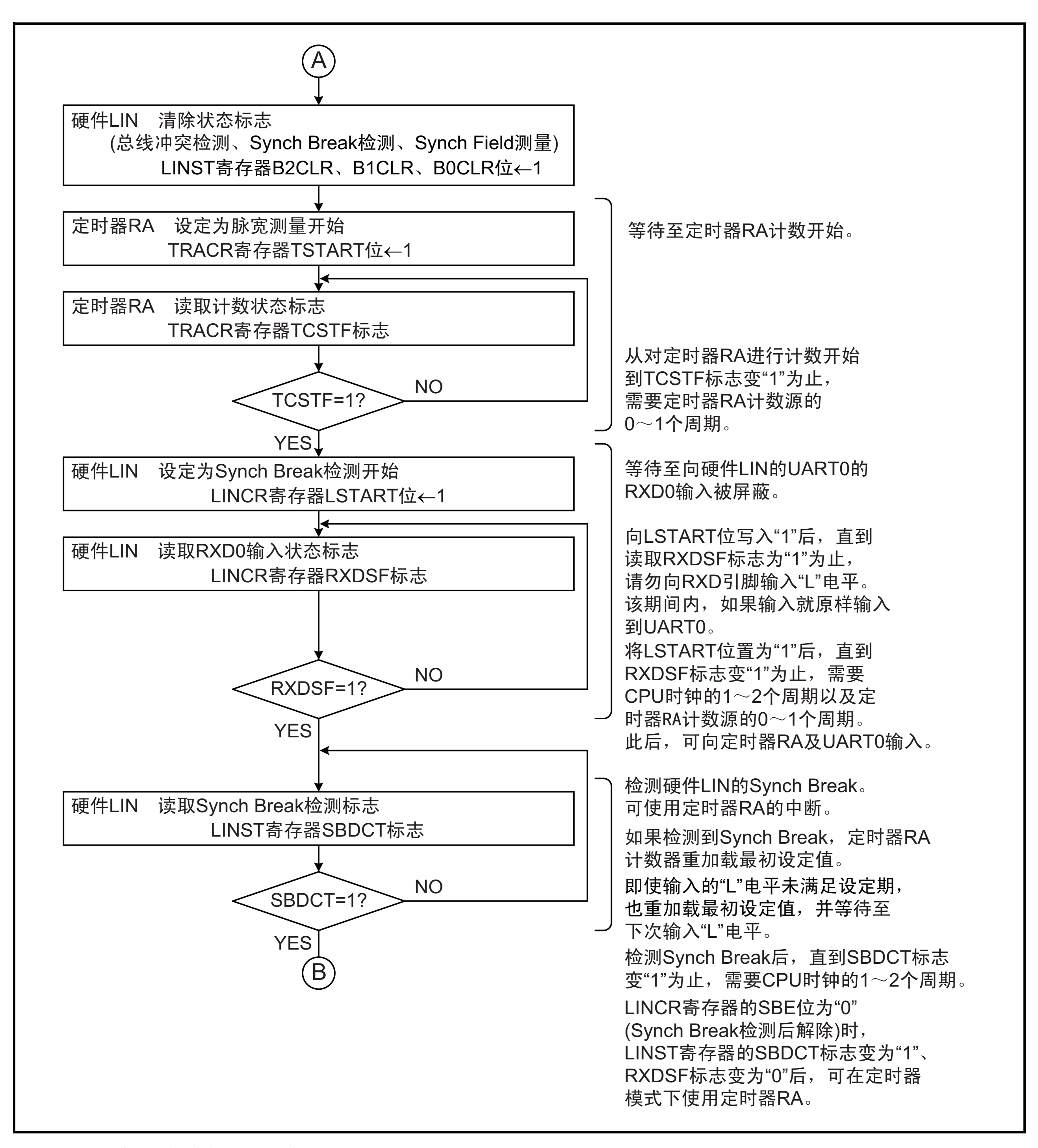


图 19.9　　标头域接收流程图例 （2）

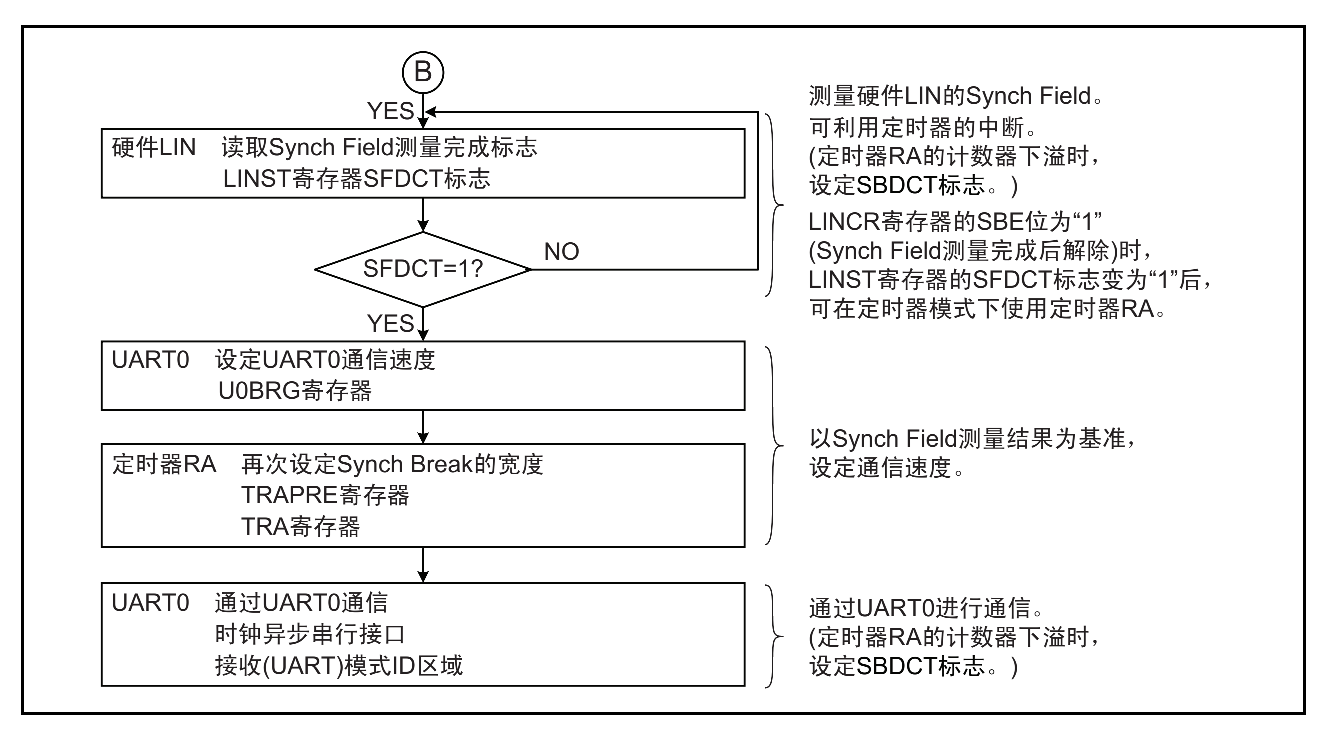


图 19.10 标头域接收流程图例 （3）

19.4.3 总线冲突检测功能

UART0 为发送允许（U0C1 寄存器的 TE 位为 “1”）时，可使用总线冲突检测功能。

总线冲突检测时的运行例如图 19.11 所示。

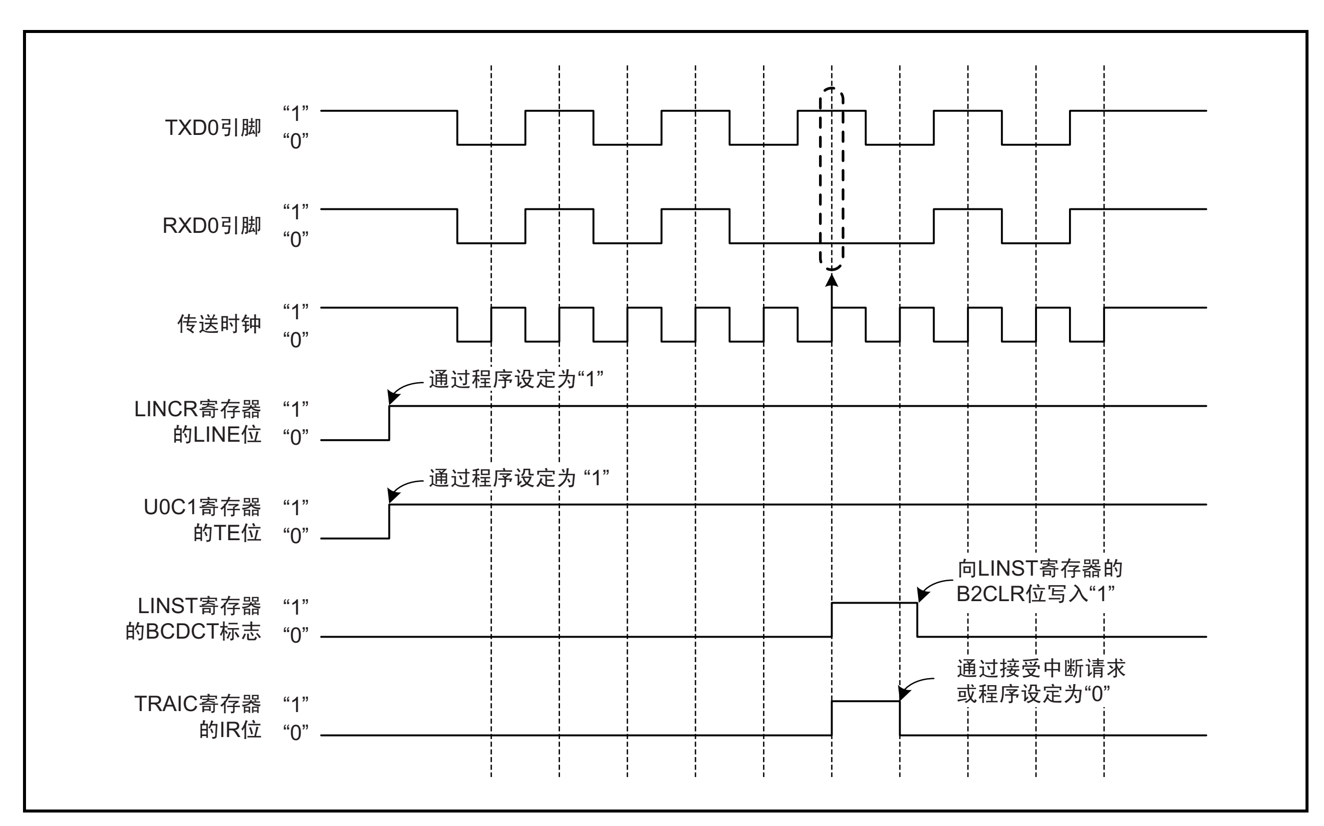


图 19.11 总线冲突检测时的运行例

19.4.4 硬件 LIN 退出处理

硬件 LIN 通信结束的流程图例图 19.12 所示。

请以以下时序进行硬件 LIN 的退出处理：

- 使用总线冲突检测功能时：
  发送校验和结束后，执行硬件LIN的退出处理。
- 不使用总线冲突检测功能时：
  发送/接收标头域结束后，执行硬件LIN的退出处理。

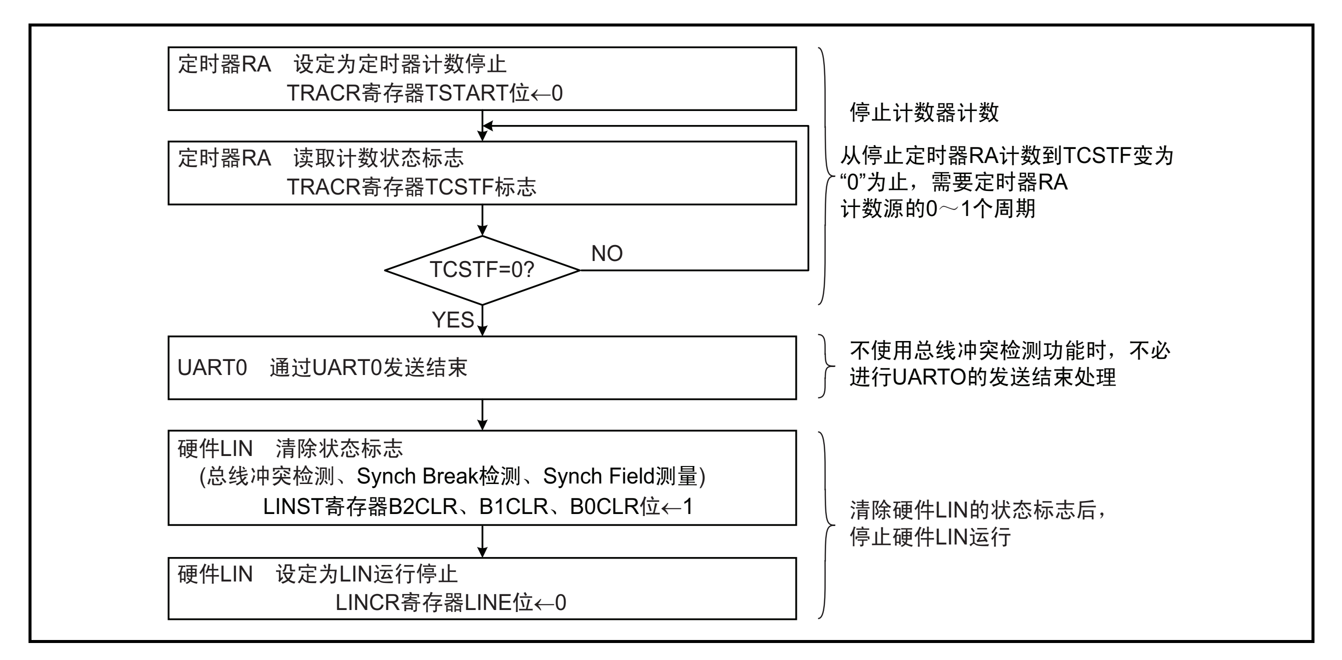


图 19.12 硬件 LIN 通信结束的流程图例

19.5 中断请求

硬件 LIN 产生的中断请求中，有 Synch Break 检测、Synch Break 发生完成、Synch Field 测量结束及总线冲突检测 4 种。这些中断也兼用于定时器 RA 的中断。

硬件 LIN 的中断请求如表 19.2 所示。

表 19.2 硬件 LIN 的中断请求

中断请求	状态标志	中断源
Synch Break 检测	SBDCT	通过定时器 RA 测量 RXD0 输入的 “L” 电平的时间，下溢时。另外，通信时输入比 Synch Break 时间长的 “L” 电平时。
Synch Break 发生完成		在通过定时器 RA 设定的时间中，完成向 TXD0 输出 “L” 电平时。
Synch Field 测量完成	SFDCT	通过定时器 RA，完成 Synch Field 的 6 位的测量时。
总线冲突检测	BCDCT	允许进行 UART0 发送时， RXD0 输入与 TXD0 输出的值因数据锁存时序不同而异时。

19.6 使用硬件 LIN 的注意事项

标头域及响应域的超时处理，请以 Synch Break 检测中断为起点，通过其他定时器测量时间。



20. 闪存

20.1 概要

闪存中具有 CPU 改写模式、标准串行输入 / 输出模式、并行输入 / 输出模式 3 种改写模式。

闪存的性能概要如表 20.1 所示（表 20.1 所示以外的项目请参考“表 1.1 R8C/2G 群规格概要（1）”）。

表 20.1 闪存性能概要

项目		功能
闪存运行模式		3 种模式（CPU 改写、标准串行输入 / 输出、并行输入 / 输出模式）。
分割擦除块		请参考图 20.1
编程方式		以字节为单位
擦除方式		以块为单位擦除
编程、擦除控制方式		以软件命令控制编程、擦除。
保护方式		以 FMR0 寄存器保护编程 ROM
命令数		5 个命令
编程、擦除次数（注 1）	块 0、1（编程 ROM）	100 次
编程、擦除电压		VCC=2.7 ～ 5.5V
ID 码检查功能		对应标准串行输入 / 输出模式
ROM 代码保护		对应并行输入 / 输出模式

注 1. 编程、擦除次数的定义。
编程、擦除次数为每块的擦除次数。

表 20.2 闪存改写模式的概要

闪存改写模式	CPU 改写模式	标准串行输入 / 输出模式	并行输入 / 输出模式
功能概要	CPU 通过执行软件命令，改写用户 ROM 区域。	使用专用串行编程器改写用户 ROM 区域。	使用专用串行编程器改写用户 ROM 区域。
可改写区域	用户 ROM 区域	用户 ROM 区域	用户 ROM 区域
改写程序	用户程序	标准引导程序	—

20.2 存储器配置

闪存分为用户 ROM 区域及引导 ROM 区域 （保留区域）。

R8C/2G 群的闪存框图如图 20.1 所示。

用户 ROM 区域中包含程序 ROM。

用户 ROM 区域分割为几个块。可在 CPU 改写模式、标准串行输入 / 输出模式及并行输入 / 输出模式改写用户 ROM 区域。

引导 ROM 区域存储发货时标准串行输入 / 输出模式的改写控制程序 （标准引导程序）。虽然引导 ROM 区域分配在与用户 ROM 区域重叠的地址，但存储器另外存在。

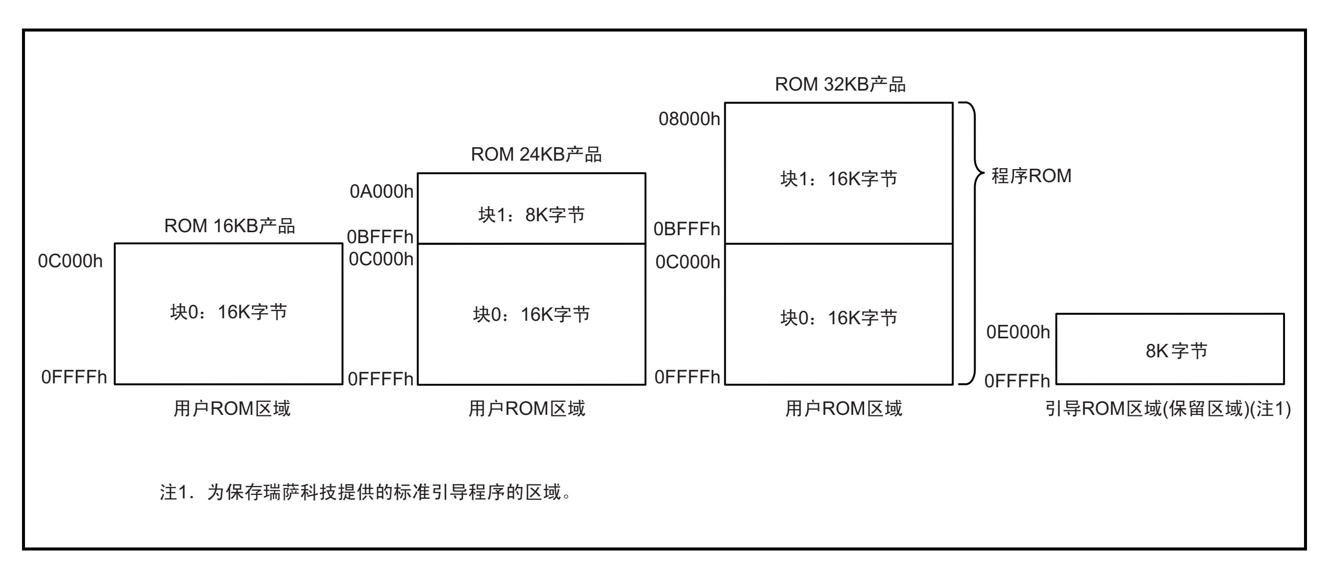


图 20.1 R8C/2G 群的闪存框图

20.3 禁止闪存改写功能

为了禁止读取、改写、擦除闪存内容，标准串行输入 / 输出模式中具有 ID 码检查功能、并行输入 / 输出模式中具有 ROM 代码保护功能。

20.3.1 ID 码检查功能

ID 码检查功能在标准串行输入 / 输出模式下使用。复位向量的 3 个字节 （0FFFCh ～ 0FFFEh 地址）不为 “FFFFFFh” 时，判断由串行编程器及 on-chip 仿真器送出的 ID 码与写入闪存的 7 字节 ID 码是否匹配。如果代码不匹配，则不接受由串行编程器及 on-chip 仿真器送出的命令。 ID 码检查功能的详细内容，请参考 “14. ID 码区域”。

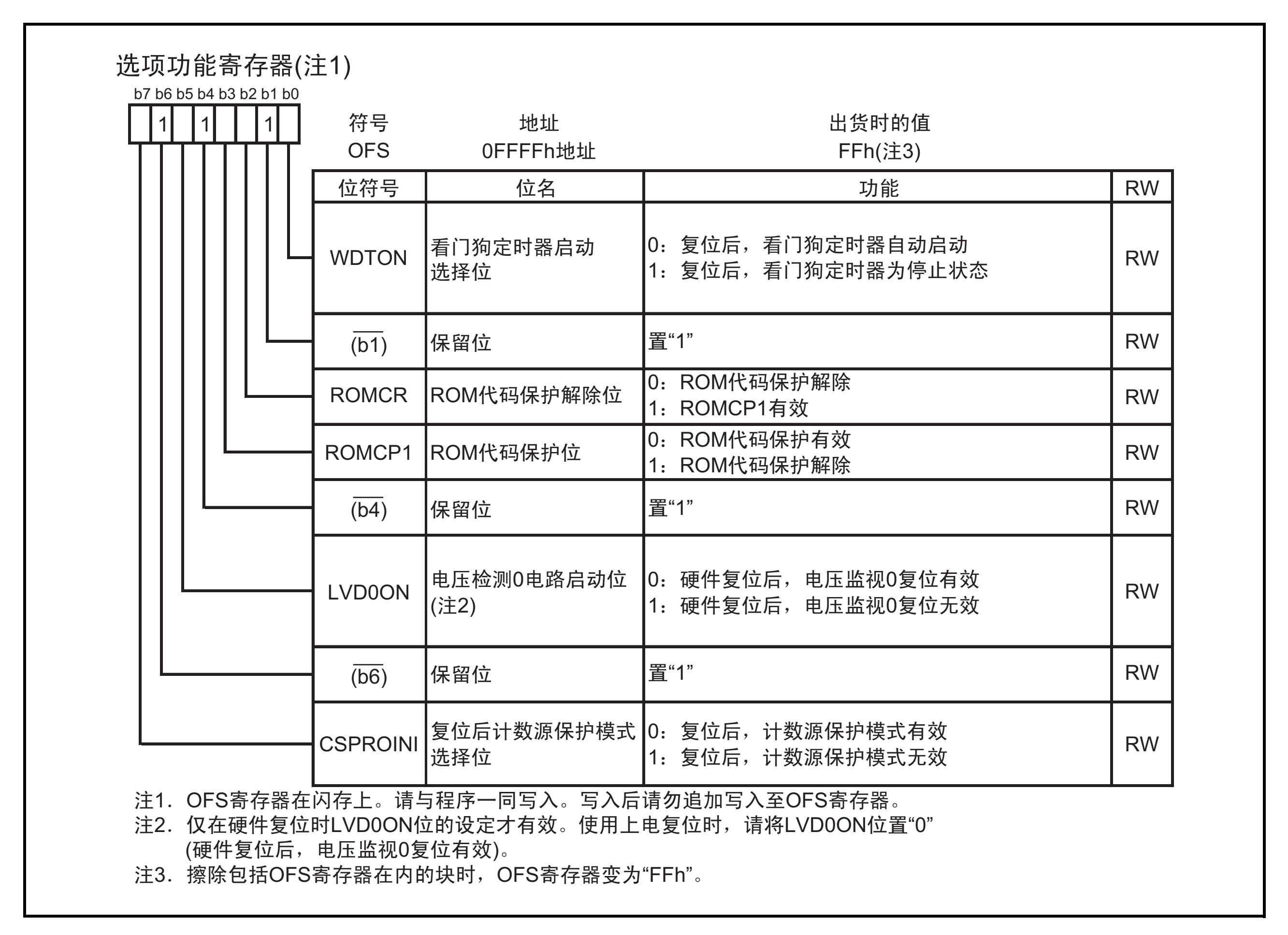
20.3.2　ROM 代码保护功能

ROM 代码保护是使用并行输入 / 输出模式时，使用 OFS 寄存器，禁止读取、改写、擦除闪存内容的功能。

OFS 寄存器如图 20.2 所示。 OFS 寄存器的详细内容请参考 “15. 选项功能选择区域”。

在 ROMCR 位写 “1”、在 ROMCP1 位写 “0”时， ROM 代码保护有效，禁止读取、改写内部闪存内容。

ROM 代码保护有效时，并行输入 / 输出模式下不可改写内部闪存的内容。解除 ROM 代码保护时，请使用 CPU 改写模式或标准串行输入 / 输出模式，擦除包含 OFS 寄存器的块。



位符号	位名	功能	RW
WDTON	看门狗定时器启动选择位	0：复位后，看门狗定时器自动启动 1：复位后，看门狗定时器为停止状态	RW
— (b1)	保留位	置“1”	RW
ROMCR	ROM代码保护解除位	0：ROM代码保护解除 1：ROMCP1有效	RW
ROMCP1	ROM代码保护位	0：ROM代码保护有效 1：ROM代码保护解除	RW
— (b4)	保留位	置“1”	RW
LVD0ON	电压检测0电路启动位(注2)	0：硬件复位后，电压监视0复位有效 1：硬件复位后，电压监视0复位无效	RW
— (b6)	保留位	置“1”	RW
CSPROINI	复位后计数源保护模式选择位	0：复位后，计数源保护模式有效 1：复位后，计数源保护模式无效	RW

注1．OFS寄存器在闪存上。请与程序一同写入。写入后请勿追加写入至OFS寄存器。
注2．仅在硬件复位时LVD0ON位的设定才有效。使用上电复位时，请将LVD0ON位置“0”(硬件复位后，电压监视0复位有效)。
注3．擦除包括OFS寄存器在内的块时，OFS寄存器变为“FFh”。

图 20.2　OFS 寄存器

20.4 CPU 改写模式

CPU 改写模式下， CPU 通过执行软件命令，即可改写用户 ROM 区域。因此，不使用 ROM 编程器，在单片机安装在电路板上的情况下，可改写用户 ROM 区域。请只对用户 ROM 区域的各块区域执行软件命令。

EW0 模式与 EW1 模式的不同如表 20.3 所示。

表 20.3 EW0 模式与 EW1 模式的不同

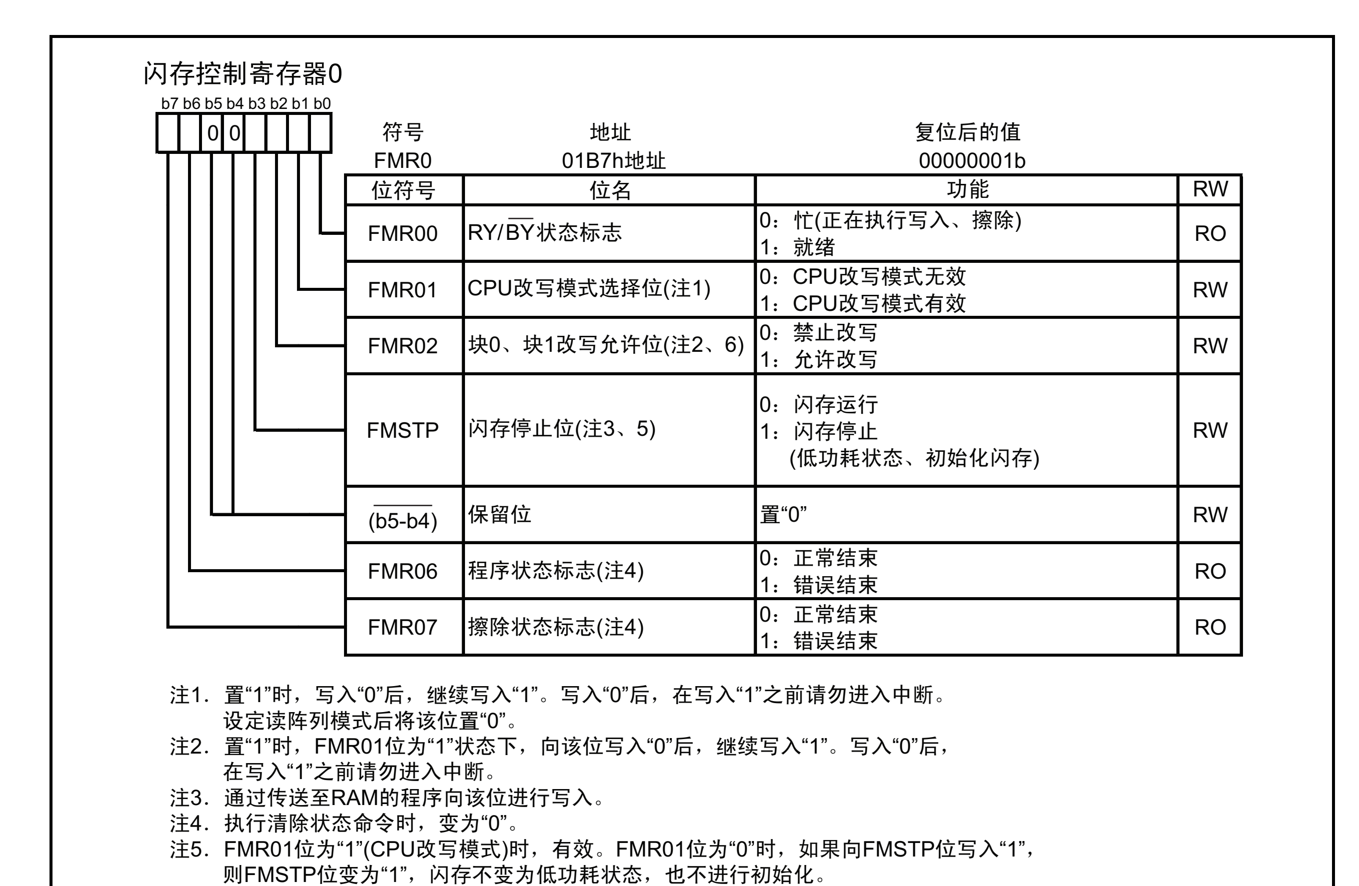
项目	EW0 模式	EW1 模式
运行模式	单芯片模式	单芯片模式
可运行改写控制编程的区域	RAM （传送改写控制编程后运行）	用户 ROM 或 RAM
可改写区域	用户 ROM	用户 ROM 但是，有改写编程的块除外。
软件命令的限制	无	• 禁止运行具有编程、块擦除命令改写控制程序的块。 • 禁止执行读取状态寄存器命令。
编程、擦除后的模式	读取状态寄存器模式	读阵列模式
读取状态寄存器后的模式	读取状态寄存器模式	请勿执行命令
自动写入、自动擦除时的 CPU 状态	运行	保持状态 （输入 / 输出端口保持执行命令前的状态）
闪存的状态检查	• 以程序读取 FMR0 寄存器的 FMR00、 FMR06、 FMR07 位。 • 执行读取状态寄存器命令，读取状态寄存器的 SR7、 SR5、 SR4。	以程序读取 FMR0 寄存器的 FMR00、 FMR06 、 FMR07 位。
CPU 时钟	不超过 5MHz	无左边限制 （使用的时钟频率）

20.4.1 寄存器说明

以下说明 CPU 改写模式下使用的寄存器。

20.4.1.1 FMR0 寄存器 （FMR0）

FMR0 寄存器如图 20.3 所示。



闪存控制寄存器0

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
FMR0	01B7h地址	00000001b

位符号	位名	功能	RW
FMR00	RY/BY状态标志	0：忙(正在执行写入、擦除) 1：就绪	RO
FMR01	CPU改写模式选择位(注1)	0：CPU改写模式无效 1：CPU改写模式有效	RW
FMR02	块0、块1改写允许位(注2、6)	0：禁止改写 1：允许改写	RW
FMSTP	闪存停止位(注3、5)	0：闪存运行 1：闪存停止 (低功耗状态、初始化闪存)	RW
— (b5-b4)	保留位	置“0”	RW
FMR06	程序状态标志(注4)	0：正常结束 1：错误结束	RO
FMR07	擦除状态标志(注4)	0：正常结束 1：错误结束	RO

注1．置“1”时，写入“0”后，继续写入“1”。写入“0”后，在写入“1”之前请勿进入中断。
设定读阵列模式后将该位置“0”。
注2．置“1”时，FMR01位为“1”状态下，向该位写入“0”后，继续写入“1”。写入“0”后，
在写入“1”之前请勿进入中断。
注3．通过传送至RAM的程序向该位进行写入。
注4．执行清除状态命令时，变为“0”。
注5．FMR01位为“1”(CPU改写模式)时，有效。FMR01位为“0”时，如果向FMSTP位写入“1”，
则FMSTP位变为“1”，闪存不变为低功耗状态，也不进行初始化。
注6．将FMR01位设定为“0”(CPU改写模式无效)时，FMR02位变为“0”(禁止改写)。

图 20.3 FMR0 寄存器

- FMR00 位
  表示闪存运行状况的位。编程、擦除运行中为 “0”，此外为 “1”。

- FMR01 位
  FMR01 位置 “1” （CPU 改写模式）时，可接受命令。

- FMR02 位
  FMR02 位为 “0” （禁止改写）时，块 0 与块 1 不接受编程命令、块擦除命令。 FMR02 位为 “1” （允许改写）时，块 0 与块 1 可通过 FMR15、 FMR16 位控制改写。

- FMSTP位
  该位为初始化闪存控制电路，且降低闪存消耗电流的位。 FMSTP 位置 “1”时，不可存取闪存。因此，请用传送至RAM的编程写入FMSTP位。以下情况，请将FMSTP位置 “1”。
  — EW0模式下，擦除、写入中闪存的存取异常 ［FMR00位不返回 “1”（就绪）时］。
  — 提供比低速内部振荡器模式、低速时钟模式更低的功耗的时候。

  CPU改写模式无效，向停止模式或等待模式转换时，自动切断闪存电源，恢复时自动连接，因此不需要设定FMR0寄存器。

- FMR06位
  表示自动写入状况只读位。发生编程错误时为 “1”，此外为 “0”。详细内容请参考 “表20.4 错误与FMR0 寄存器的状态”。

- FMR07位
  表示自动擦除状况只读位。发生擦除错误时为 “1”，此外为 “0”。详细内容请参考 “表20.4 错误与FMR0 寄存器的状态”。

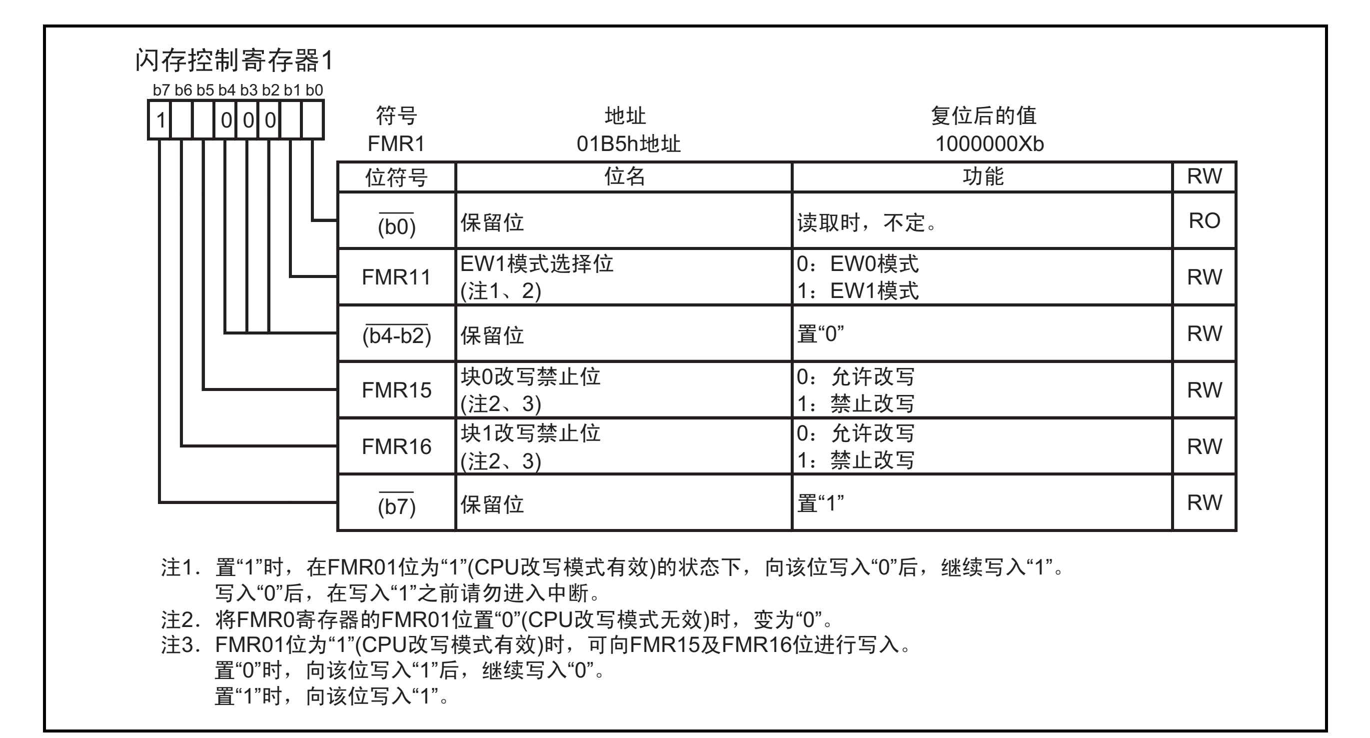
表 20.4 错误与 FMR0 寄存器的状态

FMR0 寄存器（状态寄存器）的状态		错误	错误发生条件
FMR07(SR5)	FMR06(SR4)		
1	1	命令顺序错误	• 未正确写入命令时。 • 没有给块擦除命令的第 2 字节写入 “D0h”或 “FFh”时 （注 1）。 • 使用 FMR0 寄存器的 FMR02 位、 FMR1 寄存器的 FMR15 位或 FMR16 位禁止改写的状态下，执行编程命令或块擦除命令时。 • 输入擦除命令时，输入未配置闪存的地址，需要擦除时。 • 输入擦除命令时，需要执行禁止改写块的擦除时。 • 输入编程命令时，输入未配置闪存的地址，需要写入时。 • 输入编程命令时，需要执行禁止改写块的写入时。
1	0	擦除错误	• 执行块擦除命令，未正确自动擦除时。
0	1	编程错误	• 执行编程命令，未正确自动写入时。
0	0	正常结束	—

注 1. 在块擦除命令的第 2 字节写入 “FFh”时为读阵列模式，此时在第 1 字节写入的命令代码无效。

20.4.1.2 FMR1 寄存器 （FMR1）

FMR1 寄存器如图 20.4 所示。



位符号	位名	功能	RW
(b0)	保留位	读取时，不定。	RO
FMR11	EW1模式选择位 (注1、2)	0：EW0模式 1：EW1模式	RW
(b4-b2)	保留位	置“0”	RW
FMR15	块0改写禁止位 (注2、3)	0：允许改写 1：禁止改写	RW
FMR16	块1改写禁止位 (注2、3)	0：允许改写 1：禁止改写	RW
(b7)	保留位	置“1”	RW

注1．置“1”时，在FMR01位为“1”(CPU改写模式有效)的状态下，向该位写入“0”后，继续写入“1”。
写入“0”后，在写入“1”之前请勿进入中断。
注2．将FMR0寄存器的FMR01位置“0”(CPU改写模式无效)时，变为“0”。
注3．FMR01位为“1”(CPU改写模式有效)时，可向FMR15及FMR16位进行写入。
置“0”时，向该位写入“1”后，继续写入“0”。
置“1”时，向该位写入“1”。

图 20.4 FMR1 寄存器

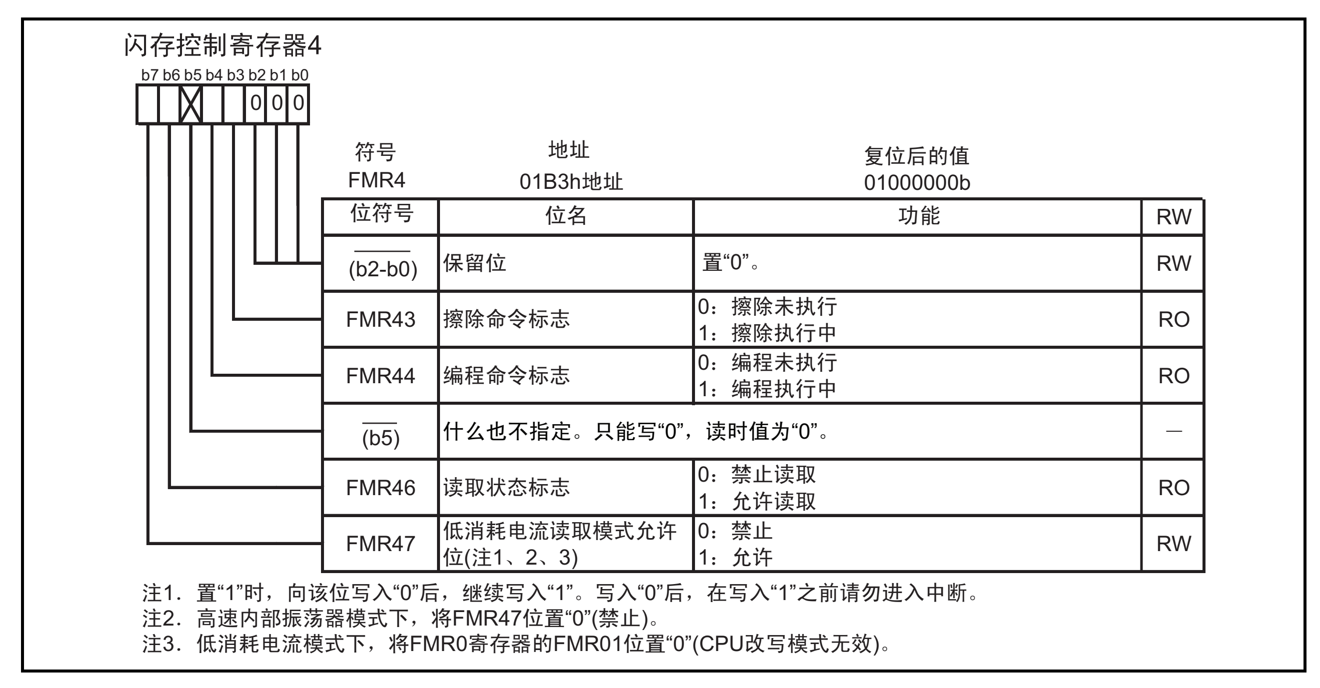
- FMR11位
  FMR11位置 “1”（EW1模式）时，为EW1模式。

- FMR15位
  FMR02 位为 “1”（允许改写）， FMR15位为 “0”（允许改写）时，块0接受编程命令、块擦除命令。

- FMR16位
  FMR02位为 “1”（允许改写）， FMR16位为 “0”（允许改写）时，块1接受编程命令、块擦除命令。

20.4.1.3 FMR4 寄存器 （FMR4）

FMR4 寄存器如图 20.5 所示。



位符号	位名	功能	RW
(b2-b0)	保留位	置“0”。	RW
FMR43	擦除命令标志	0：擦除未执行 1：擦除执行中	RO
FMR44	编程命令标志	0：编程未执行 1：编程执行中	RO
(b5)	什么也不指定。只能写“0”，读时值为“0”。		—
FMR46	读取状态标志	0：禁止读取 1：允许读取	RO
FMR47	低消耗电流读取模式允许位(注1、2、3)	0：禁止 1：允许	RW

图 20.5 FMR4 寄存器

- FMR43 位
  开始自动擦除时， FMR43 位置 “1”（擦除执行中）。
  自动擦除结束时， FMR43 位置 “0”（擦除未执行）。

- FMR44 位
  开始自动写入时， FMR44 位置 “1”（编程执行中）。
  自动写入结束时， FMR44 位置 “0”（编程未执行）。

- FMR46 位
  自动写入或自动擦除执行中， FMR46 位为 “0”（禁止读取）。
  为 “0”期间，禁止对闪存进行存取。

- FMR47 位
  低速时钟模式、低速内部振荡器模式下， FMR47 位置 “1”（允许）时，可降低闪存读取时的消耗电流。详细内容请参考 “21.2.10 低消耗电流读取模式”。

20.4.2 状态检查方法

发生错误时， FMR0 寄存器的 FMR06 ～ FMR07 位为 “1”，发生各错误产生。因此，通过检查这些状态（全状态检查），可确认运行结果。图 20.6 所示为全状态检查流程图、发生各错误时的对应方法。

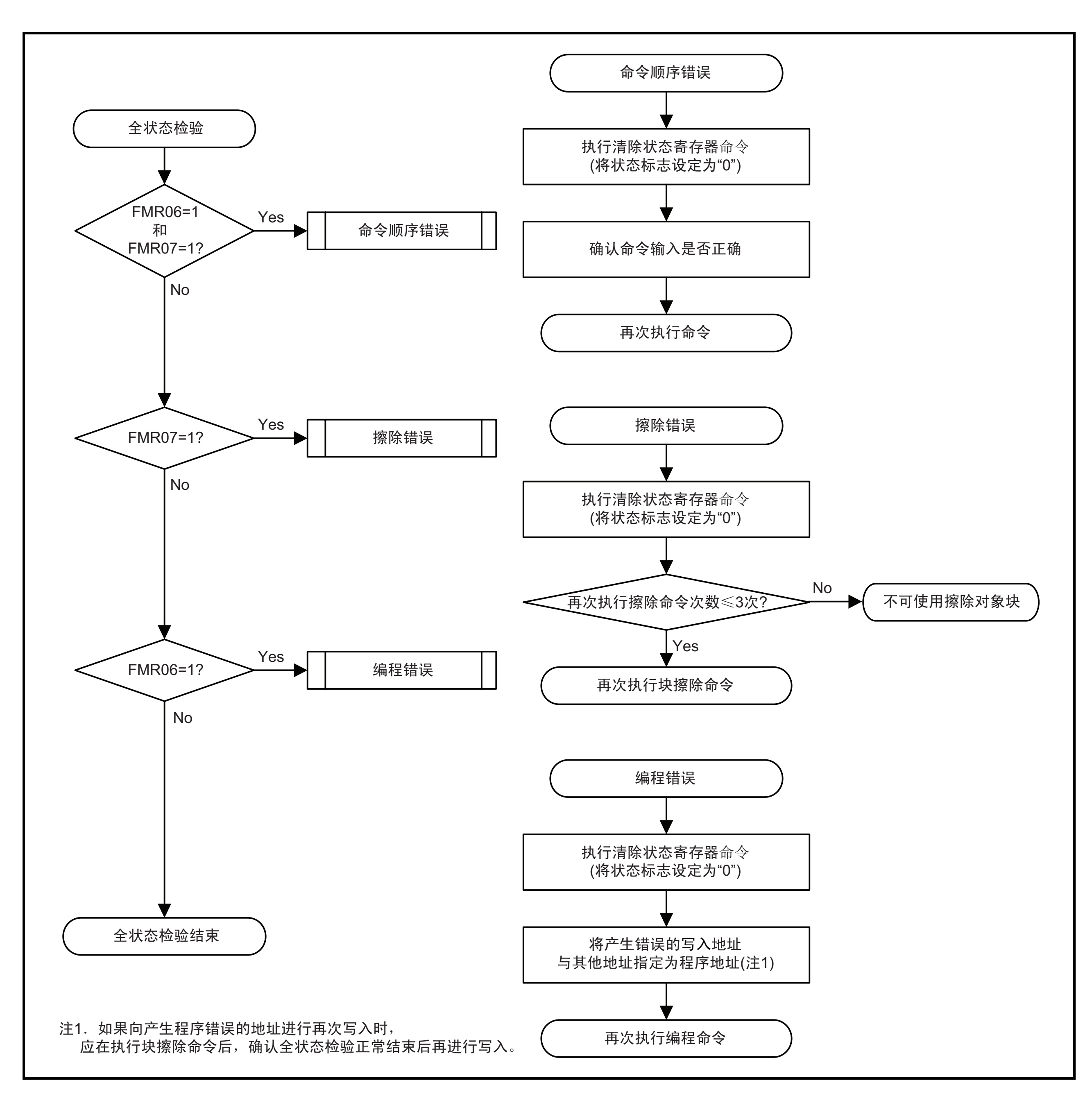


图 20.6 全状态检查流程图、发生错误时的对应方法

20.4.3　　EW0 模式

FMR0 寄存器的 FMR01 位置 “1”（CPU 改写模式有效）时，为 CPU 改写模式，可接受软件命令。此时， FMR1 寄存器的 FMR11 位为 “0”，因此为 EW0 模式。

以软件命令进行编程、擦除运行的控制。编程、擦除结束时的状态等可通过 FMR0 寄存器或状态寄存器确认。

EW0 模式的设定与解除方法如图 20.7 所示。

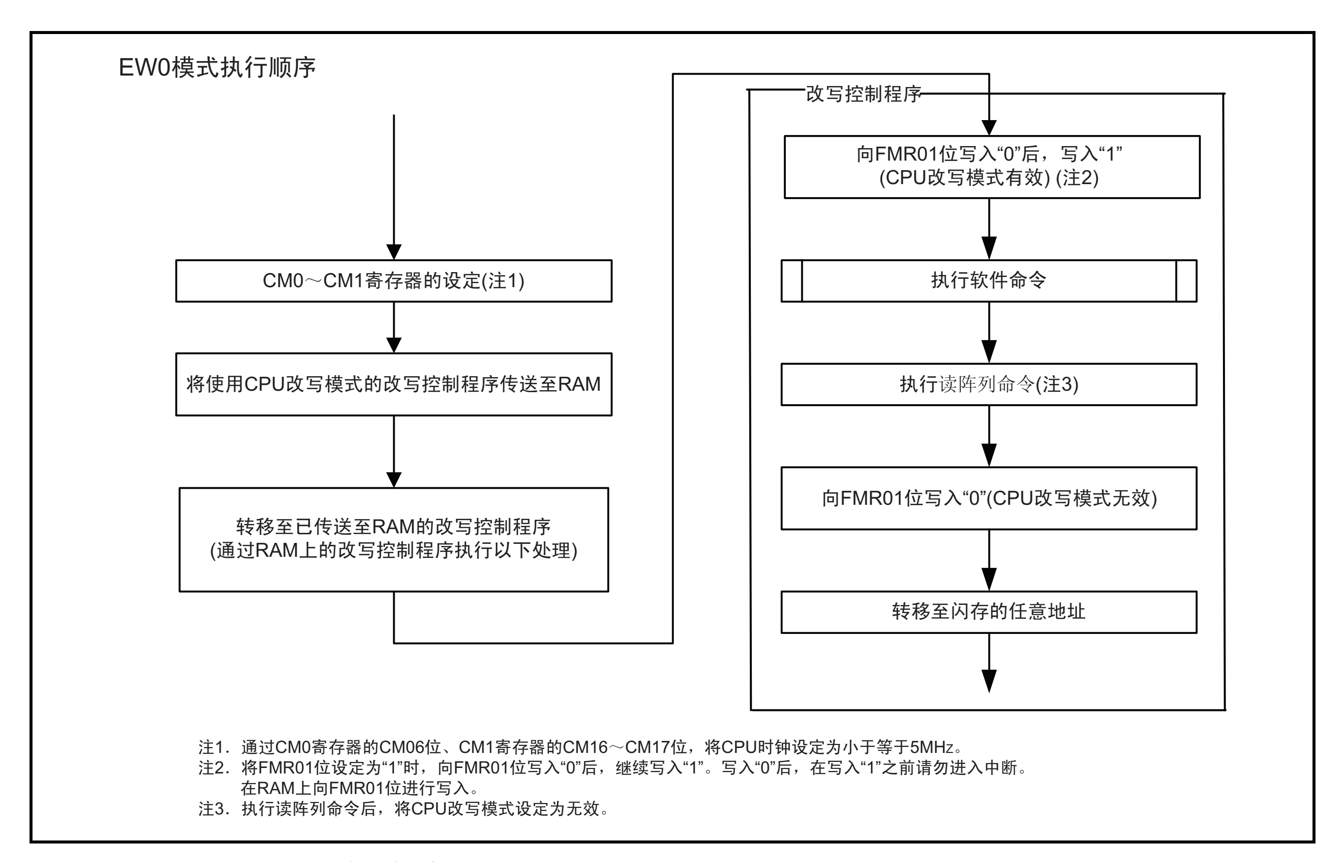


图 20.7　　EW0 模式的设定与解除方法

20.4.3.1 软件命令

软件命令有以下 5 种：

- 读阵列
- 读取状态寄存器
- 清除状态寄存器
- 编程
- 块擦除

EW0 模式时的软件命令状态转换图如图 20.8 所示。

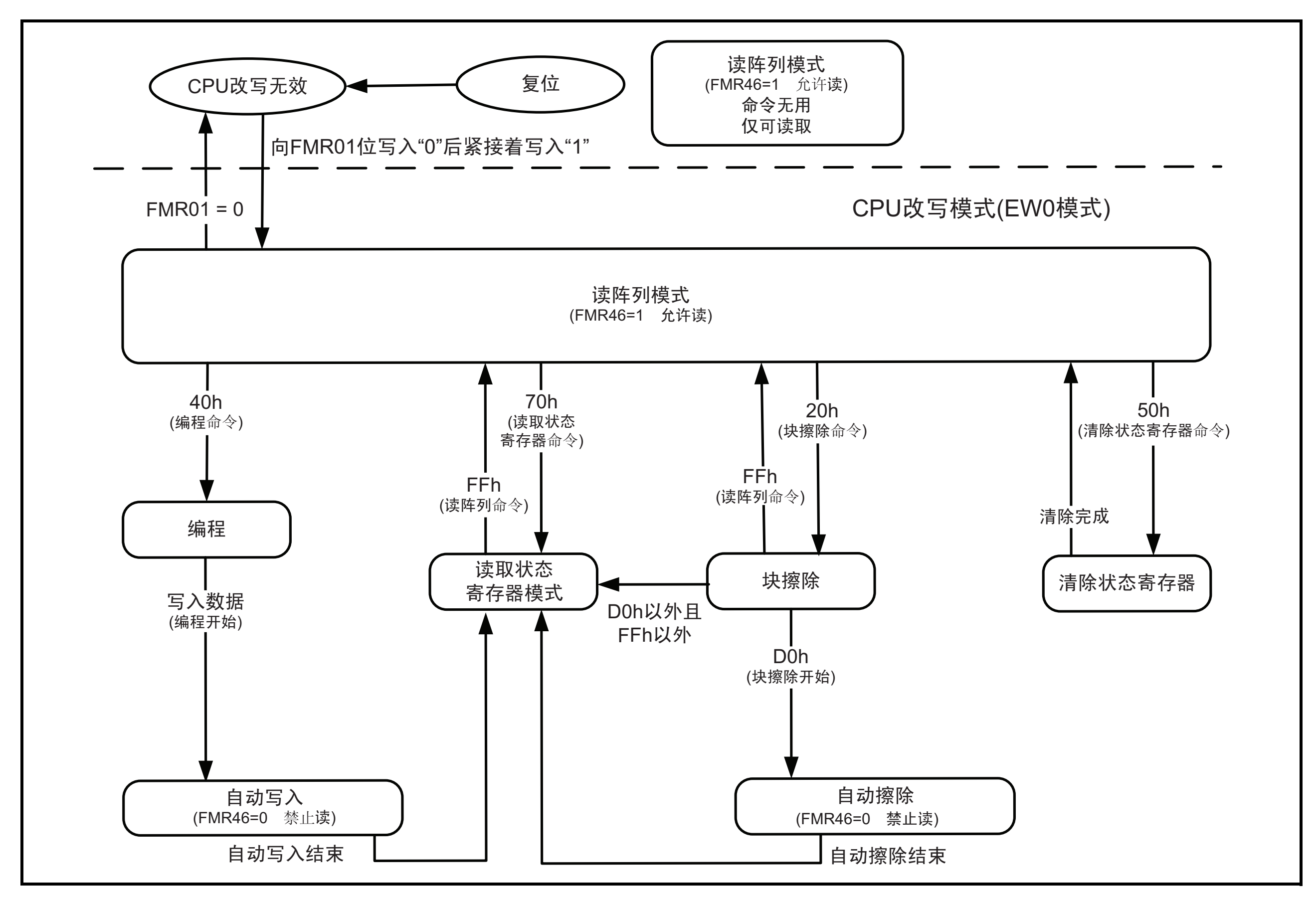


图 20.8 EW0 模式时的软件命令状态转换图

- 读阵列

  为读取闪存的命令。

  在用户ROM区域的任意地址写入“FFh”时，为读阵列模式。读阵列模式下，可读取指定地址的内容。

  写入其他指令前都将继续读阵列模式。另外，复位解除后为读阵列模式。

- 读取状态寄存器

  为读取状态寄存器的命令。状态寄存器如图20.9所示。

  状态寄存器为表示闪存运行状态及擦除、编程正常、错误结束等状态的寄存器（参考“表20.4 错误与FMR0 寄存器的状态”）。在用户ROM区域任意地址写入“70h”时，为读取状态寄存器模式。然后读取用户ROM区域任意地址，即可读取状态寄存器。

  写入下次读阵列命令前，都将继续读取状态寄存器模式。

  即使为FMR0寄存器的FMR00、FMR06～FMR07位，也可读取状态寄存器的状态。

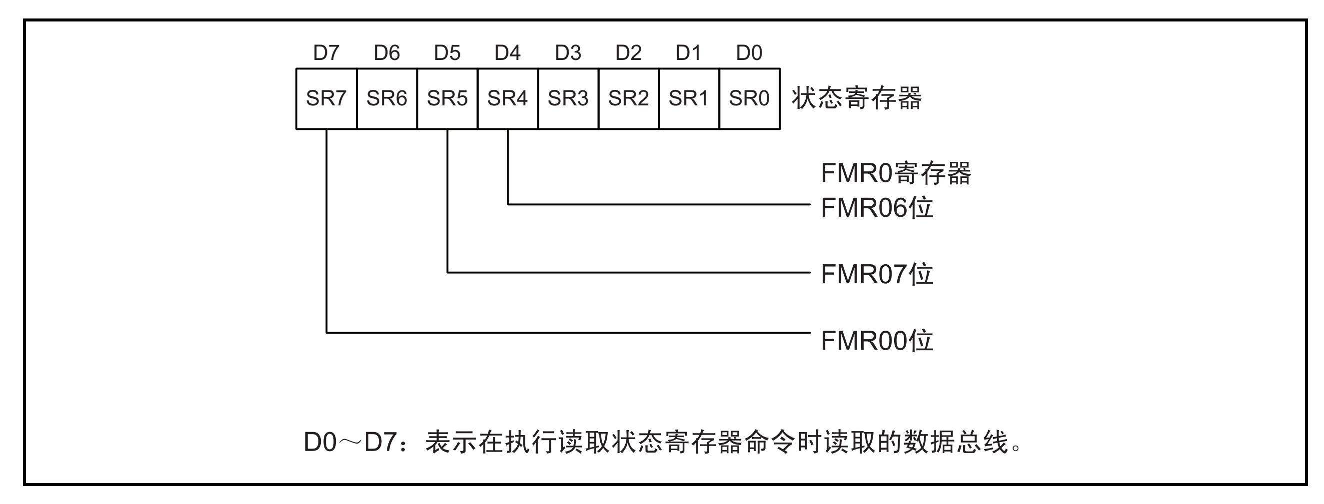


图 20.9 状态寄存器

- 清除状态寄存器

  将状态寄存器置“0”的命令。

  在用户ROM区域任意地址写入“50h”时，FMR0寄存器的FMR07～FMR06位及状态寄存器的SR5～SR4为“00b”。

- 编程

  为以1字节单位向闪存写入数据的命令。

  在写入地址写入“40h”，然后在写入地址写入数据就开始自动写入（数据的编程及验证）。

  可通过FMR0寄存器的FMR00位确认自动写入结束。FMR00位在自动写入中为“0”、结束后为“1”。

  自动写入结束后，可通过FMR0寄存器的FMR06位得知自动写入的结果（参考“20.4.2 状态检查方法”）。

  请勿对已编程的地址追加写入。

  另外，FMR0寄存器的FMR02位为“0”（禁止改写）时或FMR02位为“1”（允许改写），且FMR1寄存器的FMR15位为“1”（禁止改写）时，不接受对块0的编程命令、FMR16位为“1”（禁止改写）时不接受对块1的编程命令。

  EW0模式的编程流程图如图20.10所示。

  EW0模式下，与自动写入开始一起成为读取状态寄存器模式，可读取状态寄存器。在下次写入读阵列命令前都将继续此时的读取状态寄存器模式。

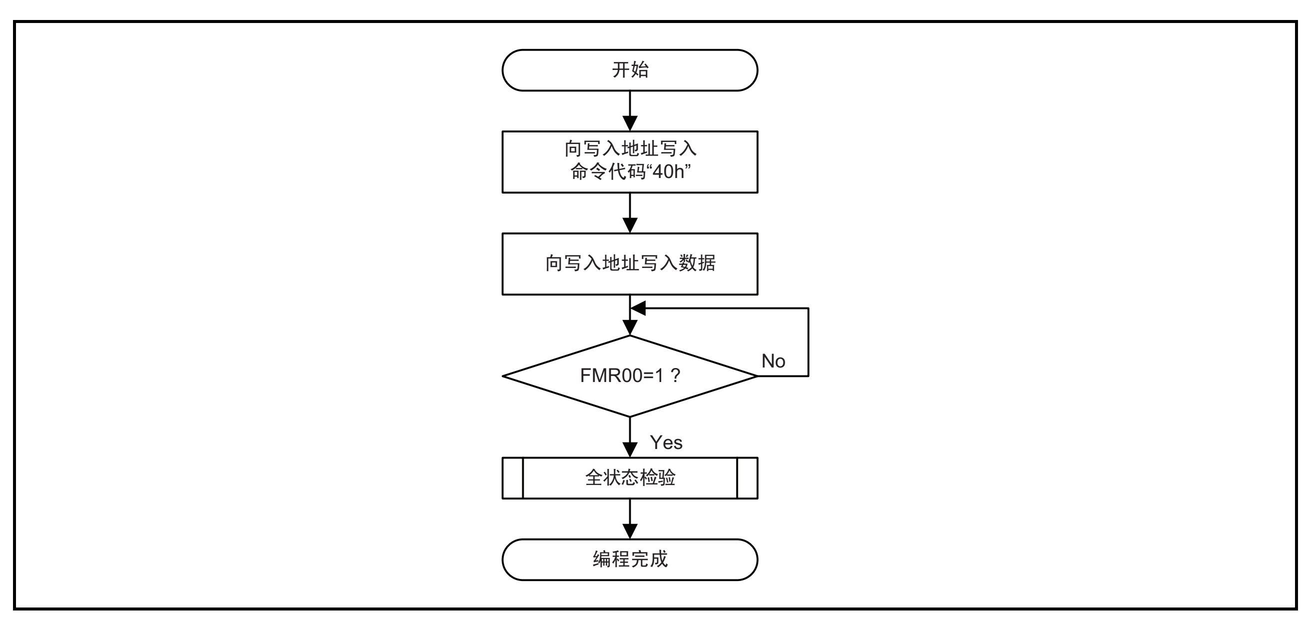


图 20.10 EW0 模式的编程流程图

- 块擦除

  在块的任意地址先写入 "20h"，然后写入 "D0h" 时，对于指定的块开始自动擦除（擦除及擦除校验）。

  可通过FMR0寄存器的FMR00位确认自动擦除结束。

  FMR00位在自动擦除时为 "0"，结束后为 "1"。

  自动擦除结束后，可通过FMR0寄存器的FMR07位得知自动擦除的结果（参考 "20.4.2 状态检查方法"）。

  FMR0寄存器的FMR02位为 "0"（禁止改写）时或FMR02位为 "1"（允许改写），且FMR1寄存器的FMR15位为 "1"（禁止改写）时，不接受对块0的擦除命令、FMR16位为 "1"（禁止改写）时，不接受对块1的擦除命令。

  EW0模式下，与自动擦除开始一起成为读取状态寄存器模式，可读取状态寄存器。在写入下次读阵列命令前都将继续此时的读取状态寄存器模式。

  EW0模式的块擦除流程图如图20.11所示。

  编程、擦除次数为n次（n=100、1000、10,000）时，每块可分别擦除n次。例如，关于1K块的块A，1字节分为1024次写入时，若擦除该块，编程、擦除次数可数为1次。执行最少100次的改写时，为减少实际的改写次数，执行编程后进行擦除，直到没有空区域为止，请避免仅改写特定块，对各块的编程、擦除次数尽量平均进行改写。

  另外，推荐将执行多少次擦除作为信息保留，并设置限制次数。

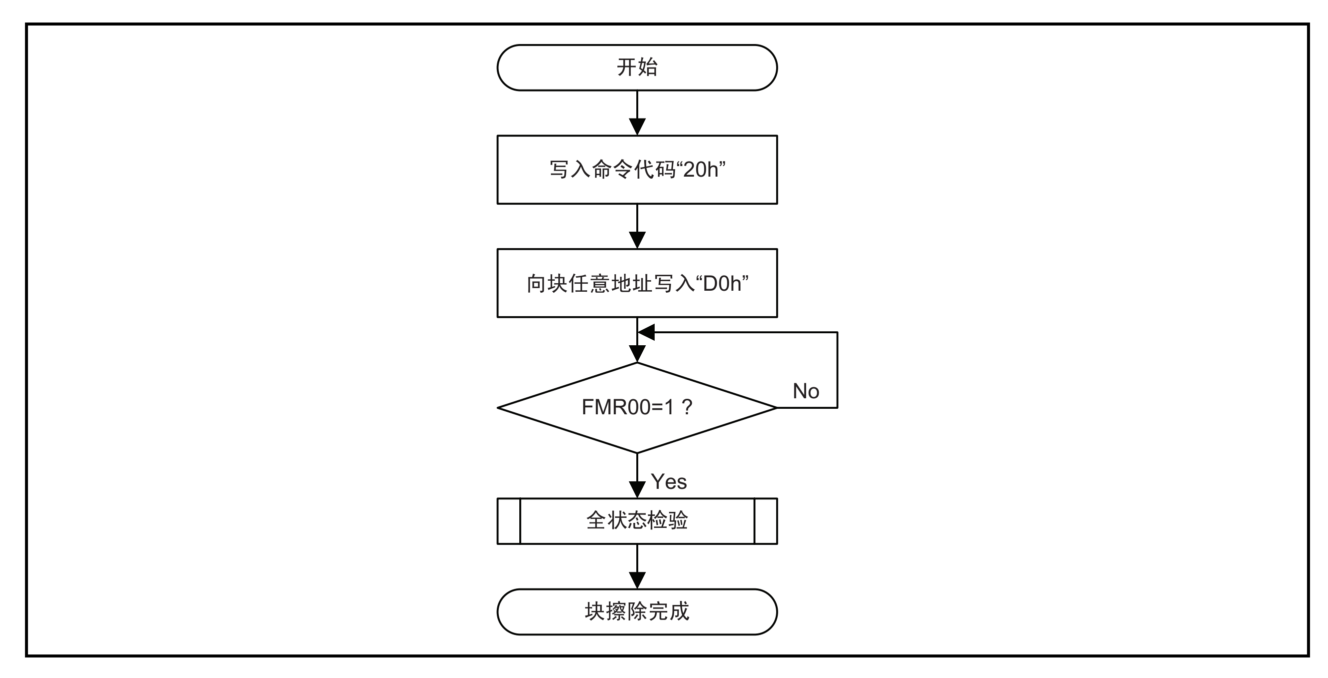


图 20.11 EW0 模式的块擦除流程图

20.4.3.2 EW0 模式时的中断

EW0 模式时在 RAM 配置向量，可使用可屏蔽中断。 EW0 模式时的中断如表 20.5 所示。有关非屏蔽中断请参考 20.7.1.3 非屏蔽中断。

表 20.5 EW0 模式时的中断

状态	接受可屏蔽中断请求时
自动擦除中	执行中断处理
自动写入	

20.4.4 EW1 模式

将 FMR01 位置 “1”（CPU 改写模式有效）后，再将 FMR11 位置 “1”（EW1 模式）则为 EW1 模式。可通过 FMR0 寄存器确认编程、擦除结束时的状态。 EW1 模式的设定及解除方法如图 20.12 所示。

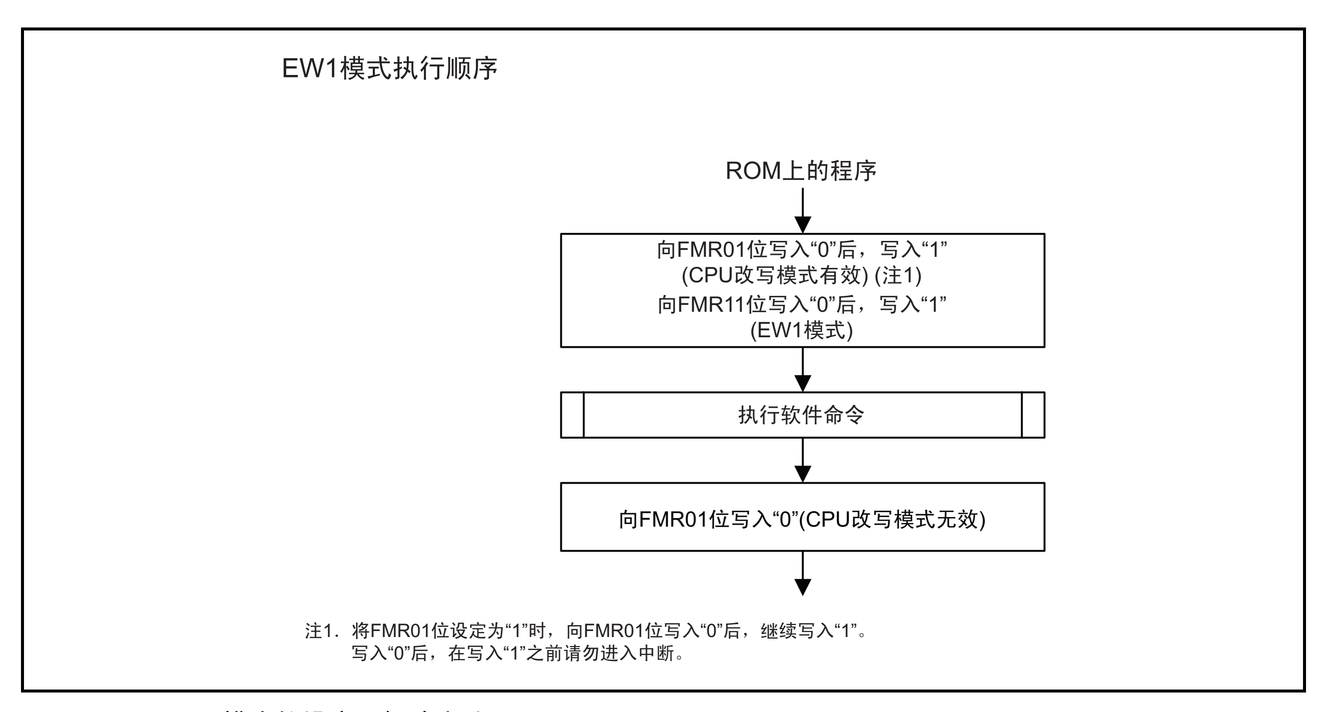


图 20.12 EW1 模式的设定及解除方法

20.4.4.1 软件命令

软件命令有以下 4 种。

- 读阵列
- 清除状态寄存器
- 编程
- 块擦除

EW1 模式下，请勿执行读取状态寄存器指令。
EW1 模式时的软件命令状态转换图如图 20.13 所示。

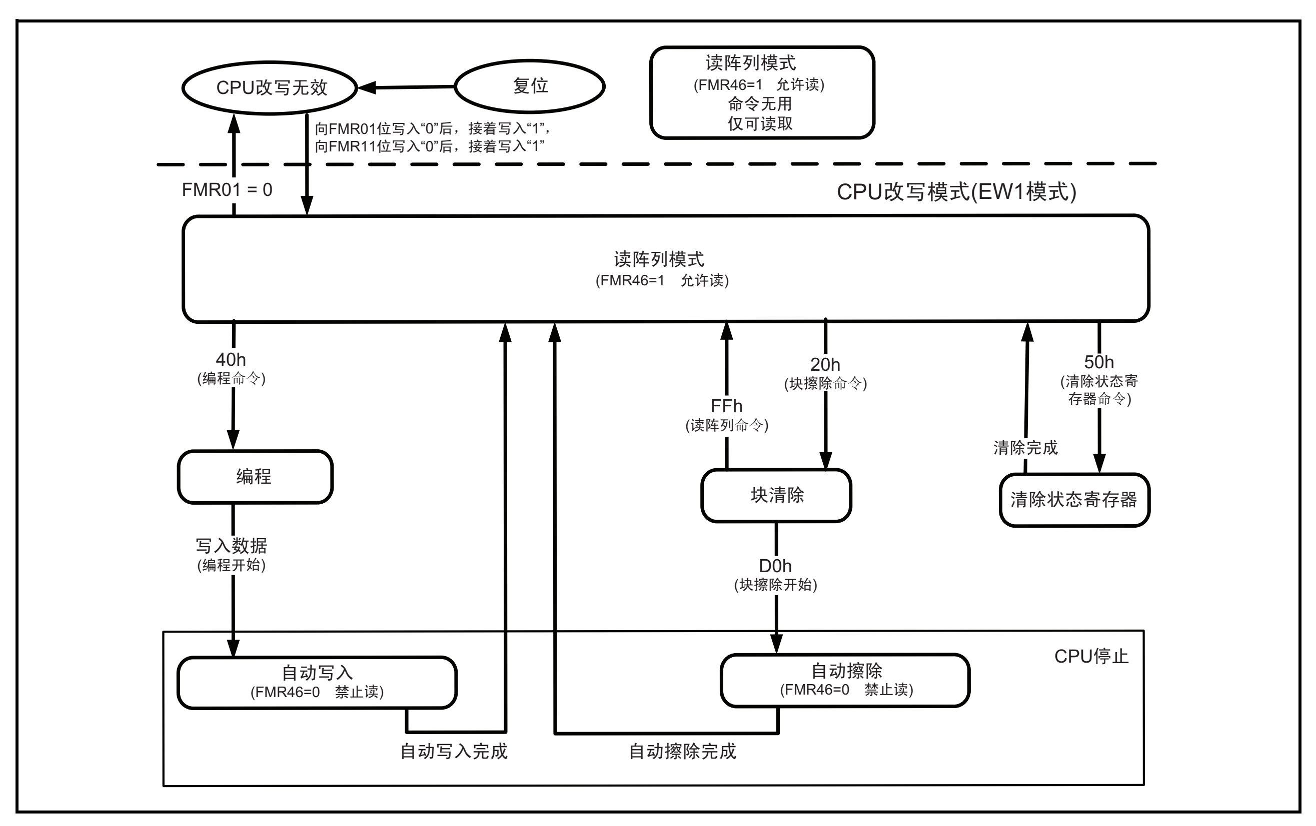


图 20.13 EW1 模式时的软件命令状态转换图

- 读阵列

  为读取闪存的命令。

  在用户ROM区域的任意地址写入 “FFh”时，为读阵列模式。读阵列模式下，可读取指定地址的内容。

  写入其它命令前都将继续读阵列模式。另外，复位解除后为读阵列模式。

- 清除状态寄存器

  将状态寄存器置 “0”的命令。

  在用户ROM区域的任意地址写入 “50h”时， FMR0寄存器的FMR07～FMR06位及状态寄存器的SR5～SR4成为 “00b”。

- 编程
  为以1字节单位在闪存写入数据的命令。
  在写入地址写入 “40h”，然后在写入地址写入数据，则开始自动写入 （数据的编程及验证）。
  可通过FMR0寄存器的FMR00位确认自动写入结束。 FMR00位在自动写入中为 “0”，结束后为 “1”。
  自动写入结束后，可通过FMR0寄存器的FMR06位得知自动写入结果 （参考 “20.4.2 状态检查方法”）。

  请勿对已编程的地址追加写入。
  另外， FMR0寄存器的FMR02位为 “0”（禁止改写）时或FMR02位为 “1”（允许改写），且FMR1寄存器的FMR15位为 “1”（禁止改写）时，不接受对块0的编程命令、 FMR16位为 “1”（禁止改写）时，不接受对块1的编程命令。
  EW1模式下，请勿对配置了改写控制程序的地址执行该命令。
  EW1模式的编程流程图如图20.14所示。

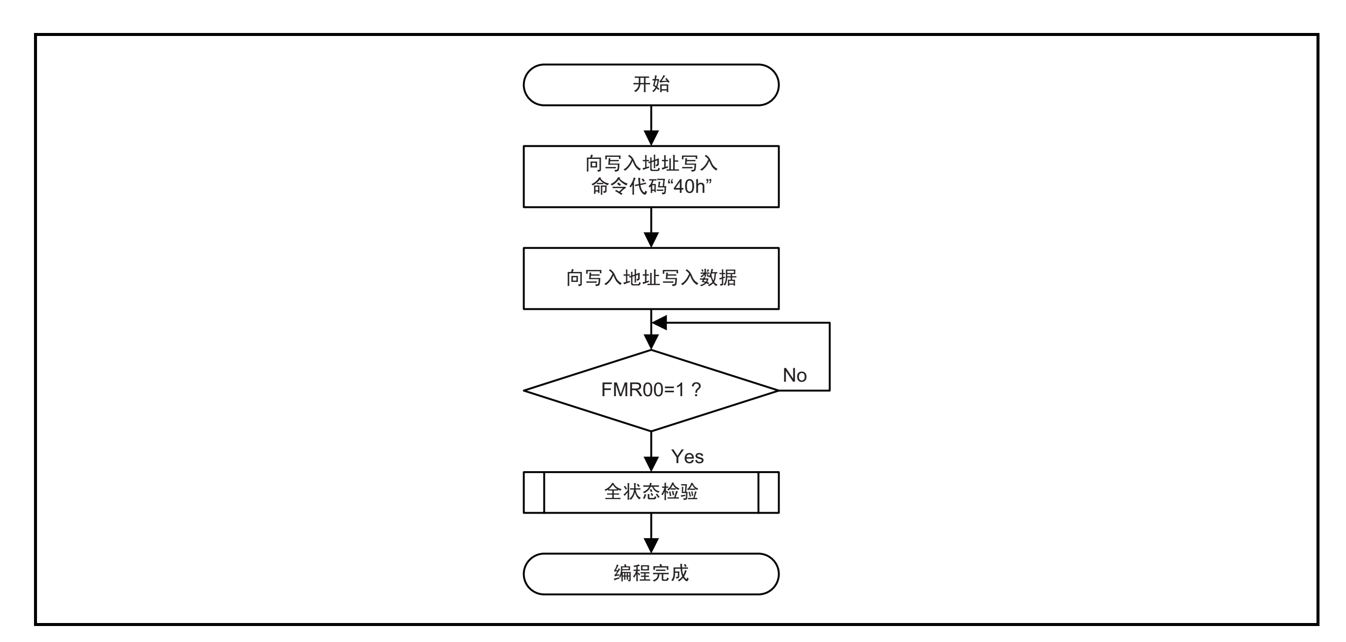


图 20.14 EW1 模式的编程流程图

- 块擦除
  在块的任意地址先写入 “20h”，然后写入 “D0h”，对指定的块，开始自动擦除 （擦除与擦除检验）。
  可通过FMR0寄存器的FMR00位确认自动擦除结束。
  FMR00位在自动擦除中为 “0”，结束后为 “1”。
  自动擦除结束后，可通过FMR0寄存器的FMR07位得知自动擦除的结果 （参考 “20.4.2 状态检查方法”）。

  另外， FMR0寄存器的FMR02位为 “0”（ 禁止改写）时或FMR02位为 “1”（允许改写），且FMR1寄存器的FMR15位为 “1”（禁止改写）时，不接受对块0的块擦除命令、 FMR16位为 “1”（禁止改写）时，不接受对块1的块擦除命令。
  另外，请勿对配置了改写控制程序的块执行块擦除命令。

为EW1模式的块擦除流程图如图20.15所示。

编程、擦除次数为n 次 （n=100、 1000、 10,000）时，每块可分别擦除n 次。例如， 1K字节的块A，1 字节分为1024次写入时，擦除该块时，编程、擦除次数可数为1次。执行最少100次的改写时，为减少实际改写次数，执行编程后进行擦除，直到没有空区域为止，请避免仅改写特定块，对各块的编程、擦除次数平均进行改写。
另外，推荐将执行多少次擦除作为信息保留，并设置限制次数。

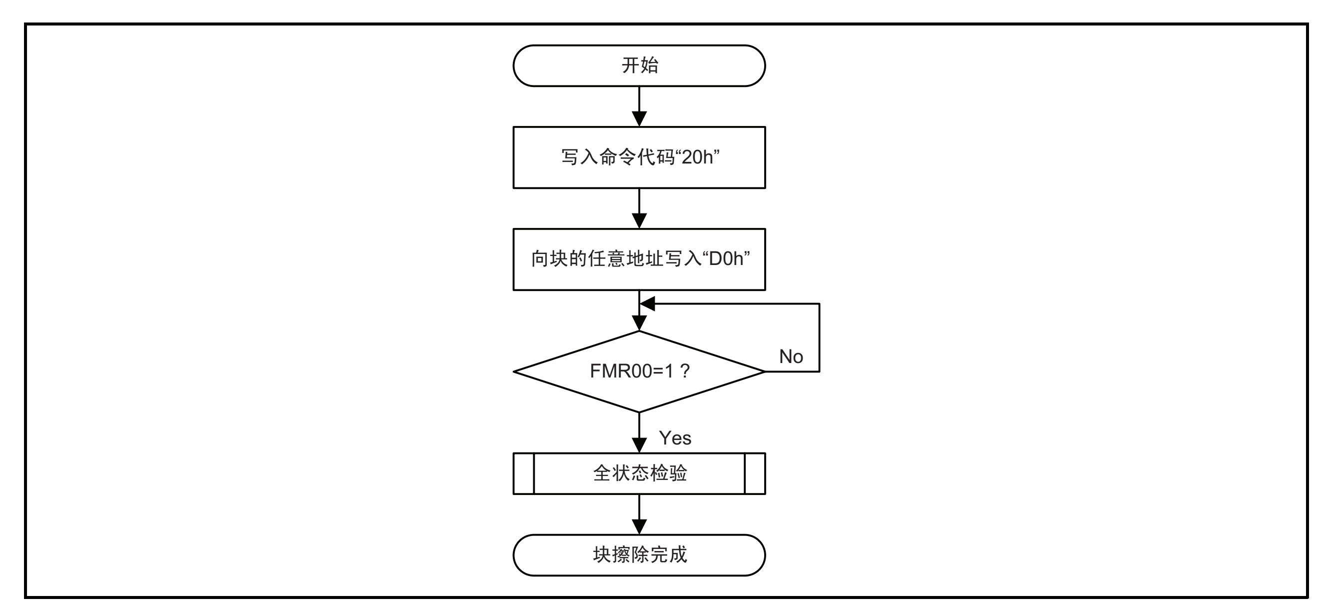


图 20.15　 EW1 模式的块擦除流程图

20.4.4.2 EW1 模式时的中断

EW1 模式下可使用可屏蔽中断。 EW1 模式时的中断如表 20.6 所示。关于非屏蔽中断请参考 “20.7.1.3 非屏蔽中断”。

表 20.6 EW1 模式时的中断

状态	接受可屏蔽中断请求时
自动擦除中	自动擦除优先，中断请求需等待。自动擦除结束后，执行中断处理。
自动写入中	自动写入优先，中断请求需等待。自动写入结束后，执行中断处理。

20.5 标准串行输入 / 输出模式

标准串行输入 / 输出模式下，使用与本单片机对应的串行编程器，在将单片机安装至电路板的状态下，可改写用户 ROM 区域。

标准串行输入 / 输出模式具有 3 种模式。

- 标准串行输入/输出模式1 . . . . . 使用时钟同步式串行I/O连接串行编程器。
- 标准串行输入/输出模式2 . . . . . 使用时钟异步式串行I/O连接串行编程器。
- 标准串行输入/输出模式3 . . . . . 使用特殊时钟异步式串行I/O连接串行编程器。

本单片机可使用标准串行输入 / 输出模式 3。

与串行编程器的连接例请参考 “附录 2. 与 on-chip 仿真器的连接例”。关于串行编程器请咨询各制造商。另外，关于串行编程器的操作方法，请参考串行编程器的用户手册。

引脚功能说明 （闪存标准串行输入 / 输出模式 3）如表 20.7 所示；使用标准串行输入 / 输出模式 3 时的引脚处理例如图 20.16 所示。

进行表 20.7 所示的引脚处理、使用编程器改写闪存后，在单芯片模式下运行闪存中的编程时，向 MODE 引脚输入 “ H”，再进行硬件复位。

20.5.1 ID 码检查功能

判断写入闪存的 ID 码与串行编程器输出的 ID 码是否匹配。

ID 码检查功能的详细内容请参考 “14. ID 码区域”。

表 20.7 引脚功能说明 （闪存标准串行输入 / 输出模式 3）

引脚名	名称	输入 / 输出	功能
VCC、 VSS	电源输入		请向 Vcc 引脚输入编程、擦除保证电压、向 Vss 输入 0V。
RESET	复位输入	输入	为复位输入引脚。
P4_3/XCIN	P4_3 输入 / 时钟输入	输入	连接外接振荡器时，请在 XCIN 引脚与 XCOUT 引脚之间连接晶体振荡器。 P4_3 作为输入端口使用时，请输入 “H”、输入 “L” 或置为开路状态。、 P4_4 作为输出端口使用时，请置为开路状态。
P4_4/XCOUT	P4_4 输出 / 时钟输出	输出	
P0_4~P0_7	输入端口 P0	输入	请输入 “H”、输入 “L” 或置为开路状态。
P1_0~P1_7	输入端口 P1	输入	请输入 “H”、输入 “L” 或置为开路状态。
P3_0~P3_7	输入端口 P3	输入	请输入 “H”、输入 “L” 或置为开路状态。
P4_5	输入端口 P4	输入	请输入 “H”、输入 “L” 或置为开路状态。
P6_0、P6_3~P6_6	输入端口 P6	输入	请输入 “H”、输入 “L” 或置为开路状态。
MODE	MODE	输入 / 输出	为串行数据的输入 / 输出引脚。请连接至闪存编程器。

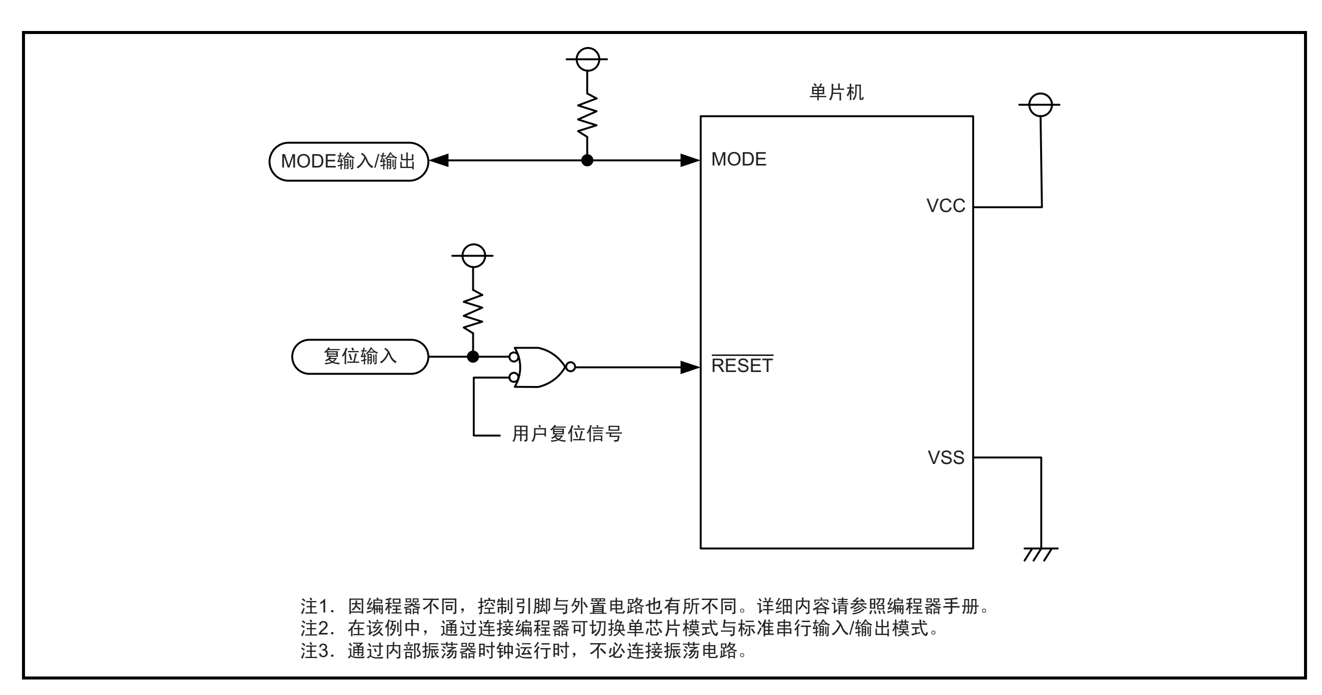


图 20.16 使用标准串行输入 / 输出模式 3 时的引脚处理例

20.6 并行输入 / 输出模式

并行输入 / 输出模式是指将内置闪存的操作 （读取、编程、擦除等）所必需的软件命令、地址、数据进行并行输入 / 输出的模式。

请使用本单片机对应的并行编程器。关于并行编程器，请咨询各制造厂商。另外，关于并行编程器的操作方法请参考并行编程器的用户手册。

并行输入 / 输出模式下，可进行如图 20.1 所示用户 ROM 区域的改写。

20.6.1 ROM 代码保护功能

ROM 代码保护是指禁止闪存的读取、改写的功能 （参考 “20.3.2 ROM 代码保护功能”）。

20.7 使用闪存时的注意事项

20.7.1 CPU 改写模式

20.7.1.1 运行速度

进入 CPU 改写模式 （EW0 模式）前，请通过 CM0 寄存器的 CM06 位、 CM1 寄存器的 CM16 ～ CM17 位将 CPU 时钟设定为小于等于 5MHz。

EW1 模式下不需要此注意事项。

20.7.1.2 禁止使用的指令

EW0 模式下，以下指令因为参考闪存内部的数据，所以不可使用。

UND 指令、 INTO 指令、 BRK 指令

20.7.1.3 非屏蔽中断

- EW0模式
  接受看门狗定时器、电压监视1、电压监视2、比较器1、比较器2的中断请求时，立即强行停止自动擦除或自动写入，并且复位闪存。一定时间后再启动闪存，然后开始中断处理。
  为了强行停止自动擦除中的块或自动写入中的地址，有时不能读取正常值，所以请再启动闪存后，再次进行自动擦除，并且确认正常结束。
  为了使看门狗定时器在命令执行过程中仍不停止，有可能产生中断请求。请定期初始化看门狗定时器。
  地址匹配中断的向量配置在ROM中，因此命令执行中请勿使用。
  固定向量配置在块0中，因此自动擦除块0时请勿使用非屏蔽中断。
- EW1模式
  接受看门狗定时器、电压监视1、电压监视2、比较器1、比较器2的中断请求时，立即强行停止自动擦除或自动写入，并且复位闪存。一定时间后再启动闪存，然后开始进行中断处理。
  为了强行停止自动擦除中的块或自动写入中的地址，有时不能读取正常值，所以请再启动闪存后，再次进行自动擦除，并且确认正常结束。
  为了使看门狗定时器在命令执行过程中也不停止，有可能产生中断请求。请使用擦除挂起功能，定期初始化看门狗定时器。
  地址匹配中断的向量配置在ROM中，因此命令执行时请勿使用。
  固定向量配置在块0中，因此自动擦除块0时请勿使用非屏蔽中断。

20.7.1.4 存取方法

将 FMR0 寄存器的 FMR01 位、 FMR02 位、 FMR1 寄存器的 FMR11 位置 "1" 时，给目标位写入 "0" 后，再写入 "1"。写入 "0" 后，直至写入 "1" 之前请勿进入中断。

20.7.1.5 用户 ROM 区域的改写

使用 EW0 模式，正在改写保存改写控制程序的块时，如果电源电压下降，不能对改写控制程序正常改写，因此之后有可能不能改写闪存。此块改写请使用标准串行输入 / 输出模式。

20.7.1.6 编程

请勿进行已编程地址的追加写入。

20.7.1.7 闪存的编程电压、擦除电压

执行编程、擦除时，请在电源电压 VCC=2.7 ～ 5.5V 条件下进行。不足 2.7V 的状态下，请勿执行编程、擦除。

21. 降低功耗

21.1 概要

本章节说明降低功耗的要点及处理方法。

21.2 降低功耗的要点及处理方法

表示降低功耗的要点。请在进行系统设计或编程时作为参考。

21.2.1 电压检测电路

未使用电压监视 1 及比较器 1 时，请将 VCA2 寄存器的 VCA26 位置 “0”（电压检测 1 电路无效）、未使用电压监视 2 及比较器 2 时，请将 VCA2 寄存器的 VCA27 位置 “0”（电压检测 2 电路无效）。

未使用上电复位、电压监视 0 复位时，请将 VCA2 寄存器的 VCA25 位置 “0”（电压检测 0 电路无效）。

21.2.2 端口

即使转换至等待模式或停止模式仍保持输入 / 输出端口的状态。电流流入激活状态的输出端口。穿透电流流入高阻抗状态的输入端口。将不用的端口设定为输入，固定为稳定电位后转换至等待模式或停止模式。

21.2.3 时钟

功耗一般与运行时钟的数量及其频率有关。运行时钟的数量越少、频率越低，功耗就越小。

因此，请停止不用的时钟。

低速内部振荡器振荡停止：CM1 寄存器的 CM14 位。

高速内部振荡器振荡停止：HRA0 寄存器的 HRA00 位。

21.2.4 振荡驱动能力的选择

请将 XCIN 时钟振荡电路的驱动能力设定为 “LOW”。但是，请确认在 “LOW”状态下是否稳定地振荡。

XCIN-XCOUT 驱动能力的选择：CM0 寄存器的 CM03 位。

21.2.5 等待模式、停止模式

等待模式及停止模式下可降低功耗。详细内容请参考 “11.4 功率控制”。

21.2.6 停止外围功能时钟

等待模式时，不用外围功能时钟 f1、 f2、 f4、 f8、 f32 时，请将 CM0 寄存器的 CM02 位置“1”（ 等待模式时，停止外围功能时钟），请停止等待模式时的 f1、 f2、 f4、 f8、 f32。

21.2.7 定时器

未使用定时器 RA 时，请将 TRAMR 寄存器的 TCKCUT 位置 “1”（计数源截止）。

未使用定时器 RB 时，请将 TRBMR 寄存器的 TCKCUT 位置 “1”（计数源截止）。

21.2.8 降低内部电源的功耗

低速时钟模式或低速内部振荡器模式下转换至等待模式时，可通过 VCA2 寄存器的 VCA20 位降低内部电源的功耗。通过 VCA20 位进行的内部电源低消耗操作步骤如图 21.1 所示。通过 VCA20 位允许内部电源低功耗时，请按照 “图 21.1 通过 VCA20 位的内部电源低功耗操作步骤”。

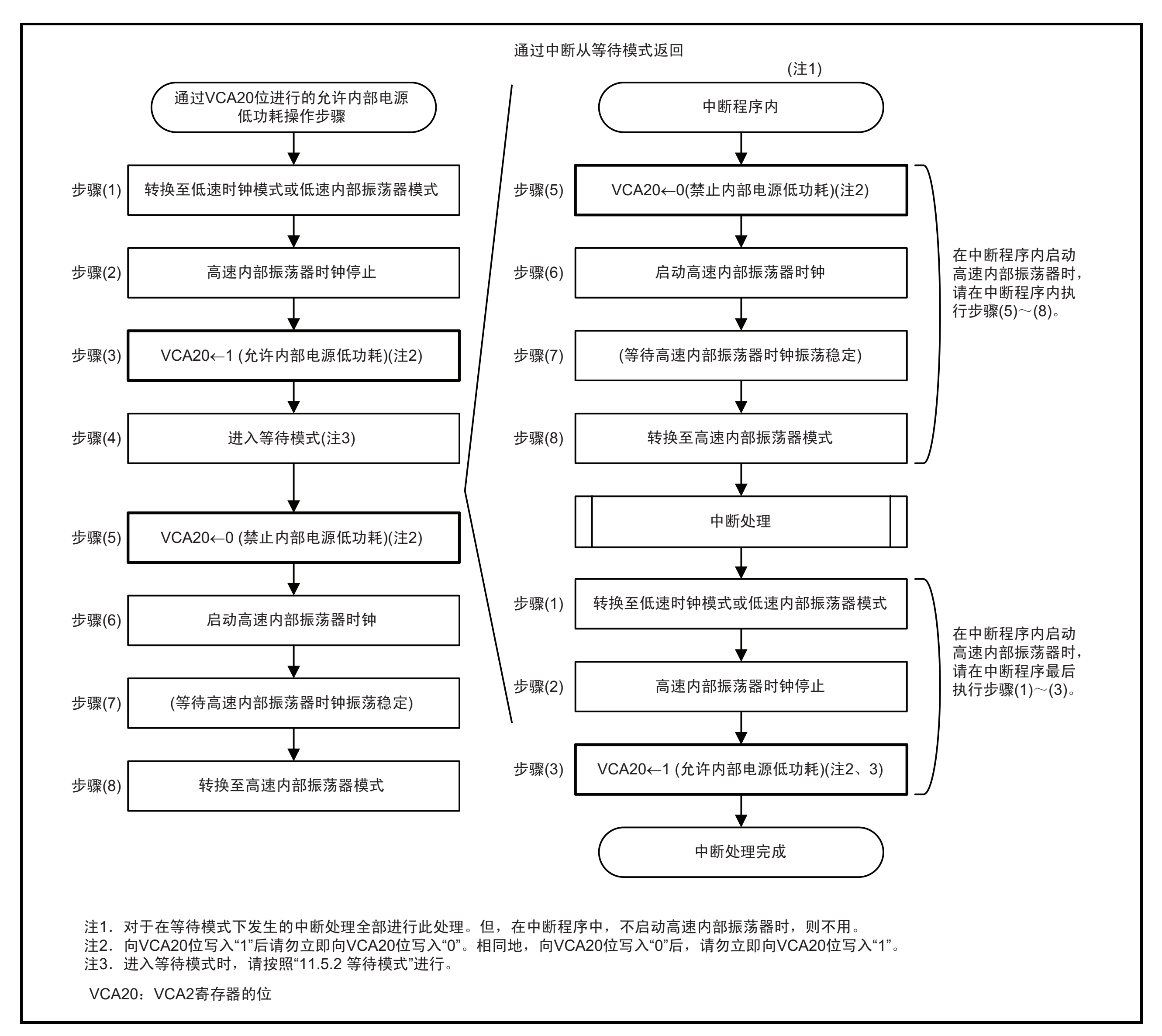


图 21.1 通过 VCA20 位的内部电源低功耗操作步骤

21.2.9 停止闪存

低速内部振荡器模式、低速时钟模式时，通过 FMR0 寄存器的 FMSTP 位可使闪存停止，进而实现低功耗。

将 FMSTP 位置 “1”（闪存停止）时，不可存取闪存。因此，请通过传送至 RAM 的程序写入 FMSTP 位。

CPU 改写模式无效时，如果转移至停止模式或等待模式，自动切断闪存电源，返回时进行连接，所以无需设定 FMR0 寄存器。

通过 FMSTP 位进行低功耗操作步骤例如图 21.2 所示。

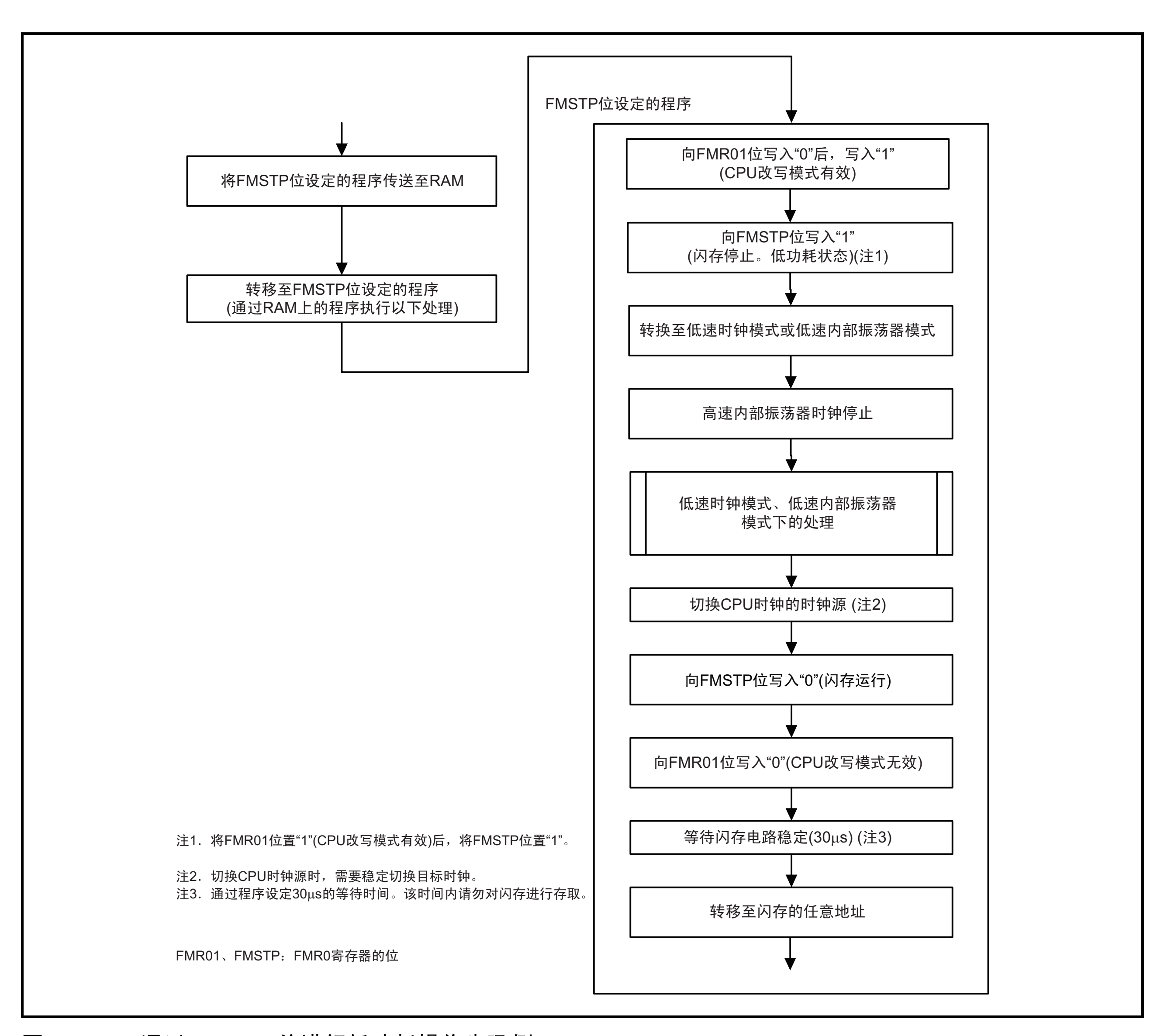


图 21.2 通过 FMSTP 位进行低功耗操作步骤例

21.2.10 低消耗电流读取模式

低速时钟模式、低速内部振荡器模式时，如果将 FMR4 寄存器的 FMR47 位置 “1”（允许），可降低闪存读取时的消耗电流。

低功耗读取模式的操作步骤例如图 21.3 所示。

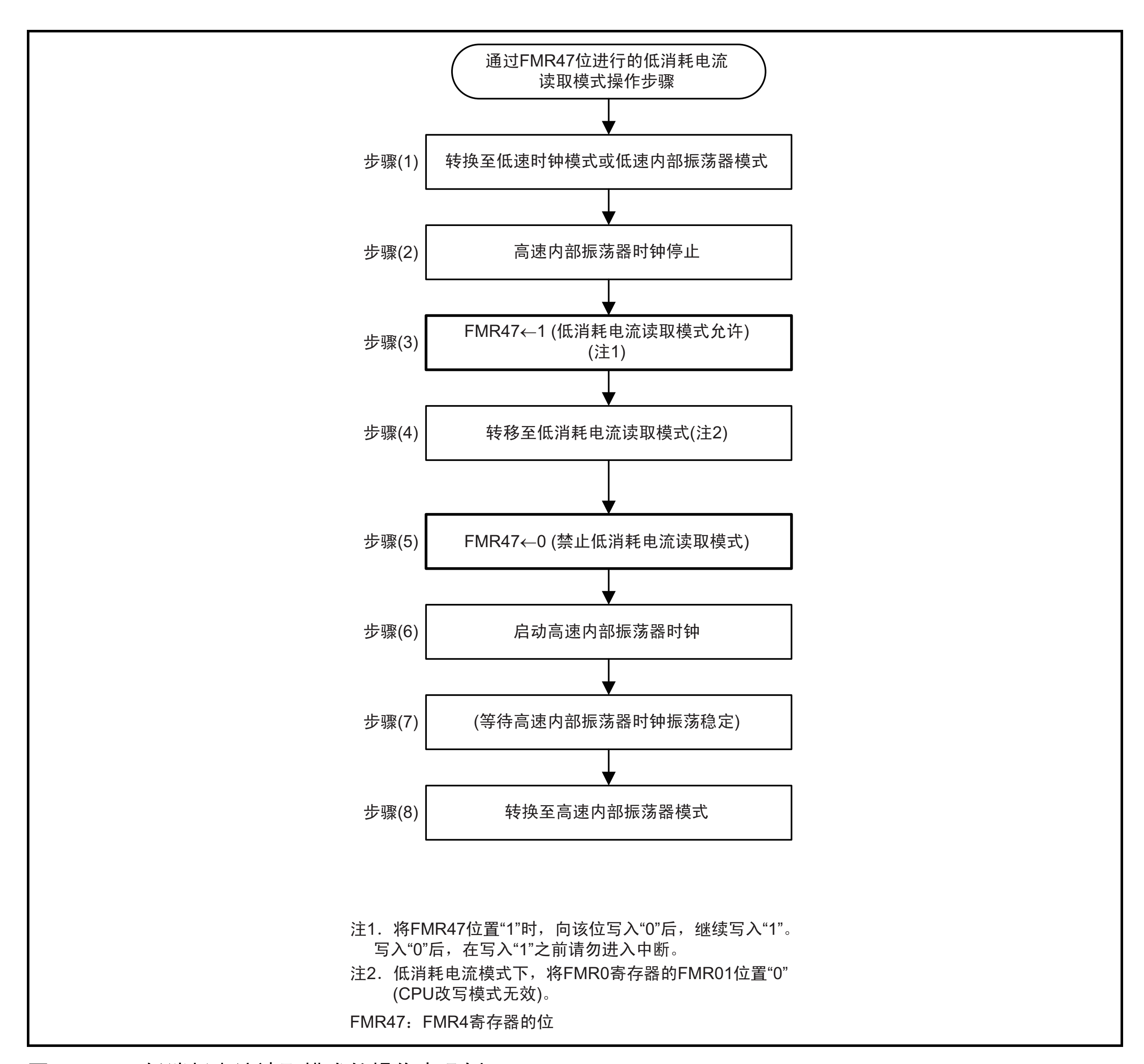


图 21.3 低消耗电流读取模式的操作步骤例

22. 电特性

表 22.1 绝对最大额定值

符号	项目	测量条件	额定值	单位
V_{CC}	电源电压		−0.3 ～ 6.5	V
V_I	输入电压		−0.3 ～ V_{CC} ＋ 0.3	V
V_O	输出电压		−0.3 ～ V_{CC} ＋ 0.3	V
P_d	功耗	Topr =25°C	500	mW
T_{opr}	工作环境温度		−20 ～ 85 （N 版本） / −40 ～ 85 （D 版本）	°C
T_{stg}	保存温度		−65 ～ 150	°C

表 22.2 推荐运行条件

符号	项目		测量条件	规格值			单位
				最小	典型	最大	
V_{CC}	电源电压			2.2	—	5.5	V
V_{SS}	电源电压			—	0	—	V
V_{IH}	“H” 输入电压			0.8V_{CC}	—	V_{CC}	V
V_{IL}	“L” 输入电压			0	—	0.2V_{CC}	V
$I_{OH(sum)}$	“H” 峰值总输出电流	所有引脚 $I_{OH(peak)}$ 的总合		—	—	−160	mA
$I_{OH(sum)}$	“H” 平均总输出电流	所有引脚 $I_{OH(avg)}$ 的总合		—	—	−80	mA
$I_{OH(peak)}$	“H” 峰值输出电流	所有引脚		—	—	−10	mA
$I_{OH(avg)}$	“H” 平均输出电流	所有引脚		—	—	−5	mA
$I_{OL(sum)}$	“L” 峰值总输出电流	所有引脚 $I_{OL(peak)}$ 的总合		—	—	160	mA
$I_{OL(sum)}$	“L” 平均总输出电流	所有引脚 $I_{OL(avg)}$ 的总合		—	—	80	mA
$I_{OL(peak)}$	“L” 峰值输出电流	所有引脚		—	—	10	mA
$I_{OL(avg)}$	“L” 平均输出電流	所有引脚		—	—	5	mA
$f_{(XCIN)}$	XCIN 时钟输入振荡频率		2.2V $\leq V_{CC} \leq$ 5.5V	0	—	70	kHz
—	系统时钟	OCD2= “0” 选择 XCIN 时钟时	2.2V $\leq V_{CC} \leq$ 5.5V	0	—	70	kHz
		OCD2 = “1” 选择内部振荡器时钟时	HRA01= “0” 选择低速内部振荡器时	—	125	—	kHz
			HRA01= “1” 选择高速内部振荡器时 2.7V $\leq V_{CC} \leq$ 5.5V	—	—	8	MHz
			HRA01 = “1” 选择高速内部振荡器时 2.2V $\leq V_{CC} \leq$ 5.5V	—	—	4	MHz

注 1. 未指定时为 V_{CC}= 2.2V ～ 5.5V、 Topr = −20°C ～ 85°C （N 版本） /−40°C ～ 85°C （D 版本）。

注 2. 平均输出电流为 100 ms 期间内的平均值。

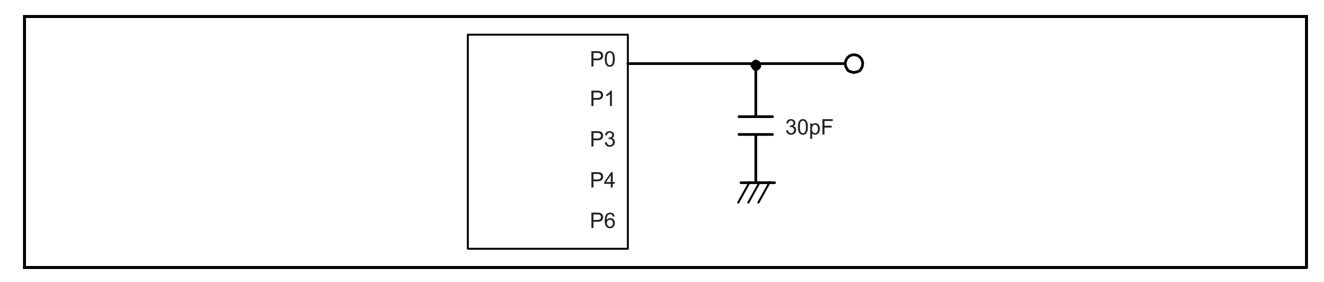


图 22.1 端口 P0、 P1、 P3、 P4、 P6 的时序测量电路

表 22.3 闪存 （程序 ROM）的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
—	编程、擦除次数 （注 2）		100 （注 3）	—	—	次
—	字节编程时间		—	50	400	µs
—	块擦除时间		—	0.4	9	s
—	编程、擦除电压		2.7	—	5.5	V
—	读取电压		2.2	—	5.5	V
—	编程、擦除时的温度		0	—	60	°C
—	数据保持时间 （注 7）	环境温度 =55°C	20	—	—	年

注 1. 未指定时， V_{CC} = 2.7V ～ 5.5V、 Topr = 0°C ～ 60°C。

注 2. 编程 / 擦除次数的定义
编程/擦除次数为每块的擦除次数。
编程/擦除次数为 n次 （n=100、 1,000、 10,000）时，每块可分别进行n次擦除。
例如， 1K字节块的块A，分别在不同的地址分1024次进行1字节写入后，擦除该块时，编程/擦除次数视为1次。但是，相对于擦除1次，请勿向同一地址写入多次 （禁止覆盖写入）。

注 3. 为保证编程 / 擦除后所有电特性的次数。（保证范围为 1 ～ “最小”值。）

注 4. 如果是运行多次改写的系统，为有效减少改写次数，按顺序移动写入地址，尽可能不留下空白区域，执行编程（写入）后进行 1 次擦除。例如一组 16 字节编程时，通过进行最多 128 组写入后擦除 1 次，可有效减少改写次数。请将每块执行几次擦除作为信息保留下来，建议设置限制次数。

注 5. 在块擦除中产生擦除错误时，请至少执行 3 次清除状态寄存器命令 → 块擦除命令，直到不产生擦除错误。

注 6. 关于不良率，请咨询瑞萨科技、瑞萨销售或特约经销店。

注 7. 数据保持时间包括电源电压或未外加时钟的时间。

表 22.4　　电压检测 0 电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
V_{det0}	电压检测电平		2.2	2.3	2.4	V
—	电压检测电路的自我消耗电流	VCA25 ＝ 1、 V_{CC}=5.0V	—	0.9	—	μA
$t_{d(E-A)}$	电压检测电路运行开始前的等待时间（注 2）		—	—	300	μs
V_{CCmin}	单片机运行电压的最小值		2.2	—	—	V

注 1.　测量条件为 V_{CC}= 2.2V ～ 5.5V、 Topr =−20°C ～ 85°C （N 版本） /−40°C ～ 85°C （D 版本）。
注 2.　将 VCA2 寄存器的 VCA25 位置 “0”后，再次置 “1”时，电源检测电路运行前必要的时间。

表 22.5　　电压检测 1 电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
V_{det1}	电压检测电平 （注 4）		2.7	2.85	3.00	V
—	产生电压监视 1 中断请求时间 （注 2）		—	40	—	μs
—	电压检测电路的自我消耗电流	VCA26 ＝ 1、 V_{CC}=5.0V	—	0.6	—	μA
$t_{d(E-A)}$	电压检测电路运行开始前的等待时间（注 3）		—	—	100	μs

注 1.　测量条件为 Vcc = 2.2V ～ 5.5V、 Topr =−20°C ～ 85°C （N 版本） /−40°C ～ 85°C （D 版本）。
注 2.　从通过 Vdet1 的时刻到产生电压监视 1 中断请求的时间。
注 3.　将 VCA2 寄存器的 VCA26 位置 “0”后，再次置 “1”时，电源检测电路运行前的必要时间。
注 4.　表示电源下降时的电压检测电平。电源上升时的检测电平的值为大于电源下降时电压检测电平 0.1V 的值。

表 22.6 电压检测 2 电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
V_{det2}	电压检测电平		3.3	3.6	3.9	V
—	产生电压监视 2 中断请求时间 （注 2）		—	40	—	µs
—	电压检测电路的自我消耗电流	VCA27 ＝ 1、 V_{CC}=5.0V	—	0.6	—	µA
$t_{d(E-A)}$	电压检测电路运行开始前的等待时间（注 3）		—	—	100	µs

注 1. 测量条件为 V_{CC}= 2.2V ～ 5.5V、 Topr =−20°C ～ 85°C （N 版本） /−40°C ～ 85°C （D 版本）。

注 2. 从通过 Vdet2 的时刻到产生电压监视 2 中断请求的时间。

注 3. 将 VCA2 寄存器的 VCA27 位置 “0” 后，再次置为 “1” 时，电源检测电路运行前必要的时间。

表 22.7 上电复位电路、电压监视 0 复位的电特性 （注 3）

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
V_{por1}	上电复位为有效时的电压 （注 4）		—	—	0.1	V
V_{por2}	上电复位或电压监视 0 复位为有效时的电压		0	—	V_{det0}	V
t_{rth}	外部电源 V_{CC} 的上升斜率 （注 2）		20	—	—	mV/msec

注 1. 未指定时的测量条件为 Topr =−20°C ～ 85°C （N 版本） /−40°C ～ 85°C （D 版本）。

注 2. 在 V_{CC} ≥ 1.0 V 下使用时，不需要此条件 （外部电源 VCC 的上升倾斜）。

注 3. 使用上电复位时，请将 OFS 寄存器的 LVD0ON 位置 “0”、 VW0C 寄存器的 VW0C0 位置 “1”， VW0C6 位置 “1”、 VCA2 寄存器的 VCA25 位置 “1”，电压监视 0 复位设为有效。

注 4. $t_{w(por1)}$ 是保持外部电源 V_{CC} 低于有效电压 （V_{por1}），使上电复位有效所必需的时间。最初电源上升时，在 −20°C ≤ T_{opr} ≤ 85°C 下将 $t_{w(por1)}$ 大于等于 30s，−40°C ≤ T_{opr} < −20°C 下将 $t_{w(por1)}$ 大于等于 3000s。

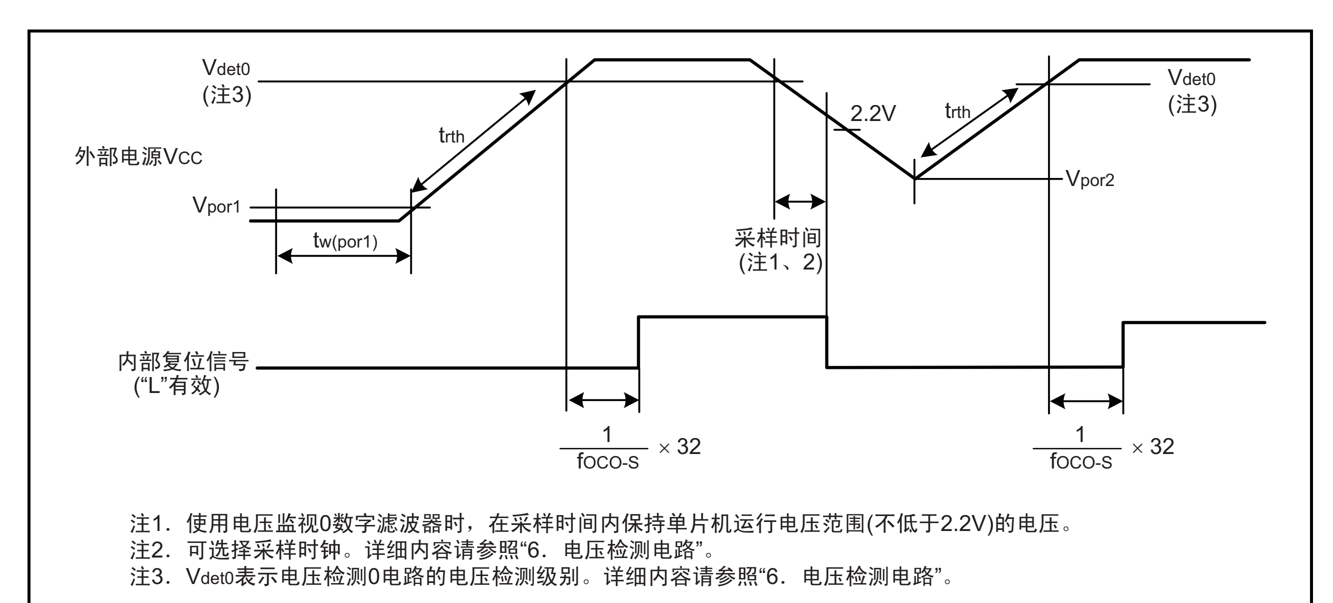


图 22.2 复位电路的电特性

表 22.8 比较器的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
Vref	内部基准电压	V_{CC}=2.2 ～ 5.5V、 Topr=25°C	1.15	1.25	1.35	V
		V_{CC}=2.2 ～ 5.5V、 Topr=−40 ～ 85°C	—	1.25	—	V
Vcref	外部输入基准电压	V_{CC}=2.2 ～ 4.0V	0.5	—	V_{CC}−1.1	V
		V_{CC}=4.0 ～ 5.5V	0.5	—	V_{CC}−1.5	V
Vcin	外部比较电压输入范围		−0. 3	—	V_{CC}+0.3	V
Vofs	输入偏移电压		—	20	120	mV
Vcrsp	响应时间		—	4	—	µs

注 1. 未指定时的测量条件为 Topr = −20°C ～ 85°C （N 版本） /−40°C ～ 85°C （D 版本）。

表 22.9 高速内部振荡器振荡电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
fOCO-F	高速内部振荡器振荡频率温度 / 电压依赖性	V_{CC}=4.75V ～ 5.25V Topr=0°C ～ 60°C （注 2）	7.76	8	8.24	MHz
		V_{CC}=2.7V ～ 5.5V Topr=−20°C ～ 85°C （注 2）	7.68	8	8.32	MHz
		V_{CC}=2.7V ～ 5.5V Topr=−40°C ～ 85°C （注 2）	7.44	8	8.32	MHz
		V_{CC}=2.2V ～ 5.5V Topr=−20°C ～ 85°C （注 3）	7.04	8	8.96	MHz
		V_{CC}=2.2V ～ 5.5V Topr=−40°C ～ 85°C （注 3）	6.8	8	9.2	MHz

注 1. 未指定时的测量条件为 Topr = −20°C ～ 85°C （N 版本） /−40°C ～ 85°C （D 版本）。
注 2. HRA1 寄存器为出厂时的值、 HRA2 寄存器为 00h 时的规格值。
注 3. 是将 FRA6 寄存器的补正值写入 HRA1 寄存器时的规格值。

表 22.10 低速内部振荡器振荡电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
fOCO-S	低速内部振荡器振荡频率		30	125	250	kHz
—	振荡稳定时间		—	10	100	µs
—	振荡时的自身功耗	V_{CC}=5.0V、 T_{opr}=25°C	—	15	—	µA

注 1. 未指定时为 V_{CC}=2.2V ～ 5.5V、 Topr = −20°C ～ 85°C （N 版本） /−40°C ～ 85°C （D 版本）。

表 22.11 电源电路的时序特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$t_{d(P-R)}$	上电时的内部电源稳定时间 （注 2）		1	—	2000	μs
$t_{d(R-S)}$	STOP 解除时间 （注 3）		—	—	150	μs

注 1. 测量条件为 V_{CC} = 2.2V ～ 5.5V、 Topr = 25°C。
注 2. 上电时，内部电源产生电路到稳定前的等待时间。
注 3. 从接受解除停止模式的中断后，到开始供给系统时钟前的时间。

表 22.12 电特性 （1） ［V_{CC}=5V］

符号	项目		测量条件	规格值			单位
				最小	典型	最大	
V_{OH}	“H” 输出电压		I_{OH}=−5mA	V_{CC} − 2.0	—	V_{CC}	V
			I_{OH}=−200μA	V_{CC} − 0.5	—	V_{CC}	V
V_{OL}	“L” 输出电压		I_{OL}=5mA	—	—	2.0	V
			I_{OL}=200μA	—	—	0.45	V
$V_{T+}-V_{T-}$	滞后	$\overline{\text{INT0}}$、 $\overline{\text{INT1}}$、 $\overline{\text{INT2}}$、 $\overline{\text{INT4}}$、 $\overline{\text{KI0}}$、 $\overline{\text{KI1}}$、 $\overline{\text{KI2}}$、 $\overline{\text{KI3}}$、 RXD0、 RXD2、 CLK0、 CLK2		0.1	0.5	—	V
		$\overline{\text{RESET}}$		0.1	1.0	—	V
I_{IH}	“H” 输入电流		VI = 5V、V_{CC} = 5V	—	—	5.0	μA
I_{IL}	“L” 输入电流		VI = 0V、 V_{CC} = 5V	—	—	−5.0	μA
R_{PULLUP}	上拉电阻		VI = 0V、V_{CC} = 5V	30	50	167	kΩ
R_{fXCIN}	反馈电阻	XCIN		—	18	—	MΩ
V_{RAM}	RAM 保持电压		停止模式	2.0	—	—	V

注 1. 未指定时为 V_{CC}= 4.2V ～ 5.5V、 Topr = −20°C ～ 85°C （N 版本） /−40°C ～ 85°C （D 版本）。

表 22.13　电特性 （2）［V_{CC}=5V］（1）
（未指定时， Topr = −20°C ～ 85°C(N 版本)/−40°C ～ 85°C(D 版本)）

符号	项目	测量条件		规格值			单位
				最小	典型	最大	
I_{CC}	电源电流 （Vcc = 3.3V ～ 5.5V） 单芯片模式下输出引脚为开路，其他引脚为 V_{SS}。	高速内部振荡器模式	高速内部振荡器振荡 =8MHz 低速内部振荡器振荡 =125kHz 无分频	—	5	8	mA
			高速内部振荡器振荡 =8MHz 低速内部振荡器振荡 =125kHz 8 分频	—	2	—	mA
		低速内部振荡器模式	高速内部振荡器振荡停止 低速内部振荡器振荡 =125kHz 8 分频　FMR47 = “1”	—	130	300	µA
		低速时钟模式	高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） FMS47= “1”	—	130	300	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） RAM 上的程序运行 闪存停止时 FMSTP= “1”	—	30	—	µA
		等待模式	高速内部振荡器振荡停止 低速内部振荡器振荡 =125kHz WAIT 指令执行中 外围时钟运行 VCA27 =VCA26 =VCA25 = “0” VCA20= “1”	—	25	75	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡 =125kHz WAIT 指令执行中 外围时钟停止 VCA27 =VCA26 =VCA25 = “0” VCA20= “1”	—	23	60	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （HIGH 驱动） WAIT 指令执行中 VCA27 =VCA26 =VCA25 = “0” VCA20= “1” BGR 调整电路无效 （BGRCR0=1）	—	4	—	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） WAIT 指令执行中 VCA27 =VCA26 =VCA25 = “0” VCA20= “1” BGR 调整电路无效 （BGRCR0=1）	—	2.2	—	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （HIGH 驱动） WAIT 指令执行中 VCA27 =VCA26 =VCA25 = “0” VCA20= “1” BGR 调整电路有效 （BGRCR0=0）	—	8	—	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） WAIT 指令执行中 VCA27 =VCA26 =VCA25 = “0” VCA20= “1” BGR 调整电路有效 （BGRCR0=0）	—	6	—	µA

表 22.13 电特性（2）［V_{CC}=5V］（2）

（未指定时， Topr = −20°C ～ 85°C(N 版本)/−40°C ～ 85°C(D 版本)

符号	项目	测量条件		规格值			单位
				最小	典型	最大	
I_{CC}	电源电流 （Vcc = 3.3V ～ 5.5V） 单芯片模式下输出引脚为开路，其他引脚为 V_{SS}。	停止模式	XCIN 时钟停止、 Topr = 25°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10 = “1” 外围时钟停止 VCA27 =VCA26 =VCA25 = “0” BGR 调整电路无效 （BGRCR0=1）	—	0.8	3	μA
			XCIN 时钟停止、 Topr = 85°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10 = “1” 外围时钟停止 VCA27=VCA26 =VCA25 = “0” BGR 调整电路无效 （BGRCR0=1）	—	1.2	—	μA
			XCIN 时钟停止、 Topr = 25°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10 = “1” 外围时钟停止 VCA27 =VCA26 =VCA25 = “0” BGR 调整电路有效 （BGRCR0=0）	—	5	8	μA
			XCIN 时钟停止、 Topr = 85°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10 = “1” 外围时钟停止 VCA27=VCA26 =VCA25 = “0” BGR 调整电路有效 （BGRCR0=0）	—	5.5	—	μA

时序必要条件 （未指定时为 V_{CC}=5V、 V_{SS}=0V、 Topr= 25°C）［V_{CC}=5V］

表 22.14 XCIN 输入

符号	项目	规格值		单位
		最小	最大	
$t_{c(XCIN)}$	XCIN 输入周期时间	14	—	µs
$t_{WH(XCIN)}$	XCIN 输入 “H” 脉宽	7	—	µs
$t_{WL(XCIN)}$	XCIN 输入 “L” 脉宽	7	—	µs

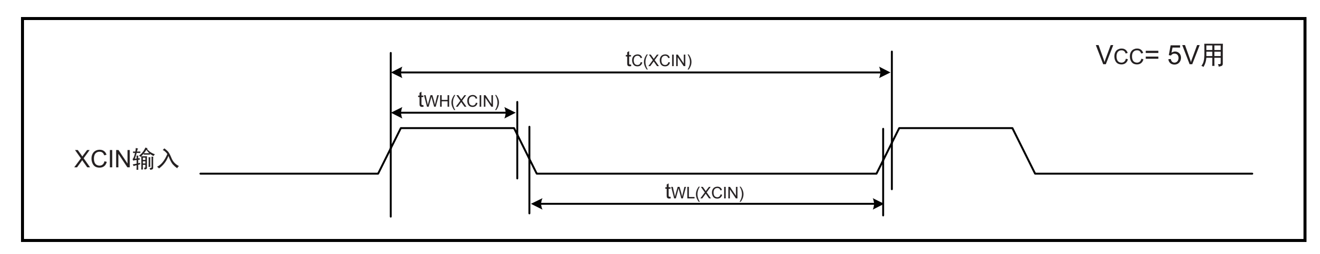


图 22.3 V_{CC}=5V 时的 XCIN 输入时序

表 22.15 TRAIO 输入

符号	项目	规格值		单位
		最小	最大	
$t_{c(TRAIO)}$	TRAIO 输入周期时间	100	—	ns
$t_{WH(TRAIO)}$	TRAIO 输入 “H” 脉宽	40	—	ns
$t_{WL(TRAIO)}$	TRAIO 输入 “L” 脉宽	40	—	ns

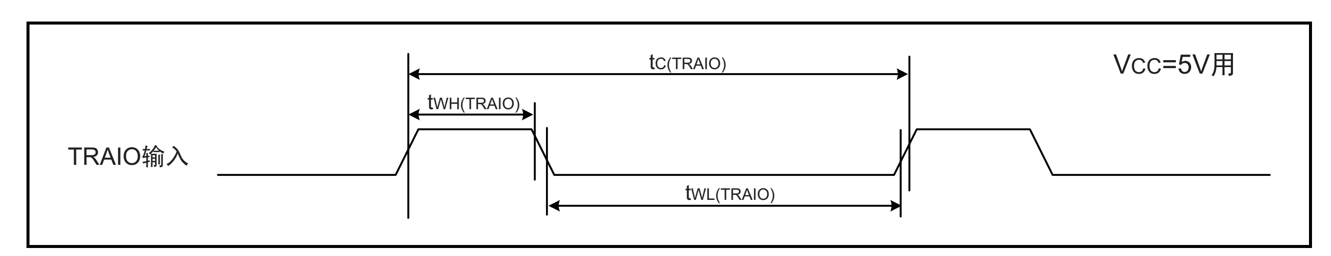


图 22.4 V_{CC}=5V 时的 TRAIO 输入时序

表 22.16　串行接口

符号	项目	规格值		单位
		最小	最大	
$t_{c(CK)}$	CLKi 输入周期时间	200	—	ns
$t_{W(CKH)}$	CLKi 输入 “H” 脉宽	100	—	ns
$t_{W(CKL)}$	CLKi 输入 “L” 脉宽	100	—	ns
$t_{d(C-Q)}$	TXDi 输出延迟时间	—	50	ns
$t_{h(C-Q)}$	TXDi 保持时间	0	—	ns
$t_{su(D-C)}$	RXDi 输入准备时间	50	—	ns
$t_{h(C-D)}$	RXDi 输入保持时间	90	—	ns

i=0、 2

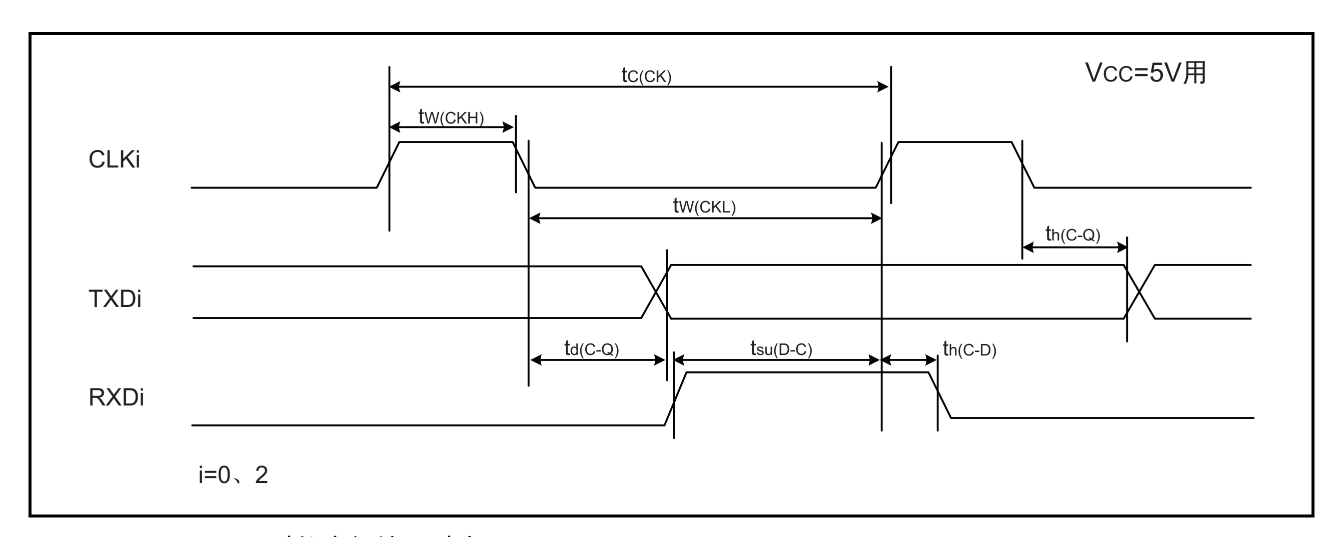


图 22.5　V_{CC}=5V 时的串行接口时序

表 22.17　外部中断 $\overline{\text{INTi}}$ 输入 （i=0、 1、 2、 4）

符号	项目	规格值		单位
		最小	最大	
$t_{W(INH)}$	$\overline{\text{INTi}}$ 输入 “H” 脉宽	250 （注 1）	—	ns
$t_{W(INL)}$	$\overline{\text{INTi}}$ 输入 “L” 脉宽	250 （注 2）	—	ns

注 1.　采用 $\overline{\text{INTi}}$ 输入过滤器选择位选择有过滤器时， $\overline{\text{INTi}}$ 输入 “H” 脉宽的最小值为 （1/ 数字过滤器采样频率 ×3）与规格值栏里最小值中的较大的值。

注 2.　采用 $\overline{\text{INTi}}$ 输入过滤器选择位选择有过滤器时， $\overline{\text{INTi}}$ 输入 “L” 脉宽的最小值为 （1/ 数字过滤器采样频率 ×3）与规格值栏里最小值中的较大的值。

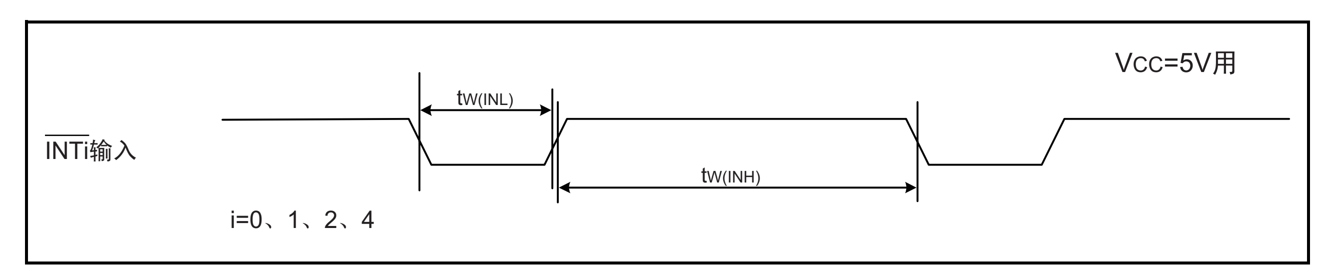


图 22.6 V_{CC}=5V 时的外部中断 $\overline{INTi}$ 输入时序

表 22.18 电特性 (3) [V_{CC}=3V]

符号	项目		测量条件	规格值			单位
				最小	典型	最大	
V_{OH}	"H" 输出电压		I_{OH}=−1mA	V_{CC}−0.5	—	V_{CC}	V
V_{OL}	"L" 输出电压		I_{OL}=1mA	—	—	0.5	V
V_{T+}−V_{T-}	滞后	$\overline{INT0}$、$\overline{INT1}$、$\overline{INT2}$、$\overline{INT4}$、$\overline{KI0}$、$\overline{KI1}$、$\overline{KI2}$、$\overline{KI3}$、RXD0、RXD2、CLK0、CLK2		0.1	0.3	—	V
		$\overline{RESET}$		0.1	0.4	—	V
I_{IH}	"H" 输入电流		VI=3V、V_{CC}=3V	—	—	4.0	µA
I_{IL}	"L" 输入电流		VI=0V、V_{CC}=3V	—	—	−4.0	µA
R_{PULLUP}	上拉电阻		VI=0V、V_{CC}=3V	66	160	500	kΩ
R_{fXCIN}	反馈电阻	XCIN		—	18	—	MΩ
V_{RAM}	RAM 保持电压		停止模式时	1.8	—	—	V

注 1. 未指定时为 V_{CC} = 2.7V ～ 3.3V、 Topr = −20°C ～ 85°C (N 版本) /−40°C ～ 85°C (D 版本)。

表 22.19 电特性 （4）［V_{CC}=3V］（1）
（未指定时为 Topr = −20°C ～ 85°C(N 版本)/−40°C ～ 85°C(D 版本)）

符号	项目	测量条件		规格值			单位
				最小	典型	最大	
I_{CC}	电源电流 （V_{CC} = 2.7V ～ 3.3V）单芯片模式下输出引脚为开路，其他引脚为 V_{SS}	高速内部振荡模式	高速内部振荡器振荡 =8MHz 低速内部振荡器振荡 =125kHz 无分频	—	5	—	mA
			高速内部振荡器振荡 =8MHz 低速内部振荡器振荡 =125kHz 8 分频	—	2	—	mA
		低速内部振荡器模式	高速内部振荡器振荡停止 低速内部振荡器振荡 =125kHz 8 分频 FMR47 = “1”	—	130	300	μA
		低速时钟模式	高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） FMR47 = “1”	—	130	300	μA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） RAM 上的程序运行 闪存停止时 FMSTP= “1”	—	30	—	μA
		等待模式	高速内部振荡器振荡停止 低速内部振荡器振荡 =125kHz WAIT 指令执行中 外围时钟运行 VCA27=VCA26=VCA25 = “0” VCA20= “1”	—	25	70	μA
			高速内部振荡器振荡停止 低速内部振荡器振荡 =125kHz WAIT 指令执行中 外围时钟停止 VCA27=VCA26=VCA25= “0” VCA20= “1”	—	23	55	μA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （HIGH 驱动） WAIT 指令执行中 VCA27=VCA26=VCA25= “0” VCA20= “1” BGR 调整电路无效 （BGRCR0=1）	—	3.8	—	μA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） WAIT 指令执行中 VCA27=VCA26=VCA25= “0” VCA20= “1” BGR 调整电路无效 （BGRCR0=1）	—	2	—	μA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （HIGH 驱动） WAIT 指令执行中 VCA27=VCA26=VCA25= “0” VCA20= “1” BGR 调整电路有效 （BGRCR0=0）	—	8	—	μA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） WAIT 指令执行中 VCA27=VCA26=VCA25= “0” VCA20= “1” BGR 调整电路有效 （BGRCR0=0）	—	6	—	μA

表 22.19 电特性 （4）［V_{CC}=3V］（2）

（未指定时为 Topr = −20°C ～ 85°C(N 版本)/−40°C ～ 85°C(D 版本)）

符号	项目	测量条件		规格值			单位
				最小	典型	最大	
I_{CC}	电源电流 （V_{CC} = 2.7V ～ 3.3V）单芯片模式下输出引脚为开路，其他引脚为 V_{SS}	停止模式	XCIN 时钟停止、 Topr=25°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10 = “1” 外围时钟停止 VCA27=VCA26=VCA25= “0” BGR 调整电路无效 （BGRCR0=1）	—	0.7	3	μA
			XCIN 时钟停止、 Topr=85°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10= “1” 外围时钟停止 VCA27=VCA26=VCA25 = “0” BGR 调整电路无效 （BGRCR0=1）	—	1.1	—	μA
			XCIN 时钟停止、 Topr=25°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10 = “1” 外围时钟停止 VCA27=VCA26=VCA25= “0” BGR 调整电路有效 （BGRCR0=0）		5	7	μA
			XCIN 时钟停止、 Topr=85°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10= “1” 外围时钟停止 VCA27=VCA26=VCA25 = “0” BGR 调整电路有效 （BGRCR0=0）		5.5	—	μA

时序必要条件 （未指定时为 V_{CC}=3V、 V_{SS}=0V、 Topr= 25°C）［V_{CC}=3V］

表 22.20 XCIN 输入

符号	项目	规格值		单位
		最小	最大	
$t_{c(XCIN)}$	XCIN 输入周期时间	14	—	µs
$t_{WH(XCIN)}$	XCIN 输入 “H” 脉宽	7	—	µs
$t_{WL(XCIN)}$	XCIN 输入 “L” 脉宽	7	—	µs

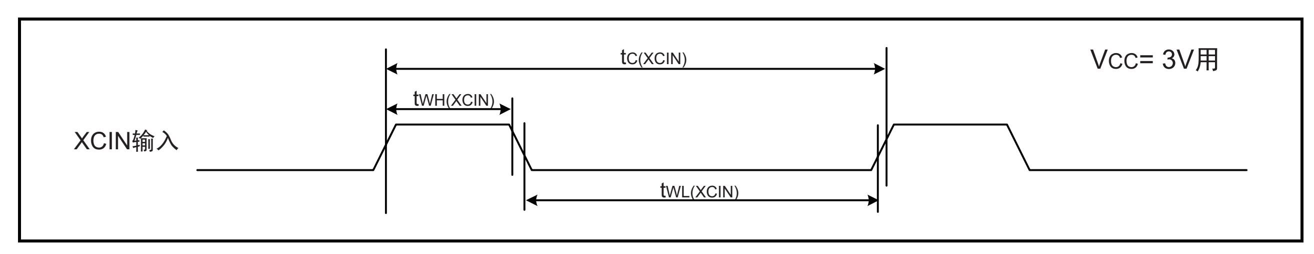


图 22.7 V_{CC}=3V 时的 XCIN 输入时序

表 22.21 TRAIO 输入

符号	项目	规格值		单位
		最小	最大	
$t_{c(TRAIO)}$	TRAIO 输入周期时间	300	—	ns
$t_{WH(TRAIO)}$	TRAIO 输入 “H” 脉宽	120	—	ns
$t_{WL(TRAIO)}$	TRAIO 输入 “L” 脉宽	120	—	ns

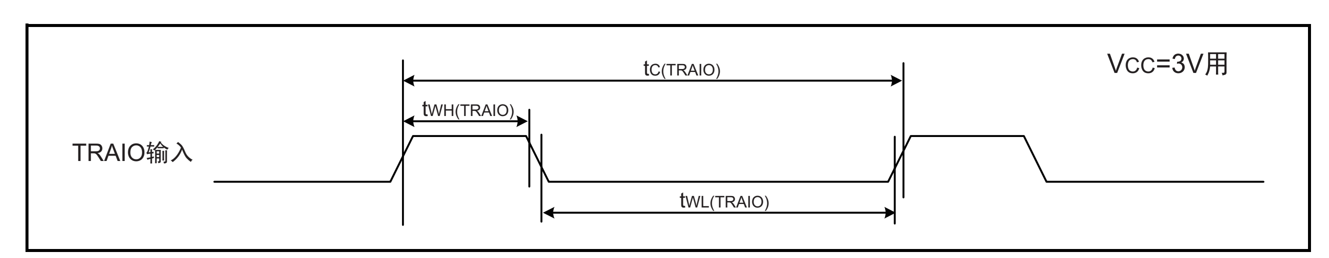


图 22.8 V_{CC}=3V 时的 TRAIO 输入时序

表 22.22 串行接口

符号	项目	规格值		单位
		最小	最大	
$t_{c(CK)}$	CLKi 输入周期时间	300	—	ns
$t_{W(CKH)}$	CLKi 输入 “H” 脉宽	150	—	ns
$t_{W(CKL)}$	CLKi 输入 “L” 脉宽	150	—	ns
$t_{d(C-Q)}$	TXDi 输出延迟时间	—	80	ns
$t_{h(C-Q)}$	TXDi 保持时间	0	—	ns
$t_{su(D-C)}$	RXDi 输入准备时间	70	—	ns
$t_{h(C-D)}$	RXDi 输入保持时间	90	—	ns

i=0、 2

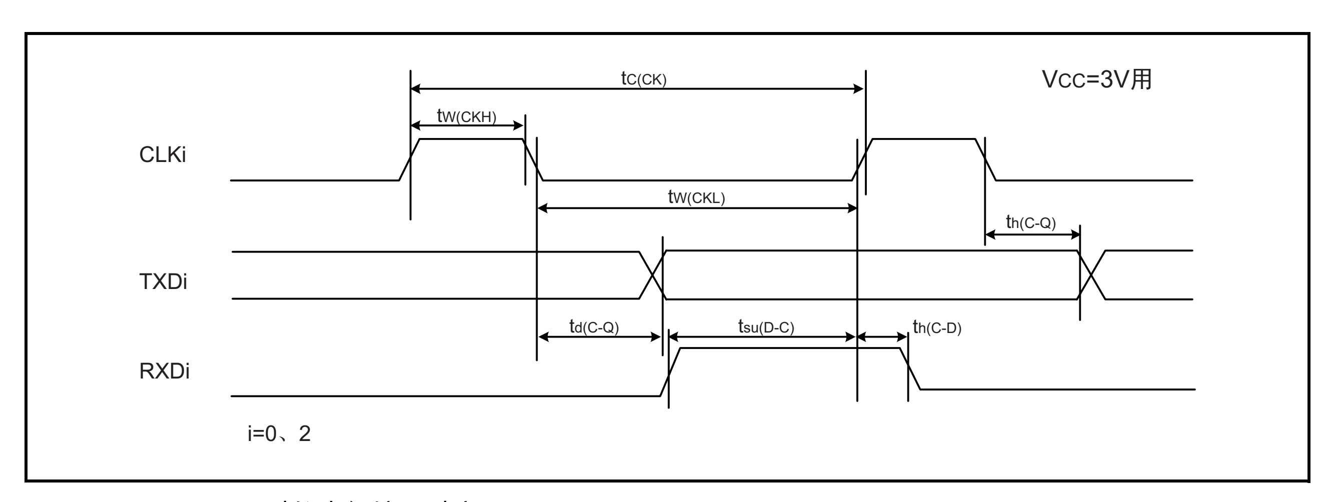


图 22.9 V_{CC}=3V 时的串行接口时序

表 22.23 外部中断 $\overline{\text{INTi}}$ 输入 （i=0、 1、 2、 4）

符号	项目	规格值		单位
		最小	最大	
$t_{W(INH)}$	$\overline{\text{INTi}}$ 输入 “H” 脉宽	380 （注 1）	—	ns
$t_{W(INL)}$	$\overline{\text{INTi}}$ 输入 “L” 脉宽	380 （注 2）	—	ns

注 1. 采用 $\overline{\text{INTi}}$ 输入过滤器选择位选择有过滤器时， $\overline{\text{INTi}}$ 输入 “H” 脉宽的最小值为 （1/ 数字过滤器采样频率 ×3） 与规格值栏里最小值中的较大的值。

注 2. 采用 $\overline{\text{INTi}}$ 输入过滤器选择位选择有过滤器时， $\overline{\text{INTi}}$ 输入 “L” 脉宽的最小值为 （1/ 数字过滤器采样频率 ×3） 与规格值栏里最小值中的较大的值。

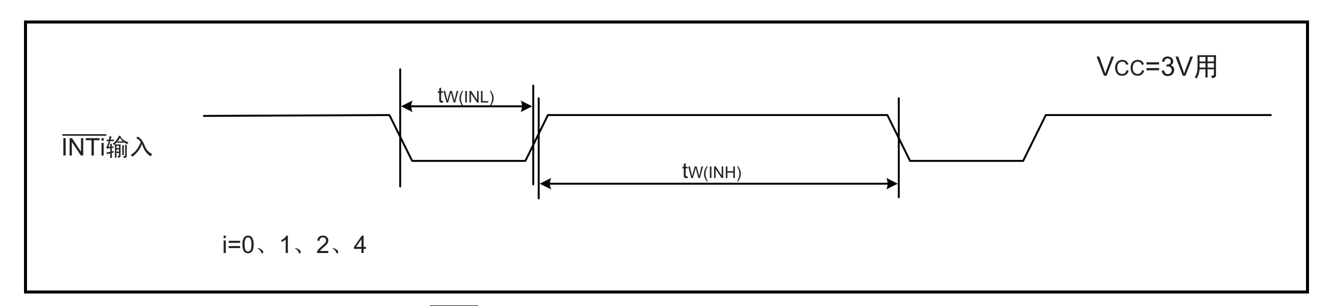


图 22.10　V_{CC}=3V 时的外部中断 $\overline{INTi}$ 输入时序

表 22.24　电特性 （5）［V_{CC}=2.2V］

符号	项目		测量条件	规格值			单位
				最小	典型	最大	
V_{OH}	“H” 输出电压		I_{OH}=−1mA	V_{CC}−0.5	—	V_{CC}	V
V_{OL}	“L” 输出电压		I_{OL}=1mA	—	—	0.5	V
$V_{T+}-V_{T-}$	滞后	$\overline{INT0}$、 $\overline{INT1}$、 $\overline{INT2}$、 $\overline{INT4}$、 $\overline{KI0}$、 $\overline{KI1}$、 $\overline{KI2}$、 $\overline{KI3}$、 RXD0、 RXD2、 CLK0、 CLK2		0.05	0.3	—	V
		$\overline{RESET}$		0.05	0.15	—	V
I_{IH}	“H” 输入电流		VI=2.2V	—	—	4.0	μA
I_{IL}	“L” 输入电流		VI=0V	—	—	−4.0	μA
R_{PULLUP}	上拉电阻		VI=0V	100	200	600	kΩ
R_{fXCIN}	反馈电阻	XCIN		—	35	—	MΩ
V_{RAM}	RAM 保持电压		停止模式时	1.8	—	—	V

注 1.　未指定时为 V_{CC}=2.2V、 Topr=−20°C ～ 85°C （N 版本） /−40°C ～ 85°C （D 版本）。

表 22.25　电特性 （6）［V_{CC}=2.2V］（1）

（未指定时为 Topr =−20°C ～ 85°C(N 版本)/−40°C ～ 85°C(D 版本)）

符号	项目	测量条件		规格值			单位
				最小	典型	最大	
I_{CC}	电源电流 （V_{CC}=2.2V ～ 2.7V）单芯片模式下，输出引脚为开路，其他引脚为 V_{SS}。	高速内部振荡器模式	高速内部振荡器振荡 =4MHz 低速内部振荡器振荡 =125kHz 无分频	—	3.5	—	mA
			高速内部振荡器振荡 =4MHz 低速内部振荡器振荡 =125kHz 8 分频	—	1.5	—	mA
		低速内部振荡器模式	高速内部振荡器振荡停止 低速内部振荡器振荡 =125kHz 8 分频　FMR47= “1”	—	100	230	µA
		低速时钟模式	高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） FMR47 = “1”	—	100	230	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） RAM 上的程序运行 闪存停止时 FMSTP= “1”	—	25	—	µA
		等待模式	高速内部振荡器振荡停止 低速内部振荡器振荡 =125kHz WAIT 指令执行中 外围时钟运行 VCA27=VCA26=VCA25= “0” VCA20= “1”	—	22	60	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡 =125kHz WAIT 指令执行中 外围时钟停止 VCA27=VCA26=VCA25= “0” VCA20= “1”	—	20	55	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （HIGH 驱动） WAIT 指令执行中 VCA27=VCA26=VCA25= “0” VCA20= “1” BGR 调整电路无效 （BGRCR0=1）	—	3	—	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） WAIT 指令执行中 VCA27=VCA26=VCA25= “0” VCA20= “1” BGR 调整电路无效 （BGRCR0=1）	—	1.8	—	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （HIGH 驱动） WAIT 指令执行中 VCA27=VCA26=VCA25= “0” VCA20= “1” BGR 调整电路有效 （BGRCR0=0）	—	7	—	µA
			高速内部振荡器振荡停止 低速内部振荡器振荡停止 XCIN 时钟振荡 =32kHz （LOW 驱动） WAIT 指令执行中 VCA27=VCA26=VCA25= “0” VCA20= “1” BGR 调整电路有效 （BGRCR0=0）	—	6	—	µA

表 22.25 电特性 （6）［V_{CC}=2.2V］（2）

（未指定时为 Topr =−20°C ～ 85°C(N 版本)/−40°C ～ 85°C(D 版本)）

符号	项目	测量条件		规格值			单位
				最小	典型	最大	
I_{CC}	电源电流 （V_{CC}=2.2V ～ 2.7V）单芯片模式下，输出引脚为开路，其他引脚为 V_{SS}。	停止模式	XCIN 时钟停止、 Topr=25°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10= “1” 外围时钟停止 VCA27=VCA26=VCA25= “0” BGR 调整电路无效 （BGRCR0=1）	—	0.7	3	μA
			XCIN 时钟停止、 Topr=85°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10= “1” 外围时钟停止 VCA27=VCA26=VCA25= “0” BGR 调整电路无效 （BGRCR0=1）	—	1.1	—	μA
			XCIN 时钟停止、 Topr=25°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10= “1” 外围时钟停止 VCA27=VCA26=VCA25= “0” BGR 调整电路有效 （BGRCR0=0）	—	5	7	μA
			XCIN 时钟停止、 Topr=85°C 高速内部振荡器振荡停止 低速内部振荡器振荡停止 CM10= “1” 外围时钟停止 VCA27=VCA26=VCA25= “0” BGR 调整电路有效 （BGRCR0=0）	—	5.5	—	μA

时序必要条件 （未指定时为 V_{CC}=2.2V、 V_{SS}=0V、 Topr= 25°C）［V_{CC}=2.2V］

表 22.26 XCIN 输入

符号	项目	规格值		单位
		最小	最大	
$t_{C(XCIN)}$	XCIN 输入周期时间	14	—	µs
$t_{WH(XCIN)}$	XCIN 输入 “H” 脉宽	7	—	µs
$t_{WL(XCIN)}$	XCIN 输入 “L” 脉宽	7	—	µs

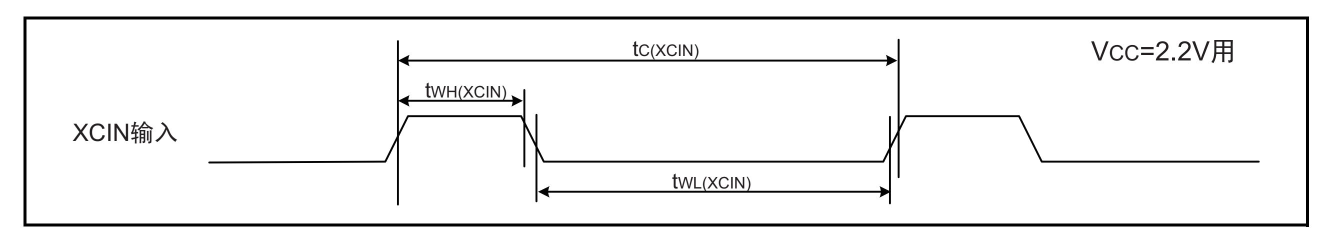


图 22.11 V_{CC}=2.2V 时的 XCIN 输入时序

表 22.27 TRAIO 输入

符号	项目	规格值		单位
		最小	最大	
$t_{C(TRAIO)}$	TRAIO 输入周期时间	500	—	ns
$t_{WH(TRAIO)}$	TRAIO 输入 “H” 脉宽	200	—	ns
$t_{WL(TRAIO)}$	TRAIO 输入 “L” 脉宽	200	—	ns

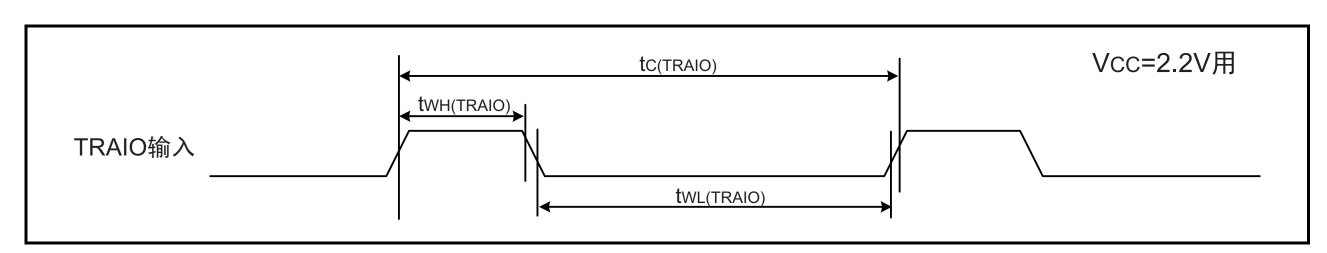


图 22.12 V_{CC}=2.2V 时的 TRAIO 输入时序

表 22.28 串行接口

符号	项目	规格值		单位
		最小	最大	
$t_{C(CK)}$	CLKi 输入周期时间	800	—	ns
$t_{W(CKH)}$	CLKi 输入 “H” 脉宽	400	—	ns
$t_{W(CKL)}$	CLKi 输入 “L” 脉宽	400	—	ns
$t_{d(C-Q)}$	TXDi 输出延迟时间	—	200	ns
$t_{h(C-Q)}$	TXDi 保持时间	0	—	ns
$t_{su(D-C)}$	RXDi 输入准备时间	150	—	ns
$t_{h(C-D)}$	RXDi 输入保持时间	90	—	ns

i=0、 2

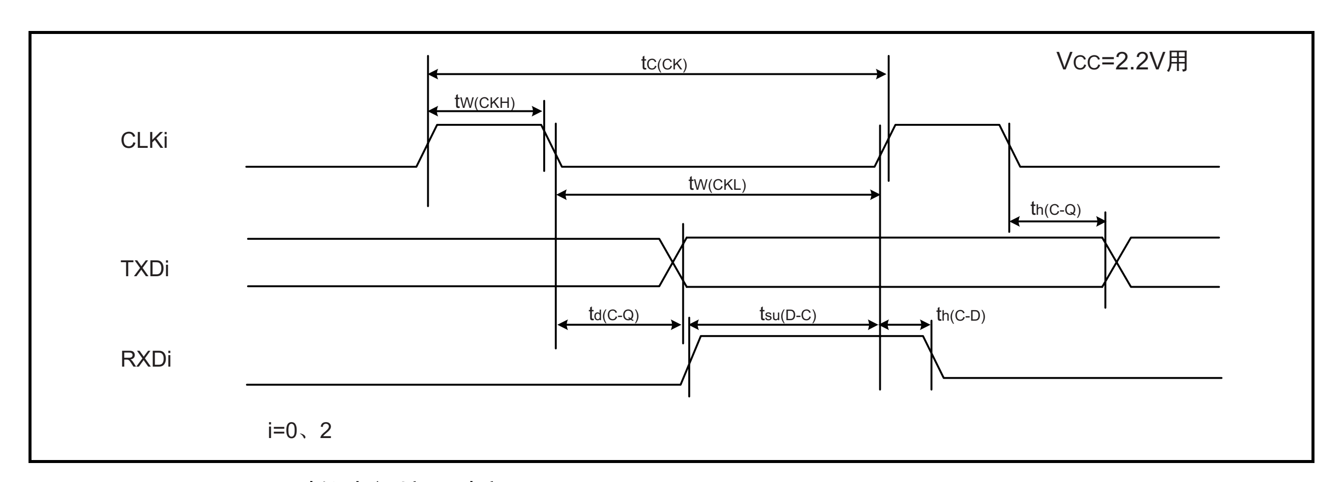


图 22.13 V_{CC}=2.2V 时的串行接口时序

表 22.29 外部中断 $\overline{INTi}$ 输入 （i=0、 1、 2、 4）

符号	项目	规格值		单位
		最小	最大	
$t_{W(INH)}$	$\overline{INTi}$ 输入 “H” 脉宽	1000 （注 1）	—	ns
$t_{W(INL)}$	$\overline{INTi}$ 输入 “L” 脉宽	1000 （注 2）	—	ns

注 1. 以 $\overline{INTi}$ 输入过滤器选择位选择有过滤器时， $\overline{INTi}$ 输入 “H” 脉宽的最小值为 （1/ 数字过滤器采样频率 ×3）与最小值的任意较大的值。

注 2. 以 $\overline{INTi}$ 输入过滤器选择位选择有过滤器时， $\overline{INTi}$ 输入 “L” 脉宽的最小值为 （1/ 数字过滤器采样频率 ×3）与最小值的任意较大的值。

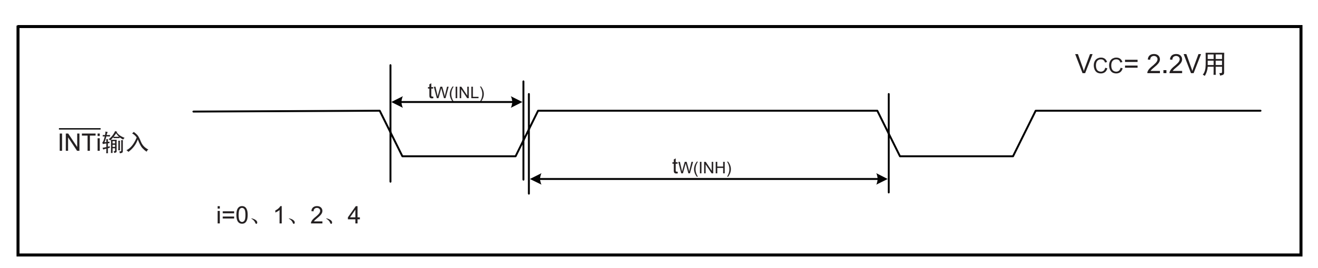


图 22.14 V_{CC}=2.2V 时的外部中断 $\overline{INTi}$ 输入时序

23. 使用时的注意事项

23.1 使用 IO 端口时的注意事项

23.1.1 端口 P4_3、 P4_4

端口 P4_3 兼有 XCIN、端口 P4_4 兼有 XCOUT 功能。在复位期间及复位解除后为 XCIN 和 XCOUT 功能。通过使用程序将 CM0 寄存器的 CM04 位置 “0”（端口 P4_3、 P4_4），可以将 P4_3 引脚及 P4_4 引脚切换为端口功能。

在将 P4_3、 P4_4 作为端口使用时，必须遵守如下的注意事项。

- 端口P4_3
  从复位后到使用程序将CM04位置 “0”（端口P4_3、 P4_4）之前，在P4_3引脚与单片机电源或GND之间带有10MΩ （典型值）的阻抗。 XCIN为中间电平输入或浮动时，向振荡驱动器流入穿透电流。

- 端口P4_4
  在将PD4寄存器的PD4_4位置 “1”（输出模式）后将端口P4_4作为输出端口使用。
  从复位后到使用程序将CM04位置 “0”（端口P4_3、 P4_4）之前， P4_4引脚有时会输出中间电位（2.0V左右）。

23.2 使用时钟发生电路时的注意事项

23.2.1 停止模式

转换至停止模式时， FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效）后，请将 CM1 寄存器的 CM10 位置 “1”（停止模式）。指令队列从将 CM10 位置 “1”（停止模式）的指令中先读取 4 个字节，程序停止。

执行将 CM10 位置 “1”的指令后立即输入 JMP.B 指令，请输入至少 4 个 NOP 指令。

- 转换至停止模式的程序例

```
            BCLR        1,FMR0          ; CPU改写模式无效
            BSET        0, PRCR         ; 保护解除
            FSET        I               ; 中断允许
            BSE         0,CM1           ; 停止模式
            JMP.B       LABEL_001
    LABEL_001:
            NOP
            NOP
            NOP
            NOP
```

23.2.2 等待模式

转换至等待模式时，FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效）后，执行 WAIT 指令。指令队列从 WAIT 指令中先读取 4 个字节，程序停止。请在执行 WAIT 指令后输入至少 4 个 NOP 指令。

- 执行WAIT指令的程序例

```
BCLR    1,FMR0    ; CPU改写模式无效
FSET    I         ; 中断允许
WAIT              ; 等待模式
NOP
NOP
NOP
NOP
```

23.2.3 振荡电路常数

关于用户系统的最合适振荡电路常数，请与振荡器制造商咨询后决定。

23.3 使用中断时的注意事项

23.3.1 00000h 地址的读取

请勿通过程序读取 00000h 地址。接受可屏蔽中断的中断请求时， CPU 在中断顺序中从 00000h 地址读取中断信息 （中断号码及中断请求级别）。此时，被接受的中断的 IR 位为 “0”。

通过程序读取 00000h 地址时，在允许的中断中，优先级最高的中断 IR 位为 “0”。因此，有时取消中断，有时产生未预料的中断。

23.3.2 SP 的设定

接受中断前，请在 SP 中设定值。复位后， SP 为 “0000h”。因此，在 SP 中设定值前接受中断时，会成为造成失控的主要原因。

23.3.3 外部中断、键输入中断

向 $\overline{\mathrm{INT0}}$、$\overline{\mathrm{INT1}}$、$\overline{\mathrm{INT2}}$、$\overline{\mathrm{INT4}}$、$\overline{\mathrm{KI0}}$ ～ $\overline{\mathrm{KI3}}$ 引脚输入的信号，与 CPU 的运行时钟无关，与电特性的外部中断 $\overline{\mathrm{INTi}}$ 输入 （i = 0、 1、 2、 4）中所显示的 “L”电平宽度或 “H”电平宽度相关。（详细内容参考 “表 22.17(V_{CC}= 5V)、表 22.23(V_{CC} = 3V)、表 22.29(V_{CC} = 2.2V) 外部中断 $\overline{\mathrm{INTi}}$ 输入 (i = 0、 1、 2、 4)”）。

23.3.4　　中断源的变更

变更中断源时，中断控制寄存器的 IR 位有时会为 “1”（有中断请求）。使用中断时，变更中断源后，请将 IR 位置 “0”（无中断请求）。

在此所说的中断源变更包含改变各软件中断号码中分配的中断源、极性、时序的所有要素。因此，外围功能模式变更等关系到中断源、极性、时序时，变更中断源、极性、时序后，请将 IR 位置 “0”（无中断请求）。外围功能的中断请参考各外围功能。

中断源的变更顺序例如图 23.1 所示。

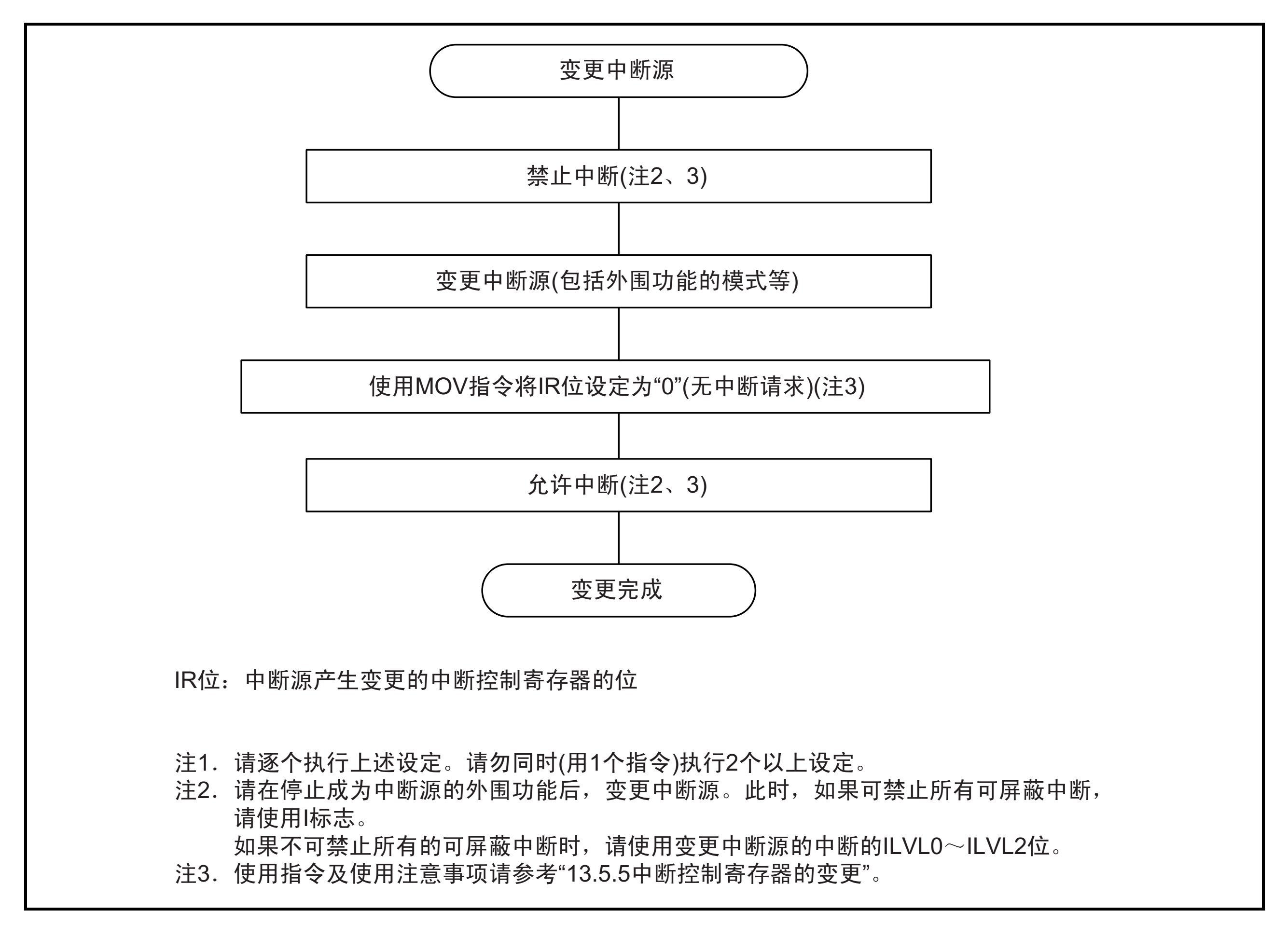


图 23.1　　中断源的变更顺序例

23.3.5 中断控制寄存器的变更

1. 在该寄存器对应的中断请求未产生的地方变更中断控制寄存器。可能产生中断请求时，禁止中断后，变更中断控制寄存器。

2. 禁止中断后变更中断控制寄存器时，请注意使用的指令。
   IR位以外的位的变更
   执行指令产生发生该寄存器对应的中断请求时， IR位不为 “1”（有中断请求），中断可能会被忽略。如果是这种问题，请使用下一个指令变更寄存器。
   对象的指令 .... AND、 OR、 BCLR、 BSET

   IR位的变更
   将IR位置 “0”（无中断请求）时，由于使用的指令不同， IR位有时不为 “0”。请使用MOV指令将IR位置 “0”。

3. 使用I 标志禁止中断时，按照以下参考程序例设定I 标志。（参考程序例的中断控制寄存器的变更请参考2.。）

例 1 ～例 3 所示为防止由于内部总线及指令队列缓冲器的影响，在变更中断控制寄存器前， I 标志为 “1”（中断允许）的方法。

例 1：通过 NOP 指令变更中断控制寄存器前的等待例

```
INT_SWITCH1:
FCLR    I                   ; 中断禁止
AND.B   #00H,0056H          ; 将TRAIC寄存器置 “00h”
NOP                         ;
NOP
FSET    I                   ; 中断允许
```

例 2：通过虚读使 FSET 指令等待例

```
INT_SWITCH2:
FCLR    I                   ; 中断禁止
AND.B   #00H, 0056H         ; 将TRAIC寄存器置 “00h”
MOV.W   MEM, R0             ; 虚读
FSET    I                   ; 中断允许
```

例 3：通过 POPC 指令变更 I 标志例

```
INT_SWITCH3:
PUSHC   FLG
FCLR    I                   ; 中断禁止
AND.B   #00H, 0056H         ; 将TRAIC寄存器置 “00h”
POPC    FLG                 ; 中断允许
```

23.4 使用 ID 码区域时的注意事项

23.4.1 ID 码区域的设定例

由于 ID 码区域为闪存 （不为 SFR），执行指令时不可改写。编程时请写入适当值。以下所示为设定例。

- ID码区域均设定为 “55h”时

```
.org 00FFDCH
.lword dummy | (55000000h)          ; UND
.lword dummy | (55000000h)          ; INTO
.lword dummy ; BREAK
.lword dummy | (55000000h)          ; ADDRESS MATCH
.lword dummy | (55000000h)          ; SET SINGLE STEP
.lword dummy | (55000000h)          ; WDT
.lword dummy | (55000000h)          ; ADDRESS BREAK
.lword dummy | (55000000h)          ; RESERVE
```

（ 程序的格式因编译器而不同。请通过编译器手册确认。）

23.5 使用选项功能选择区域时的注意事项

23.5.1 选项功能选择区域的设定例

由于选项功能选择区域为闪存 （不为 SFR），执行指令时不可改写。编程时请写入适当值。以下所示为设定例。

- 在OFS寄存器中设定 “FFh”时

```
.org 00FFFCH
.lword reset | (0FF000000h)          ; RESET
```

（程序的格式因编译器而不同。请通过编译器手册确认。）

23.6 定时器

23.6.1 使用定时器 RA 时的注意事项

- 复位后定时器停止计数。请在定时器与预分频器设定值后，开始计数。
- 即使以16位为单位读取预分频器与定时器，在单片机内部也是按顺序每个字节读取。因此读取这 2 个寄存器期间，有可能更新定时器的值。
- 脉宽测量模式及脉冲周期测量模式下使用的TRACR寄存器的TEDGF位及TUNDF位，通过程序写入“0”时则为 “0”，即使写入 “1”也不变化。在TRACR寄存器中使用读-改-写指令时，执行指令中即使TEDGF位、 TUNDF位为 “1”，有时也会置 “0”。此时，请通过MOV指令在不希望置 “0”的TEDGF位、 TUNDF位写入 “1”。
- 从其它模式变更为脉宽测量模式及脉冲周期测量模式时， TEDGF位与TUNDF位不定。在TEDGF位及TUNDF位写入 “0”后开始定时器RA的计数。
- 计数开始后由于初次发生的定时器RA预分频器上溢信号， TEDGF位有时会变为 “1”。
- 使用脉冲周期测量模式时，计数开始后空出定时器RA预分频器2个或2个周期以上的时间，将TEDGF位置 “0”后再使用。
- 计数停止中在TSTART位写入 “1”后，计数源的0 ～ 1周期期间， TCSTF位为 “0”。
  TCSTF位变为 “0”之前，请勿存取除TCSTF位的定时器RA相关寄存器 （注1）。
  从TCSTF位置 “1”后，从最初的计数源有效边沿开始计数。
  计数中给TSTART位写入 “0”后，计数源的0～1周期期间TCSTF位为 “1”。 TCSTF位为 “0”时计数停止。
  TCSTF位变为 “0”之前，请勿存取除TCSTF位的定时器RA相关寄存器 （注1）。

  注 1. 与定时器 RA 相关的寄存器：TRACR、 TRAIOC、 TRAMR、 TRAPRE、 TRA。

- 计数中 （TCSTF位为 “1”）连续写入TRAPRE寄存器时，请将各自的写入间隔空出计数源时钟的3个或3个周期以上。
- 计数中 （TCSTF位为 “1”）连续写入TRA寄存器时，请将各自的写入间隔空出预分频器下溢的3个或3个周期以上。

23.6.2 使用定时器 RB 时的注意事项

- 复位后，定时器停止计数。请在定时器及预分频器中设定值后再开始计数。
- 即使以16位为单位读取预分频器与定时器，在单片机内部也按顺序每字节读取。因此读取这 2 个寄存器期间可能更新定时器的值。
- 可编程单触发发生模式及可编程等待单触发发生模式，将TRBCR寄存器的TSTART位置 “0”停止计数时或将TRBOCR寄存器的TOSSP位置 “1”停止单触发时，定时器再重新装入重加载寄存器的值后停止。请在定时器停止前读取定时器的计数值。
- 计数停止中向TSTART位写入 “1”后，计数源的1～2周期期间TCSTF位为 “0”。
  TCSTF位为 “1”前，请勿存取除TCSTF位的定时器RB相关寄存器 （注1）。
  计数中向TSTART位写入“0”后，在计数源的1～2周期期间， TCSTF位为“1”。 TCSTF位为“0”时计数停止。
  TCSTF位为 “0”前，请勿存取除TCSTF位的定时器RB相关寄存器 （注1）。

注 1. 定时器 RB 相关的寄存器：TRBCR、 TRBOCR、 TRBIOC、 TRBMR、 TRBPRE、 TRBSC、 TRBPR。

- 计数中向TRBCR寄存器的TSTOP位写入 “1”时，定时器RB立即停止。
- 向TRBOCR寄存器的TOSST位或TOSSP位写入 “1”时，计数源的1～2周期后， TOSSTF位发生变化。向TOSST位写入 “1”后到TOSSTF位为 “1”期间，向TOSSP位写入 “1”时，根据内部状态不同， TOSSTF位有时为 “0”，有时为 “1”。向TOSSP 位写入 “1”后到TOSSTF位为 “0”期间，向TOSST位写入 “1”时也同样，不清楚TOSSTF位为 “0”还是为 “1”。

23.6.2.1 定时器模式

请在定时器模式下实施以下对策。
计数中 （TCSTF 位为 “1”）向 TRBPRE 寄存器、 TRBPR 寄存器写入时，请注意以下几点。

- 连续写入TRBPRE寄存器时，请将各自的写入间隔空出计数源时钟的3个或3个周期以上。
- 连续写入TRBPR寄存器时，请将各自的写入间隔空出预分频器下溢的3个或3个周期以上。

23.6.2.2 可编程波形发生模式

请在可编程波形发生模式下实施以下 3 点对策。

1. 计数中 （TCSTF位为 “1”）向TRBPRE寄存器、 TRBPR寄存器写入时，请注意以下几点。
   - 连续写入TRBPRE寄存器时，请将各自的写入间隔空出计数源时钟的3个或3个周期以上。
   - 连续写入TRBPR寄存器时，请将各自的写入间隔空出预分频器下溢的3个或3个周期以上。

2. 计数中 （TCSTF位为 “1”）变更TRBSC寄存器、 TRBPR寄存器时，通过定时器RB中断等对TRBO输出周期获取同步，在同一输出周期内只进行一次。另外，请在图23.2及图23.3的区间A，确认未发生向TRBPR寄存器的写入。



以下所示为对策方法的具体例子。

- 对策例 (a)

  如图 23.2 所示，通过定时器 RB 中断程序写入 TRBSC 寄存器、 TRBPR 寄存器。区间 A 结束之前写入。

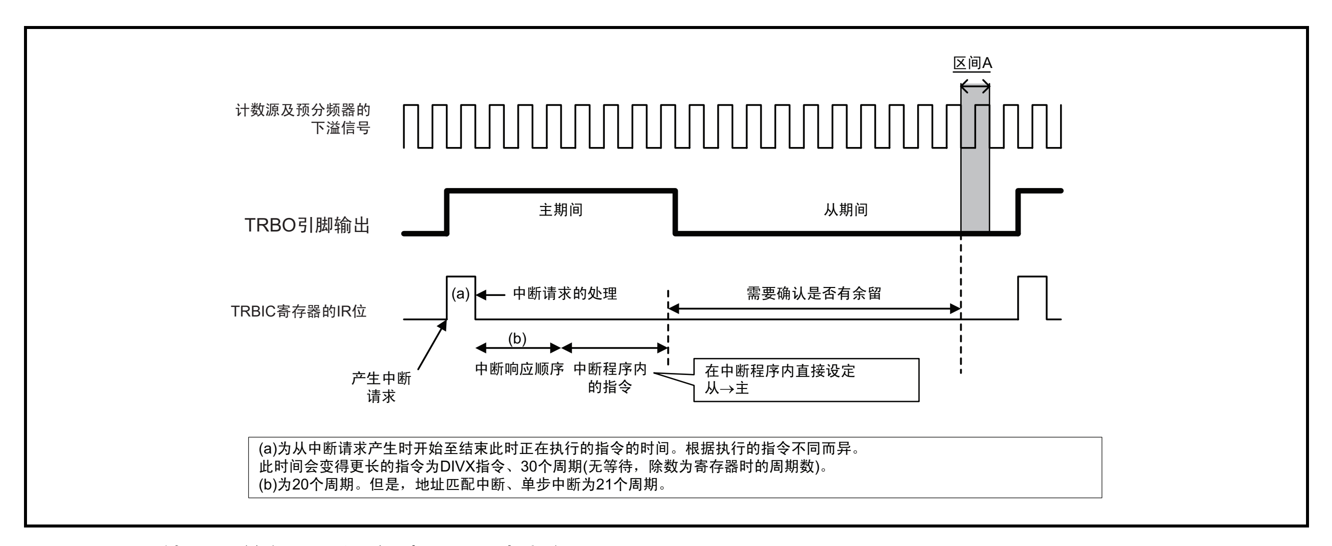


图 23.2　　使用对策例 (a) 的定时器 RB 中断例

- 对策例 (b)

  如图 23.3 所示，从 TRBO 引脚的输出电平检测出主期间的开始，主期间开始后立即写入 TRBSC 寄存器、 TRBPR 寄存器。请在区间 A 之前结束写入。 TRBO 引脚对应的端口方向寄存器的位设定为 “0” （输入模式），读取端口寄存器的位的值时，读取值变为 TRBO 引脚的输出值。

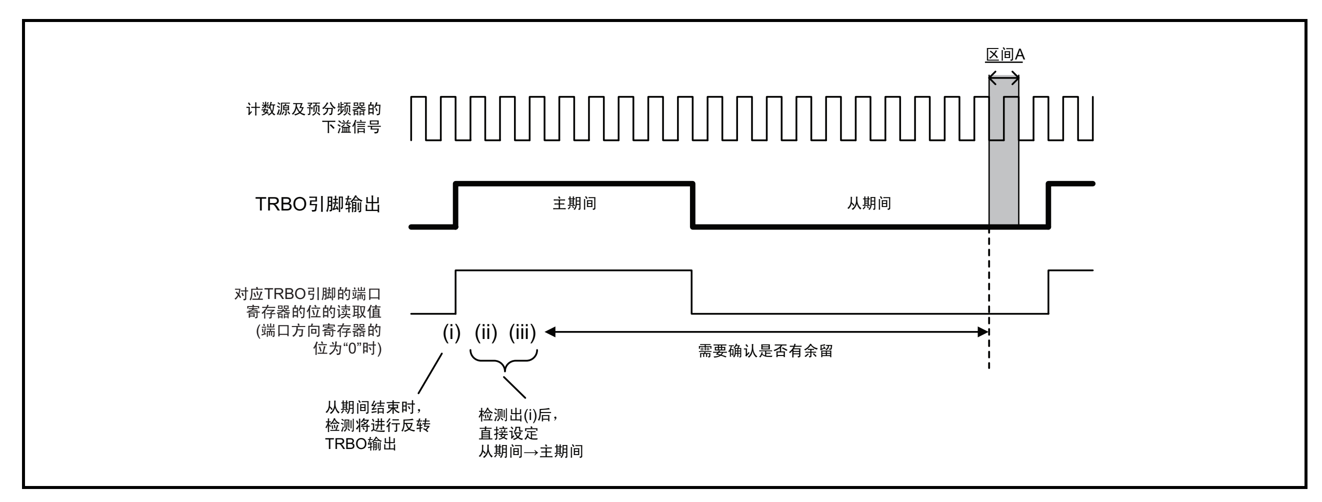


图 23.3　　读取对策例 (b) 的 TRBO 引脚输出值例

3. 在主期间停止定时器计数时，请使用 TRBCR 寄存器的 TSTOP 位。此时，TRBPRE 寄存器及 TRBPR 寄存器被初始化，成为复位后的值。

23.6.2.3 可编程单触发发生模式

请在可编程单触发发生模式下实施以下 2 点对策。

1. 计数中 （TCSTF位为 “1”）写入TRBPRE寄存器、 TRBPR寄存器时，注意以下几点。
- 连续写入TRBPRE寄存器时，请将各自的写入间隔空出计数源时钟的3个或3个周期以上。
- 连续写入TRBPR寄存器时，请将各自的写入间隔空出预分频器下溢的3个或3个周期以上。

2. 请勿将TRBPRE寄存器与TRBPR寄存器同时设定为 “00h”。

23.6.2.4 可编程等待单触发发生模式

请在可编程等待单触发发生模式下实施以下 3 点对策。

1. 计数中 （TCSTF位为 “1”）写入TRBPRE寄存器、 TRBPR寄存器时请注意以下几点。
- 连续写入TRBPRE寄存器时，请将各自的写入间隔空出计数源时钟的3个或3个周期以上。
- 连续写入TRBPR寄存器时，请将各自的写入间隔空出预分频器下溢的3个或3个周期以上。

2. 请勿将TRBPRE寄存器与TRBPR寄存器同时设定为 “00h”。
3. 按照以下顺序设定TRBSC寄存器、 TRBPR寄存器。
   (a) 在计数开始条件下使用 （$\overline{\text{INT0}}$引脚单触发）时
   按照TRBSC寄存器→TRBPR寄存器的顺序设定。此时，从写入TRBPR寄存器开始经过计数源的0.5个或0.5个周期以上后，向$\overline{\text{INT0}}$引脚输入有效触发。
   (b) 在计数条件下使用 （向TOSST位写入 “1”）时
   按照TRBSC寄存器→ TRBPR寄存器→ TOSST位的顺序设定。此时，从写入TRBPR寄存器开始经过计数源的0.5个或0.5个周期以上后，向TOSST位写入。

23.6.3 使用定时器 RE 时的注意事项

23.6.3.1 计数开始、停止

定时器 RE 中具有指示计数开始或停止的 TSTART 位及表示计数开始或停止的 TCSTF 位。 TSTART 位及 TCSTF 位都在 TRECR1 寄存器。

将 TSTART 位置 “1”（计数开始）时定时器 RE 开始计数， TCSTF 位为 “1”（计数开始）。将 TSTART 位置 “1”后，直到 TCSTF 位为 “1”，最多需要计数源的 2 个周期。在此期间，请勿存取除 TCSTF 位的定时器 RE 相关寄存器 （注 1）。

同样，将 TSTART 位置 “0”（计数停止）后，定时器 RE 停止计数， TCSTF 位为 “0”（计数停止）。将 TSTART 位置 “0”后，直到 TCSTF 位为 “0”，最多需要计数源的 2 个周期的时间。在此期间，请勿存取除 TCSTF 位的定时器 RE 相关寄存器。

注 1. 定时器 RE 相关寄存器：TRESEC、 TREMIN、 TREHR、 TREWK、 TRECR1、 TRECR2、 TRECSR、 TREOPR。



23.6.3.2 寄存器设定

请在定时器 RE 停止中写入下列寄存器及位。

- TRESEC、 TREMIN、 TREHR、 TREWK、 TRECR2 寄存器。
- TRECR1 寄存器的 H12_H24 位、 PM 位、 INT 位。
- TRECSR 寄存器的 RCS0 ～ RCS3 位。

定时器 RE 停止中，指的是 TRECR1 寄存器的 TSTART 位及 TCSTF 位都为 “0”（ 定时器 RE 停止）的状态。

另外，请在上述寄存器及位设定 （定时器 RE 计数开始之前）的最后设定 TRECR2 寄存器。
实时时钟模式时的设定例如图 23.4 所示。

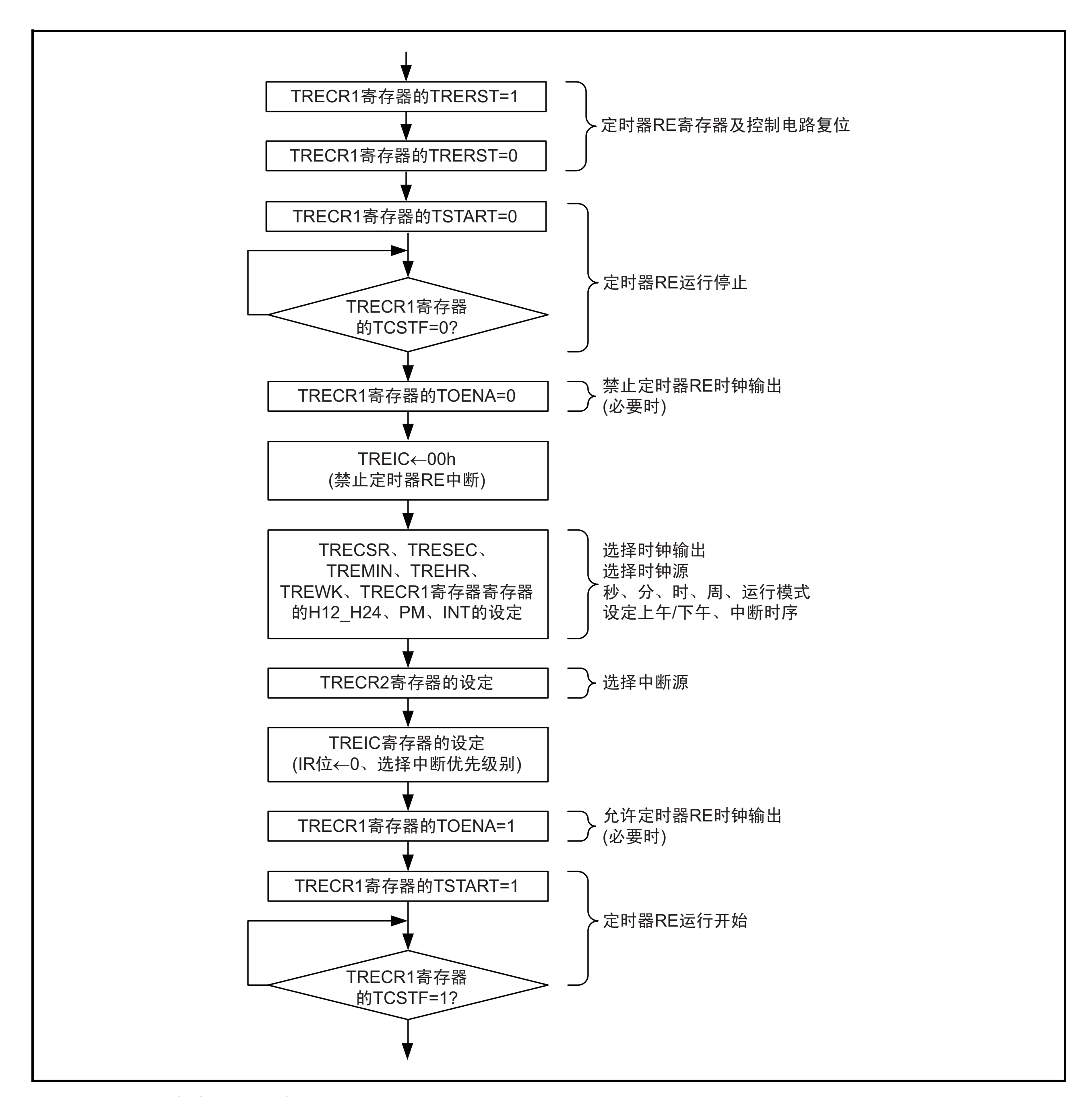


图 23.4 实时时钟模式时的设定例

23.6.3.3 实时时钟模式的时刻读取顺序

实时时钟模式下，时刻数据更新时，请在 BSY 位为 “0”（不为数据更新中）时读取 TRESEC、TREMIN、 TREHR、 TREWK 寄存器、 TRECR1 寄存器的 PM 位。

另外，读取多个寄存器时，如果在读取某个寄存器后，读取其它寄存器前更新数据时，结果就会采用错误的时刻。

为避免上述情况，读取顺序例如下所示。

- 使用中断的方法
  在定时器RE中断程序中，从TRESEC、 TREMIN、 TREHR、 TREWK寄存器、 TRECR1寄存器的PM位读取必要内容。

- 以程序监视的方法1
  以程序监视TREIC寄存器的IR位，若为 “1”（产生定时器RE中断请求），从TRESEC、 TREMIN、 TREHR、 TREWK寄存器、 TRECR1寄存器的PM位读取必要内容。

- 以程序监视的方法2
  (1) 监视BSY位。
  (2) 若BSY位为 “1”，在为 “0”前进行监视 （BSY位为 “1”期间约为62.5ms）。
  (3) 若BSY位为 “0”，从TRESEC、 TREMIN、 TREHR、 TREWK寄存器、 TRECR1寄存器的PM位读取必要内容。

- 如果2次读取结果相同时采取的方法
  (1) 从TRESEC、 TREMIN、 TREHR、 TREWK寄存器、 TRECR1寄存器的PM位读取必要内容。
  (2) 读取与A.相同的寄存器，比较内容。
  (3) 若匹配作为正确值采用。若不匹配，则一直重复，直到与上次的值匹配。
  读取多个寄存器时，尽可能连续读取。

23.6.4 使用定时器 RF 时的注意事项

- 请以16位为单位存取TRF寄存器、 TRFM0寄存器及TRFM1寄存器。

  <读取定时器RF的程序例>

  ```
  MOV.W    0290H,R0      ;读取定时器RF的值
  ```

- 输入捕捉模式下，TRFCR0寄存器的TSTART位为 “0”（计数停止）时， TRFCR0寄存器的TRFC03、 TRFC04位选择的边沿输入至TRFI引脚时，也会产生捕捉中断请求。



23.7 使用串行接口时的注意事项

- 无论在时钟同步串行I/O模式还是在时钟异步串行I/O模式，读取UiRB(i=0、2)寄存器时，都必须以16位为单位读取。读取UiRB寄存器的高位字节时， UiRB寄存器的PER、 FER位及UiC1寄存器的RI位为 “0”。读取UiRB寄存器后，请通过读取值确认接收错误。

  ＜读取接收缓冲寄存器的程序例＞
  ```
  MOV.W   00A6H, R0   ;读取 U0RB寄存器
  ```

- 传送数据位长9位的时钟异步串行I/O模式下，向UiTB寄存器写入时，请按照高位字节→低位字节的顺序以8位为单位写入。

  ＜向发送缓冲寄存器写入的程序例＞
  ```
  MOV.B   #XXH, 00A3H   ; 向U0TB寄存器高位字节的写入
  MOV.B   #XXH, 00A2H   ; 向U0TB寄存器低位字节的写入
  ```

23.8 使用硬件 LIN 时的注意事项

标头域及响应区域的超时处理，请以 Synch Break 检测中断为起点通过其他定时器测量时间。

23.9 使用闪存时的注意事项

23.9.1 CPU 改写模式

23.9.1.1 运行速度

进入 CPU 改写模式（EW0 模式）前，请通过 CM0 寄存器的 CM06 位、 CM1 寄存器的 CM16 ～ CM17 位将 CPU 时钟设定为小于等于 5MHz。

EW1 模式下不需要该注意事项。

23.9.1.2 使用禁止指令

EW0 模式下，以下指令需要参考闪存内部的数据，因此不可使用。

UND 指令、 INTO 指令、 BRK 指令。



23.9.1.3 非屏蔽中断

- EW0模式
  接受看门狗定时器、电压监视1、电压监视2、比较器1、比较器2的中断请求时，立即强行停止自动擦除或自动写入，并复位闪存。一定时间后再启动闪存，开始中断处理。
  为强行停止自动擦除中的块或自动写入中的地址 ，有时不能读取正常值，因此再启动闪存后，再次进行自动擦除，并确认是否正常结束。
  为使看门狗定时器在命令执行的过程中仍不停止，有可能产生中断请求。请定期初始化看门狗定时器。地址匹配中断的向量配置在ROM中，因此在命令执行中请勿使用。
  固定向量分配在块0中，在自动擦除模块0中请勿使用非屏蔽中断。

- EW1模式
  接受看门狗定时器、电压监视1、电压监视2、比较器1、比较器2的中断请求时，立即强行停止自动擦除或自动写入，并复位闪存。一定时间后再启动闪存，开始中断处理。
  为强行停止自动擦除中的块或自动写入中的地址，有时不能读取正常值，再启动闪存后，再次执行自动擦除，并确认是否正常结束。
  为使看门狗定时器在命令运行中仍不停止，有可能产生中断请求。请使用擦除挂起功能，定期初始化看门狗定时器。
  地址匹配中断的向量配置在ROM中，因此命令执行中请勿使用。
  固定向量配置在块0中，自动擦除块0中请勿使用非屏蔽中断。

23.9.1.4 存取方法

将 FMR0 寄存器的 FMR01 位、 FMR02 位、 FMR1 寄存器的 FMR11 位置 “1” 时，请将 “0” 写入目标位后 ，接着写入 “1”。写入 “0” 后，直至写入 “1” 之前请勿中断。

23.9.1.5 用户 ROM 区域的改写

使用 EW0 模式，改写可保存改写控制程序的块时，如果电源电压下降，不可正常对改写控制程序进行改写，因此之后有可能不能进行闪存改写。请使用标准串行输入 / 输出模式进行此块改写。

23.9.1.6 编程

请勿进行已编程地址的追加写入。

23.9.1.7 闪存的程序电压、擦除电压

运行程序、擦除时，请在电源电压为 VCC=2.7 ～ 5.5V 条件下进行。不足 2.7V 的状态下，请勿运行程序、擦除。



23.10　有关噪声的注意事项

23.10.1　作为噪声及闩锁对策向 VCC-VSS 线间接入旁路电容器

VCC 引脚及 VSS 引脚之间以最短距离且使用较粗的配线连接旁路电容器 （0.1μF 程度）。

23.10.2　端口控制寄存器的噪声误动作对策

通过严格的噪声试验等接受外部噪声 （主要是电源部分噪声）时，有时 IC 内部噪声对策电路也无法实施对策。此时，端口相关的寄存器值可能会变化。

作为此时的程序对策，推荐定期对端口寄存器、端口方向寄存器及上拉控制寄存器进行再设定。但是，在中断处理中进行转换端口输出的控制时，与再设定处理之间可能产生竞争，因此请充分讨论控制处理后导入再设定处理。

24. On-chip 调试器使用时的注意事项

使用 on-chip 调试器进行 R8C/2G 群的程序开发、调试时，请注意有以下限制事项。

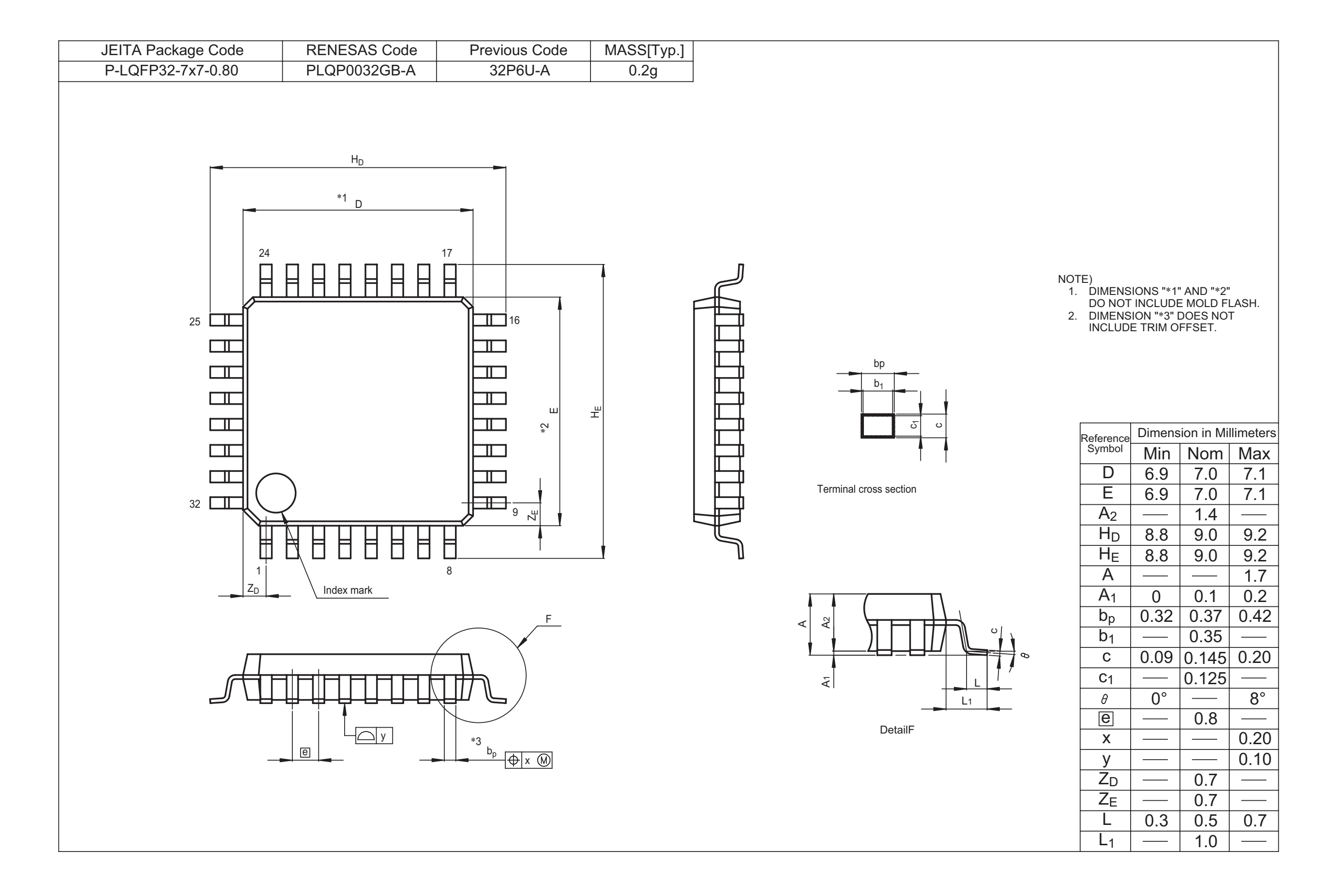
1. 在on-chip调试器，要使用一部分用户闪存区域及RAM区域。用户请勿使用该区域。
   关于使用区域，请参考各on-chip调试器手册。
2. 请勿在用户系统设定地址匹配中断 （AIER、 RMAD0、 RMAD1寄存器、固定向量表）。
3. 请勿在用户系统使用BRK指令。
4. 可在电源电压为VCC＝2.7～5.5V条件下调试。不足2.7V时，不能通过on-chip调试器调试。

对于 on-chip 调试器的连接及使用方法有固有的限制事项。 On-chip 调试器的详细内容请参考各 on-chip 调试器手册。

附录

附录 1. 封装尺寸图

有关外形尺寸图的最新版安装的信息，刊载于瑞萨科技的主页的 “封装”。



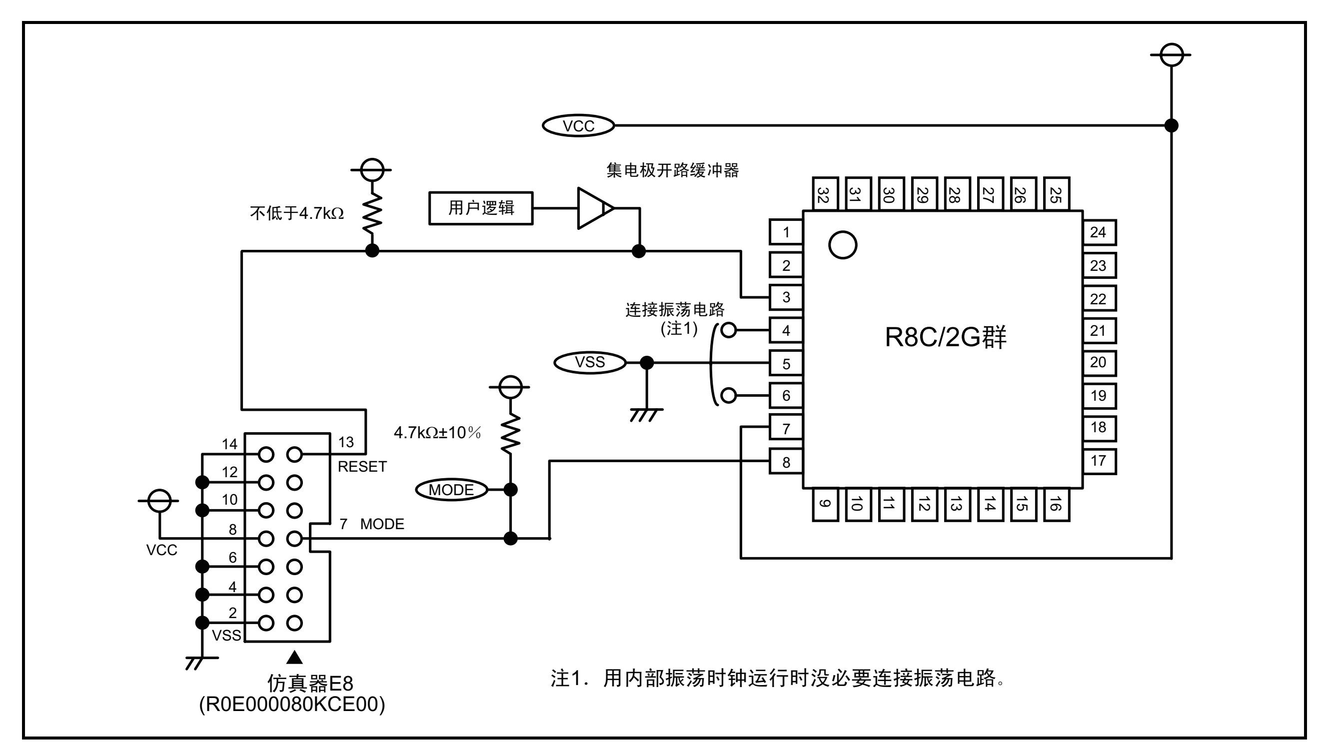
JEITA Package Code	RENESAS Code	Previous Code	MASS[Typ.]
P-LQFP32-7x7-0.80	PLQP0032GB-A	32P6U-A	0.2g

NOTE)
1. DIMENSIONS "*1" AND "*2" DO NOT INCLUDE MOLD FLASH.
2. DIMENSION "*3" DOES NOT INCLUDE TRIM OFFSET.

Reference Symbol	Dimension in Millimeters		
	Min	Nom	Max
D	6.9	7.0	7.1
E	6.9	7.0	7.1
A_2	—	1.4	—
H_D	8.8	9.0	9.2
H_E	8.8	9.0	9.2
A	—	—	1.7
A_1	0	0.1	0.2
b_p	0.32	0.37	0.42
b_1	—	0.35	—
c	0.09	0.145	0.20
c_1	—	0.125	—
θ	0°	—	8°
e	—	0.8	—
x	—	—	0.20
y	—	—	0.10
Z_D	—	0.7	—
Z_E	—	0.7	—
L	0.3	0.5	0.7
L_1	—	1.0	—

附录 2. 与 on-chip 仿真器的连接例

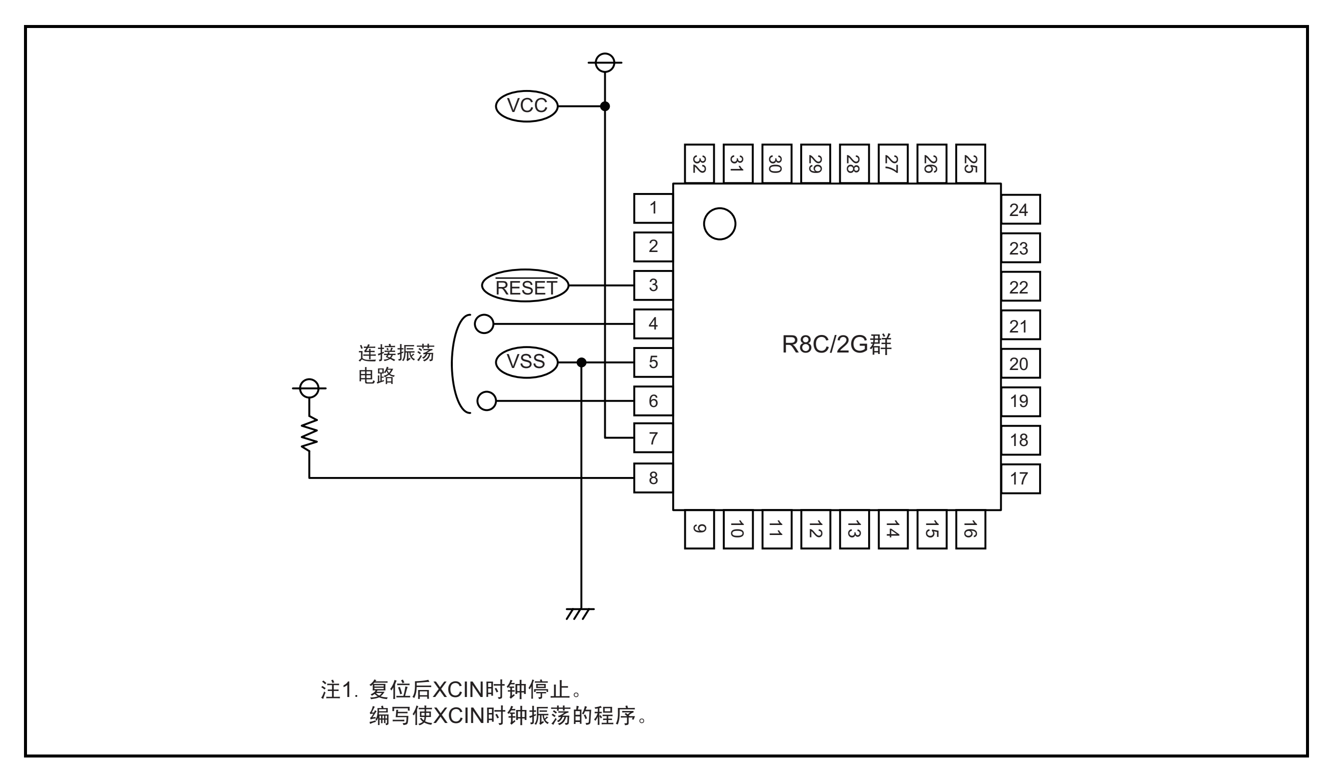
与仿真程序 E8（R0E000080KCE00）的连接例如附图 2.1 所示。



附图 2.1 与仿真程序 E8 （R0E000080KCE00）的连接例

附录 3. 振荡评估电路例

振荡评估电路例如附图 3.1 所示。



附图 3.1 振荡评估电路例

索引

数字

A

B

C

D

E

F

G

RENESAS

H

I

J

K

L

M

N

O

P

R

S

T

U

V

W

X

Y

RENESAS

Z



修订记录	R8C/2G 群硬件手册

Rev.	发行日	修订内容	
		页	修订处
0.10	2008.03.12	—	初版发行
1.00	2008.07.30	全文	删除封面和每页页眉中记载的 “开发中”。
		2	在表 1.1 （1）中的 “I/O 端口”说明中追加 “输出专用：1”； 将 “COMS 输入 / 输出：28”改为 “COMS 输入 / 输出：27”。
		3	更改表 1.1 （2）中 “工作频率 / 电源电压”、“消耗电流”的说明内容。
		4	删除表 1.2 中的 “（开）”及表注 “（开）：开发中”。
		5	更改图 1.2 中的 “端口 P4”。
		6	更改图 1.3 中引脚编号为 “4、 6、 20”的引脚名称。
		7	更改表 1.3 中引脚编号为 “4、 6、 20”的说明内容。
		8	将表 1.4 中 “输入 / 输出端口”的 “P4_3 ～ P4_5”改为 “P4_3、 P4_5”，并追加 “输出端口”。
		12	删除图 3.1 中的 “扩展区域”。
		13	将表 4.1 （1）中 “0006h”复位后的值改为 “01011000b”。
		14	在表 4.2 （2）中追加 “002Eh”、“002Fh”、“003Eh”、“003Fh” 的说明内容。
		21	更改表 4.9 （9）中 “0118h”～ “011Dh”的复位后的值；追加 “011Fh”的说明内容。
		37	在图 5.1 中追加注 1。
		38	将表 5.2 中的 “P4_3 ～ P4_5”改为 “P4_3、 P4_5”；并追加 “P4_4”。
		52、 64	将图 6.8、 7.5 的注 7 中的 “置 “1”后”改为 “置 “0”后”。
		62	追加图 7.2。
		66	追加图 7.9、图 7.10。
		67	更改图 7.11 的 “b7”。
		74、 75	追加 7.6、图 7.16、图 7.17。
		76	更改 8 “I/O 端口”的说明内容；更改表 8.1 的部分内容，并追加注 3。
		79	更改图 8.3。
		80	在图 8.5 的注 3 中追加部分内容。
		82	更改图 8.7 中 “引脚选择寄存器 4”的 “b7”。
		83	更改图 8.9 中 PUR1 的 “b1" 位名。
		84	在表 8.4 中追加 “PINSR4”。
		91	在表 8.26 中追加注 2；更改表 8.27 中的部分内容。
		92	在表 8.29 中追加 “PINSR4”。
		93	在表 8.32 中追加 “PINSR4”、“TRECR1”、“TREO 输出”。
		95	追加 8.6。
		98	将表 11.1 中 “复位后的停止状态”的 “XCIN 时钟振荡电路”的 “停止”改为 “振荡”。
		100	更改图 11.2。
		107	将 11.2 中 “复位中及复位后， XCIN 时钟停止”改为 “复位中及复位后， XCIN 时钟振荡”。

Rev.	发行日	修订内容	
		页	修订处
		117	在图 12.1 的 “b3” 中追加 “BGRCR、 BGRTRM”。
		153	在表 17.1 中 “定时器 RF” 的相关中断中追加 “捕捉中断”。
		154	将图 17.1 中的 “TSTART” 改为 “TCSTF”。
		170	将图 17.12 中的 “TSTRAT” 改为 “TSTART”。
		186	更改图 17.26 的部分内容。
		187	更改表 17.11 中的 “选择功能”；将图 17.27 中复位后的值改为 “不定”。
		188	将图 17.28 中复位后的值 “00h” 改为 “不定”、图 17.29 复位后的值 “00h” 改为 “X0XXXXXXb”。
		189	将图 17.30 中复位后的值 “00h” 改为 “X0000XXXb”、图 17.31 复位后的值 “00h” 改为 “XXX0X0X0b”。
		190	将图 17.33 中复位后的值 “00h” 改为 “00XXXXXXb”
		191	追加图 17.35。
		193	更改图 17.37。
		194	更改表 17.13 中 “选择功能” 的 “TREO 引脚选择功能”；将图 17.38 中复位后的值 “00h” 改为 “不定”。
		195	将图 17.39 中复位后的值 “00h” 改为 “不定”；将图 17.40 中复位后的值 “00h” 改为 “XXX0X0X0b”。
		196	图 17.41 中复位后的值 “00h” 改为 “00XXXXXXb”。
		198	在 17.3.3.1 的注 1 中追加 “TREOPR”。
		199	更改图 17.44。
		205	在图 17.50 中追加注 4。
		235	将图 19.6 中的 “3 ～ 5 个周期” 改为 “1 ～ 2 个周期”。
		238	将图 19.9 中的 “3 ～ 5 个周期” 改为 “1 ～ 2 个周期”；追加 “及定时器 RA 计数源的 0 ～ 1 个周期” 和 “RXDSF 标志变 “0””。
		242	删除表 20.1 中的 “挂起功能”。条件
		245	删除 20.4 中的部分说明内容；删除表 20.3 中的 “向擦除挂起转换的条件” 和 “向编程挂起转换的条件”。
		246	删除 “FMR00 位” 说明中的 “（包含挂起中）”。
		249	更改图 20.5；删除 “FMR40”、“FMR41”、“FMR42”；删除 “FMR43”、“FMR44”、“FMR46” 的部分内容；在 “FMR47” 中追加 “详细内容请参照 “21.2.10 低消耗电流读取模式”。
		252	更改图 20.8。
		253	更改 “编程” 中的部分说明内容。
		254	更改 “块擦除” 中的部分说明内容。
		255	删除旧版中的图 20.11。
		256	删除旧版中的图 20.13、 20.4.3.2、图 20.14、图 20.15。
		257	更改图 20.13。
		258	更改 “编程” 中的部分说明内容。
		258、 259	删除旧版中的图 20.19；更改 “块擦除” 中的部分说明内容。
		259	删除旧版中的图 20.21、 20.4.4.2、图 20.22、图 20.23。
		260	删除表 20.6 中的部分内容。

Rev.	发行日	修订内容	
		页	修订处
		261	将表 20.7 中的 “P4_4 输入 / 时钟输出” 改为 “P4_4 输出 / 时钟输出” 及其后的 “输入 / 输出” 改为 “输出”。
		263	删除旧版中的 20.7.1.7、 20.7.1.8。
		269	更改表 22.3 中的部分内容；删除旧版中的图 22.2。
		272	更改表 22.8、表 22.9 中的规格值；在表 22.9 中追加注 3。
		273	更改表 22.11 中的规格值。
		274、 275	更改表 22.13 （2）（1）、表 22.13 （2）（2）。
		279、 280	更改表 22.19 （4）（1）、表 22.19 （4）（2）。
		284、 285	更改表 22.25 （6）（1）、表 22.25 （6）（2）。
		288	追加 23.1。
		296	在 23.6.3.1 的注 1 中追加 “TREOPR”。
		297	更改图 23.4。
		300	删除旧版中的 23.9.1.7、 23.9.1.8。

瑞萨单片机
硬件手册
R8C/2G 群

Publication Date:	Rev.0.10, Mar. 12, 2008
	Rev.1.00, Jul. 30, 2008
Published by:	Sales Strategic Planning Div.
	Renesas Technology Corp.
Edited by:	Customer Support Department
	Global Strategic Communication Div.
	Renesas Solutions Corp.

Renesas Technology Corp. Sales Strategic Planning Div. Nippon Bldg., 2-6-2, Ohte-machi, Chiyoda-ku, Tokyo 100-0004, Japan



RENESAS SALES OFFICES

http://www.renesas.com

Refer to "**http://www.renesas.com/en/network**" for the latest and detailed information.

Renesas Technology America, Inc.
450 Holger Way, San Jose, CA 95134-1368, U.S.A
Tel: <1> (408) 382-7500, Fax: <1> (408) 382-7501

Renesas Technology Europe Limited
Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.
Tel: <44> (1628) 585-100, Fax: <44> (1628) 585-900

Renesas Technology (Shanghai) Co., Ltd.
Unit 204, 205, AZIACenter, No.1233 Lujiazui Ring Rd, Pudong District, Shanghai, China 200120
Tel: <86> (21) 5877-1818, Fax: <86> (21) 6887-7858/7898

Renesas Technology Hong Kong Ltd.
7th Floor, North Tower, World Finance Centre, Harbour City, Canton Road, Tsimshatsui, Kowloon, Hong Kong
Tel: <852> 2265-6688, Fax: <852> 2377-3473

Renesas Technology Taiwan Co., Ltd.
10th Floor, No.99, Fushing North Road, Taipei, Taiwan
Tel: <886> (2) 2715-2888, Fax: <886> (2) 3518-3399

Renesas Technology Singapore Pte. Ltd.
1 Harbour Front Avenue, #06-10, Keppel Bay Tower, Singapore 098632
Tel: <65> 6213-0200, Fax: <65> 6278-8001

Renesas Technology Korea Co., Ltd.
Kukje Center Bldg. 18th Fl., 191, 2-ka, Hangang-ro, Yongsan-ku, Seoul 140-702, Korea
Tel: <82> (2) 796-3115, Fax: <82> (2) 796-2145

Renesas Technology Malaysia Sdn. Bhd
Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No.18, Jln Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia
Tel: <603> 7955-9390, Fax: <603> 7955-9510

Colophon 6.2

R8C/2G 群

硬件手册



株式会社瑞萨科技